

证券代码：301095

证券简称：广立微

公告编号：2026-016

杭州广立微电子股份有限公司 2025 年年度报告摘要

一、重要提示

本年度报告摘要来自年度报告全文，为全面了解本公司的经营成果、财务状况及未来发展规划，投资者应当到证监会指定媒体仔细阅读年度报告全文。

所有董事均已出席了审议本报告的董事会会议。

天健会计师事务所（特殊普通合伙）对本年度公司财务报告的审计意见为：标准的无保留意见。

非标准审计意见提示

适用 不适用

公司上市时未盈利且目前未实现盈利

适用 不适用

董事会审议的报告期利润分配预案或公积金转增股本预案

适用 不适用

公司经本次董事会审议通过的利润分配预案为：以 197,062,569 为基数，向全体股东每 10 股派发现金红利 2 元（含税），送红股 0 股（含税），以资本公积金向全体股东每 10 股转增 0 股。

董事会决议通过的本报告期优先股利润分配预案

适用 不适用

二、公司基本情况

1、公司简介

| | | | |
|----------|-------------------------|-------------------------|--------|
| 股票简称 | 广立微 | 股票代码 | 301095 |
| 股票上市交易所 | 深圳证券交易所 | | |
| 联系人和联系方式 | 董事会秘书 | 证券事务代表 | |
| 姓名 | 陆春龙 | 李妍君 | |
| 办公地址 | 浙江省杭州市滨江区浦沿街道潮涌路 1095 号 | 浙江省杭州市滨江区浦沿街道潮涌路 1095 号 | |
| 传真 | 0571-8102 1261 | 0571-8102 1261 | |
| 电话 | 0571-8102 1264 | 0571-8102 1264 | |
| 电子信箱 | ir@semitronix.com | ir@semitronix.com | |

2、报告期主要业务或产品简介

（一）公司主营业务情况

公司是领先的 EDA 软件、PDA 软件与晶圆级电性测试设备供应商，聚焦芯片成品率提升与电性测试快速监控业务，

同时布局光子芯片设计技术，是国内外多家大型集成电路企业的重要合作伙伴。公司提供 EDA 软件、PDA 软件、电路 IP、WAT 测试设备及成品率提升全流程解决方案，贯穿集成电路设计至量产全周期，助力提升芯片性能、成品率与稳定性，成功案例覆盖多个集成电路先进工艺节点。



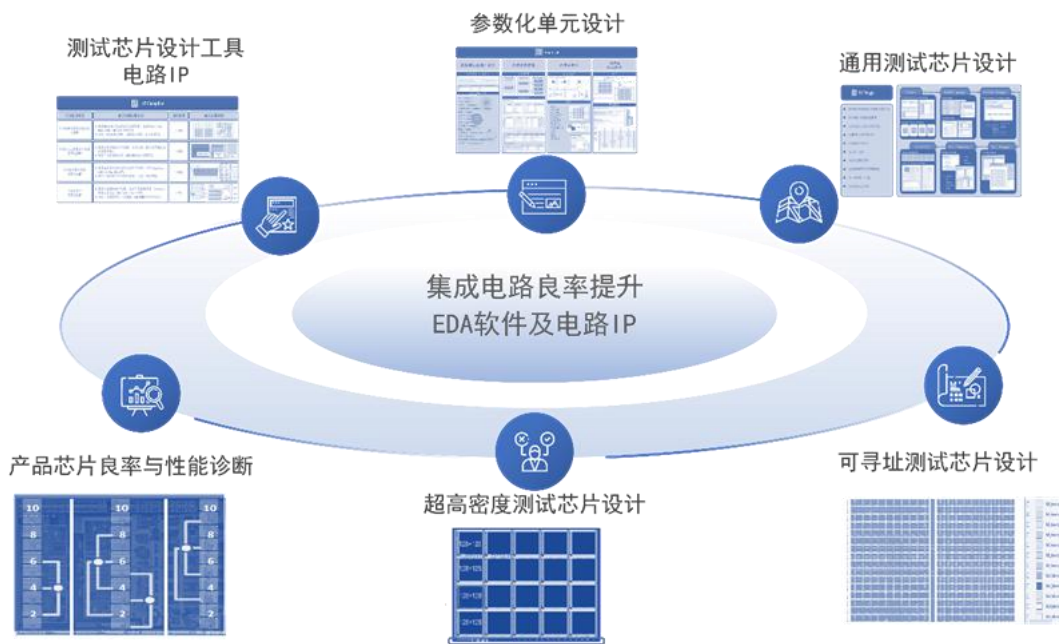
（二）公司主要产品及服务布局

公司的产品类型分为电子设计自动化（EDA）软件、光子设计自动化（PDA）软件、半导体大数据分析与管理系统、晶圆级电性测试设备，以及利用上述软硬件工具和在生产率提升领域的经验提供的软件技术开发服务。

1、电子设计自动化（EDA）软件

（1）集成电路良率提升相关设计软件

为了确定最优的制造工艺或寻找影响成品率的因素，需要对各种电学结构和关键器件进行电学性能的检测，提供寻找影响成品率因素的有效线索。由于产品芯片结构过于复杂，在产品芯片上直接进行电性测试难以分解发现产生问题的根本原因，因此一般效率不高。为了降低制造成本、提升效率，业内通常采用测试芯片替代产品芯片进行电性测试，测试芯片即支持电学性能测试功能的专用芯片。主要方法如下：针对影响产品芯片成品率和性能的关键器件参数以及工艺中各步骤的失效风险，设计出监控相应器件和风险的测试结构，与焊盘相连接组成专用的测试芯片。测试芯片与产品芯片使用相同的工艺，甚至可能集成在同一片晶圆上，测试芯片的电性测试结果，可以反映产品芯片中关键器件的特性，以及制造工艺的风险状况。相比产品芯片，由于测试芯片将工艺成品率风险拆解到各自独立的结构中，能够直接找到需要改进的风险点。采用测试芯片技术，是业内进行工艺开发、成品率提升的主要方法，公司的集成电路良率提升设计软件主要为测试芯片设计 EDA 软件。



集成电路良率提升相关 EDA 软件及电路 IP

测试芯片的设计、测试与分析贯穿于制造的整个生命周期，高效的全流程工具至关重要。广立微以测试芯片为中心的专业的版图设计工具通过提升设计效率、确保设计质量来帮助客户实现精准监控，将工艺研发的探索能力与量产控制的稳定性要求深度融合，同时广立微也有配套的晶圆测试机与数据分析工具。目前是国内主流晶圆厂测试芯片设计的标杆工具，已在成熟节点到先进工艺各项目中得到广泛应用。

2025 年度，公司良率解决方案逐渐从工艺开发向全生命周期的覆盖，片上测试监测 IP 及可寻址 IP 已完成流片验证，有效支撑国产先进工艺的高质量量产。在国内新增先进工艺项目中，市占率遥遥领先，服务能力获高度认可。2025 年成功拓展存算一体、Fabless 等新客户群，业务场景持续延伸。

| 产品类型 | 产品名 | 介绍 |
|-----------------------|-------------|---|
| 参数化单元版图设计工具 | SmtCell | <ul style="list-style-type: none"> 应用环节：测试芯片的测试结构设计 产品优势：1) 相同结构的单元版图只需创建一次；2) 版图中几何图形的相关属性可用参数来表征；3) 单元版图重复、费时的物理设计过程用参数赋值来代替。跟传统的版图设计工具相比，SmtCell 可以带来设计效率的大幅提升 |
| 通用型的测试芯片版图自动化设计平台 | TCMagic | <ul style="list-style-type: none"> 应用环节：测试芯片的绕线、电路设计和物理拼接 产品优势：主要设计传统测试芯片（又称为“短程测试芯片”），平台基于其独特的软件架构设计和算法支持，在测试芯片设计过程中有效提升设计效率 |
| 可寻址测试芯片版图自动化设计的高效版图软件 | ATCompiler | <ul style="list-style-type: none"> 应用环节：可寻址测试芯片的设计 产品优势：提供了完整的大型可寻址及划片槽内可寻址测试芯片的设计解决方案，软件内置有公司设计的经过验证、可重复使用且具备特定功能的电路 IP（器件特征参数提取电路、工艺参数提取/缺陷监测电路、环形振荡器性能表征电路等），能够极大地提高了测试芯片的器件密度，有效提升测试芯片的测试速度，很好地满足先进工艺产品开发和制造过程监控的需求 |
| 超高密度测试芯片版图自动化设计工具 | Dense Array | <ul style="list-style-type: none"> 应用环节：超高密度测试芯片设计 产品优势：实现了单个测试芯片模块上容纳上百万个待测器件，通过片上控制模块和测试设备的协同优化，可以达到每秒 10,000 样本量的测量速率，通过并行测试能线性加速，有效地缩短测试时间，满足工艺开发下百万分率、甚至十亿分率的异常点检测的需求 |
| 产品芯片成品率和性能诊断测试芯片设计工具 | ICSpider | <ul style="list-style-type: none"> 应用环节：产品芯片成品率和性能诊断的定制化测试芯片设计 产品优势：通过对产品芯片中基本器件、关键路径等的系统分析和直连检测，来帮助客户更直观、高效、有针对性地提升产品成品率和性能指标 |

| | | |
|-------|---------------------------|---|
| 电路 IP | 可寻址 IP | <ul style="list-style-type: none"> 应用环节：可寻址测试芯片设计 产品优势：传统测试芯片因占用面积大，在测量样本量和成本控制两个方面已经满足不了工艺的需求，通过可寻址电路可以提升芯片密度 10 至 50 倍，并且保证高精度设计 |
| | 超高密度阵列 IP | <ul style="list-style-type: none"> 应用环节：超高密度测试芯片设计 产品优势：利用片上测试控制方案，与测试设备功能协同，在设计密度和测试速度上进一步提高可寻址技术与测试效率；通过超高密度阵列 IP 将芯片密度提升成百上千倍，在量产监控阶段，实现器件、工艺等缺陷监测，并且具有失效分析可快速定位的设计窗口；大幅度提升监控效率，为量产制造过程的智能管控，提供更全面的数据支撑 |
| 解决方案 | Advanced PCM 量产监控超高密度解决方案 | <ul style="list-style-type: none"> 应用环节：量产监控超高密度解决方案 产品优势：有效提升面积利用率，设计单元密度可提升 10-1500 倍，释放更多划片槽面积，用于更全面项目监控利用；覆盖更全面的测试项目，除了常规的匹配晶圆厂量产监控结构外，增加了探底工艺窗口的扩展良率监控结构；独有的器件百万分率级别的异常点监控方案；拥有大量的项目支持经验，便于更加有效的对量产监控结构资料库进行快速迭代 |
| | BEOLSF 后道工艺开发良率提升综合解决方案 | <ul style="list-style-type: none"> 应用环节：后道工艺开发良率提升综合解决方案 产品优势：高密度的后道工艺监控单元库，包括随机缺陷监控, Logic、SRAM 系统性问题标准单元库，精确的金属线/通孔电阻，电容表征等；支持工艺 product weak pattern 结构表征与快速迭代；支持灵活的后道工艺层选取，可针对性对低良金属层进行快速工艺实验，结合快速测试分析，获取更优后道工艺条件；拥有大量的项目支持经验，便于后道测试结构单元库不断迭代优化 |

(2) 可制造性设计 (DFM) EDA 软件

集成电路进入纳米工艺时代后，先进逻辑芯片和存储芯片有大量工艺敏感图形，仅满足设计规则已无法保证芯片良率。

可制造性设计 DFM 是连接芯片设计与晶圆制造的关键桥梁，通过工艺或者良率模型，晶圆制造厂对交付的芯片可能造成良率损失的因素进行预测，或者交付工艺模型和库文件，由设计公司进行 DFM 签核。通过这种协同，DFM 将传统的“设计-制造-问题反馈”的被动循环，转变为“预测风险-前置优化”的主动预防模式。它使设计不仅能满足基础的电学功能，更能适应真实的物理制造环境，显著减少试错流片次数，确保设计意图在硅片上得以高良率实现。

广立微在晶圆制造领域积累了大量经验，制造端的经验赋能设计端，帮助制造和设计做好 DFM 良率签核，提高产品制造良率。广立微 DFM 工具与大数据分析和诊断工具协同，更精准、更快速定位故障根因，缩短产品面市周期。广立微 DFM 产品丰富，多维度检查和预测版图图中存在的制造风险图形，而且 DFM 工具可相互融合，全流程无缝协同，灵活组合搭建复杂解决方案，达到“1+1>2”的效果。

2025 年公司 DFM 产品系列初具规模，已具备覆盖设计版图、图形分析、制造工艺分析等全链路闭环能力，功能性处于国内领先水平。

| 产品类型 | 产品名 | 介绍 |
|----------------|--------------|---|
| 版图集成与分析平台 | LayoutVision | <ul style="list-style-type: none"> 版图集成与分析平台，具有丰富的版图查看和分析功能，并集成了多种版图分析、聚类、风险排序等 DFM 分析手段，为用户提供高效的全流程的版图验证方案，助力用户设计效率提升与制造良率优化 推出 LayoutVision Lite 版本，免费开放给整个集成电路行业，聚焦版图查看核心需求，以高性能解析渲染与实用基础功能，精准解决行业版图查看痛点 |
| 化学机械抛光工艺仿真建模工具 | CMPEXP | <ul style="list-style-type: none"> CMP 制造工艺的仿真建模，依据 CMP 工艺后的各测试结构膜厚和表面形貌数据以及 CMP 工艺参数，建立 CMP 模型，通过针对 CMP 步骤精准仿真和建模，可以提前找出和预防 CMP 相关的芯片设计问题,是集成电路制造工艺中的关键环节 CMP 模型精度和仿真性能均达到业界顶尖水平 CMP 工艺前后段流程全覆盖，并支持 3D 相关工艺 |

| | | |
|-----------------|---------------|--|
| 版图图形匹配工具 | PatternScan | <ul style="list-style-type: none"> 依托高性能的版图匹配引擎，工具可以轻松应对超大规模版图的图形工作，并与 DFM 平台工具无缝衔接，实现包括工艺热点侦测与优化，版图物理验证，物理诊断分析在内的多种高效解决方案 |
| 版图几何特性提取和分析工具 | LayoutInsight | <ul style="list-style-type: none"> 依托高性能版图计算引擎和强大的版图分析工具生态的支持，LayoutInsight 能够从版图设计中精确统计芯片器件类型的分布，并提取器件特征参数、布局依赖效应参数以及热点图形的关键几何参数，让用户从全局、多维度的视角，洞察芯片器件与工艺热点的特性，助力用户快速定位良率问题，缩短良率提升周期并优化设计质量 |
| 基于热点图形的测试结构生成工具 | PatternTKG | <ul style="list-style-type: none"> 将产品版图中的热点图形精准捕获，自动设计规则检查和处理、阵列排布和绕线，生成相应的测试结构，通过电性测试监控制造薄弱点，帮助产品快速定位和收敛制造问题，提升产品良率 |
| 基于 AI 的测试图形生成工具 | AI-TPG | <ul style="list-style-type: none"> 通过学习已有的版图图形特征，训练 AI 模型，批量生成满足设计规则和图形多样性要求的 pattern，可用于 pattern 的探索和洞察，以及 OPC 或者 DRC 质量检查 |
| 关键检查区域生成工具 | SpectCAG | <ul style="list-style-type: none"> 从版图中自动筛选出对良率和可靠性至关重要的区域，并将这些区域标记为“关注区域”，从而指导后续的缺陷检测集中资源、优先覆盖高风险位置，大幅缩短缺陷检测时间，提高缺陷检出率，加速工艺成熟与良率爬坡 |
| 关键面积分析和良率预测工具 | Virtual Yield | <ul style="list-style-type: none"> 随机性缺陷是导致良率损失的主要因素之一。VirtualYield 可对产品芯片进行关键面积分析和基于关键面积进行良率预测。准确的分析和预测可以帮助设计者深入洞察设计中的潜在问题 |



可制造性设计 (DFM) 软件产品图

(3) 可测试性设计 (DFT) EDA 软件

可测试性设计 DFT 在芯片中插入各种测试电路并生成测试向量以提高芯片可测试性的设计方法，是数字芯片设计和量产测试必不可少的一环，是实现芯片高质量低成本测试的重要工具和手段。

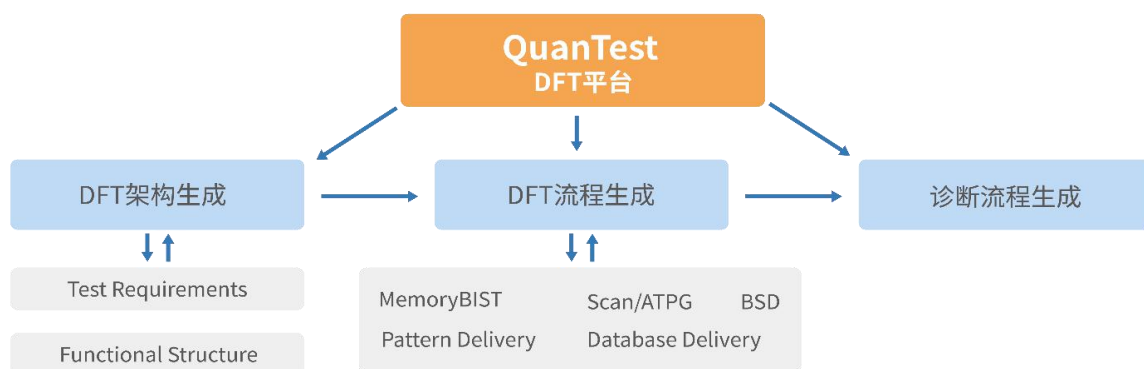
DFT 设计主要作用包括：1) 利用这些辅助性设计产生的测试向量在自动测试设备 (ATE) 上进行高效的芯片测试，确保电路中的各个部分都能被测试到以捕捉潜在的制造缺陷，提高产品性能和良率；2) 通过在设计阶段考虑测试需求，减少测试时所需的硬件资源和测试时间，同时 DFT 设计可以使测试流程更加自动化和高效，从而实现降本增效的目的，在现代集成电路的设计和制造中占据着极其重要的位置。

随着半导体工艺制程的发展，芯片在生产过程产生缺陷的概率越来越大。为了达到 DPPM (百万分比的缺陷率) 的苛刻要求，芯片出厂前需要进行严格测试，剔除有缺陷的产品。广立微 DFT 工具 QuanTest 可提供领先的可测试性设计、诊断与良率分析一体化解决方案，轻松应对业界复杂的 SoC 芯片的量产测试、良率提升的挑战，取得质量与成本双赢。

2025 年公司 Quantest 系列产品完成工具架构全面升级，成套方案开发完成，其中自研良率感知诊断分析平台 YAD 达到行业领先水平，斩获头部晶圆厂订单。

| 产品系列 | 子工具名称 | 介绍 |
|------------------------------------|-------|--|
| QuanTest 可测试性设计自动化 和良率诊断解决方案 | SCAN | <ul style="list-style-type: none"> 扫描测试自动化工具 |
| | ATPG | <ul style="list-style-type: none"> 测试向量自动生成工具 |

| | | |
|------------------|------------|--|
| | MBIST | • 存储器内建自测试工具 |
| | LBIST | • 逻辑内建自测试工具 |
| | JTAG | • JTAG 电路生成与测试向量生成工具 |
| | IJTAG | • IJTAG 电路生成与测试向量生成工具 |
| | Visualizer | • 可视化工具，支持图形用户界面 |
| | DIAG | • 故障智能诊断工具 |
| | YAD | <ul style="list-style-type: none"> • 良率感知 DFT 诊断分析工具，强大的图形化界面和报告功能，快速提升良率分析效率，从数周缩短至数小时 • 结合 AI 算法进行全流程数据 RCA 失效根因分析，自动推荐 PFA 候选者，提高根因分析准确率 • 融入设计信息进行诊断良率分析，通过数据挖掘提前识别潜在的系统性设计问题 • 与 YMS/WPA 深度互通串联，多维度数据相互验证良率失效根因 |
| SAFA 功能安全系列软件 | FS | • 高性能数字电路动态故障注入仿真器，支持大规模批量故障注入仿真及调试模式下的单个故障仿真，高效完成芯片功能安全及信息安全特性的验证工作，加速安全认证进程 |
| | ST | • 高性能数字电路静态故障分析与优化工具。通过静态分析预筛无效故障——剔除对系统行为无影响的故障点，为后续故障注入仿真大幅减负，提升整体仿真效率。 |



可测试性设计 (DFT) 软件流程图

2、光子设计自动化 (PDA) 软件

当前，硅光行业正从技术验证迈向大规模量产。随着 AI 算力需求爆发，数据中心加速向 800G/1.6T 迭代，硅光技术凭借高带宽、低功耗及兼容 CMOS 工艺的核心优势，已成为破解算力瓶颈的主流方案，2026 年行业迎来商用关键期。公司全资子公司 LUCEDA 主营业务涵盖硅光芯片设计成套软件、PDK 开发、设计流程优化及专业培训等服务。作为全球硅光芯片设计自动化软件领域的领军企业，LUCEDA 的重要性持续凸显。其设计软件与 PDK 开发服务是连接芯片设计与晶圆厂制造的核心桥梁，有效填补了传统 EDA 工具在光电器件协同设计上的空白。结合制造端良率提升的积累，LUCEDA 正助力构建覆盖设计、制造到测试的全流程解决方案，成为硅光产业链布局中的关键一环。

2025 年 LUCEDA 发布了业界首个硅光异质异构集成 PDK，推出了业界首创光芯片线路功能验证和分析工具；收购完成后，LUCEDA 积极与广立微各业务部门协同开发，合作开发的 DE-Photonics、Photonics DRC 面市。

| 产品类型 | 核心功能 |
|------------|---|
| 光电子芯片设计自动化 | 硅光芯片器件和电路自动化设计软件，用户可以使用 Python 在 IPKISS 中实现光电子芯片设 |

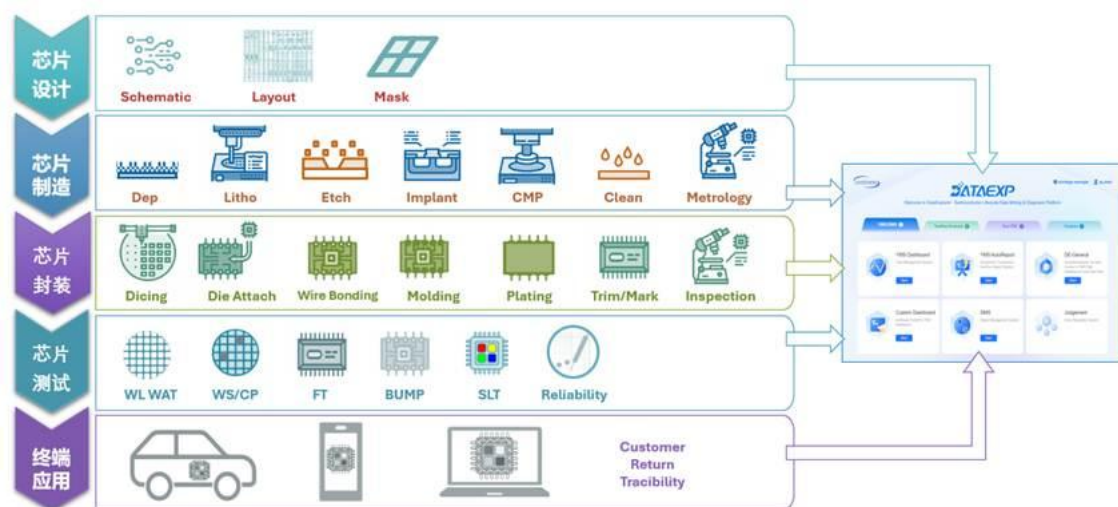
| | |
|--|--|
| 软件 IPKISS | 计、仿真、验证和优化的开发全流程，主要功能包括器件设计、线路设计、设计验证及流片准备 |
| 一键式阵列波导光栅 (AWG) 设计仿真模块 AWG Designer | 专门针对阵列波导光栅 (AWG) 的设计模块，为阵列波导光栅 (AWG) 提供从高层级规格到可制造版图的集成化设计环境。该工具通过全设计阶段的专业技术支持与精准控制，实现以下功能： - AWG 高层级规格定义 - AWG 物理结构合成 - 仿真与验证 - 通过 DRC 的版图生成 |
| IP 管理 IP Manager | 能够快速实现光电子设计 IP 自动测试和验证自动化，可在各种条件下测试和验证光子 IP 构建模块，例如： - 可视化一键创建 PDK 项目 - 工艺信息一键导入 - 版图测试 (GDSII, XML) - 网表测试 (版图 vs. 网表, 网表 vs. 网表) - S 参数测试 - 器件性能测试 (性能指标) - 虚拟制造测试 |
| Circuit Analyzer | 利用先进的电路分析功能，评估真实工作条件下的电路性能、分析设计容差并预估良率，提供以下分析方法： - 参数扫描分析 (Tracer Analysis) - 工艺角分析 (Corner Analysis) - 蒙特卡洛分析 (Monte Carlo Analysis) - 版图感知蒙特卡洛分析 (Layout-aware Monte Carlo Analysis) |
| 光子设计规则检查模块 Luceda DRC | 专门针对硅光子芯片设计的物理验证模块，旨在确保复杂的光电子版图在提交晶圆厂制造前完全符合工艺设计规则。该工具将验证流程无缝集成在设计环境中，可以实现以下功能： - 设计规则提前校验：针对最小间距、最小宽度、包层重叠等物理规则进行自动化检查 - 交互式错误定位：通过可视化界面快速定位版图中的违规点 - 自定义规则集扩展：支持用户根据特定工艺或内部标准，灵活编写和扩展复杂的校验规则 - 支持与主流代工厂 DRC，确保生成符合制造要求的 GDSII 文件 |
| 合作接口 | 可与其他上下游软件一键连接，主要接口有： - Link for Ansys Lumerical - Link for Tidy3D - Link for 3DS Simulia - Link for Siemens EDA - Link for Check Mate DRC - OptiLUCEDA Cosim |



光子设计自动化 (PDA) 软件产品图

3、半导体大数据分析与管理系统

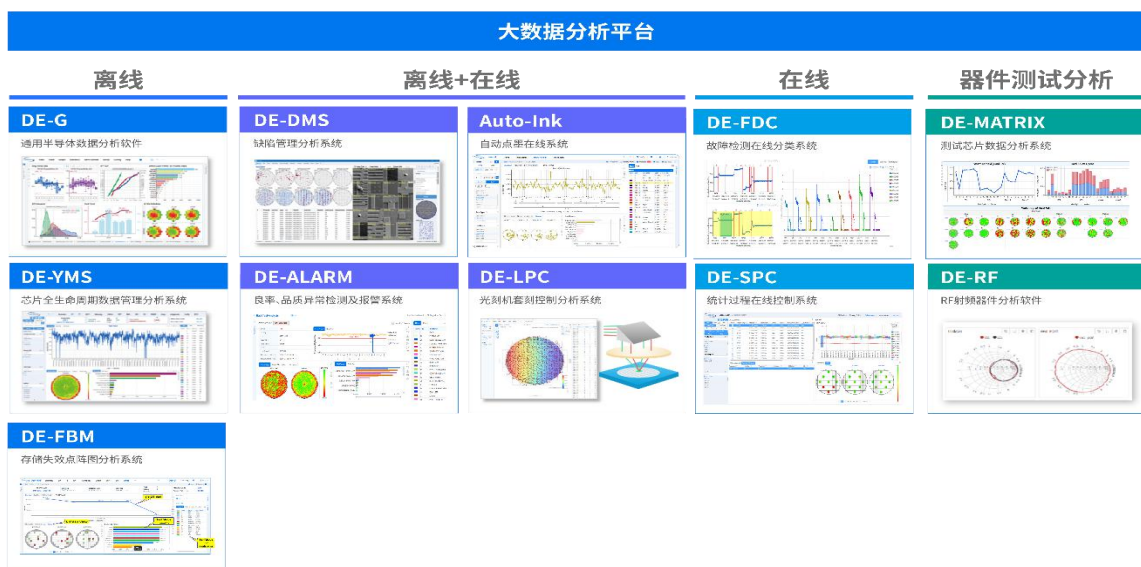
随着集成电路集成度的提高和工艺节点的演进，芯片从设计、制造到封装测试各环节数据规模快速增大，使得端到端全产业链的数据分析显得尤为关键，如何关联整合该等数据，并从中挖掘出真正的价值，从而实现加快产品开发、成品率提升以及量产管理，成为了行业面临的重要挑战。

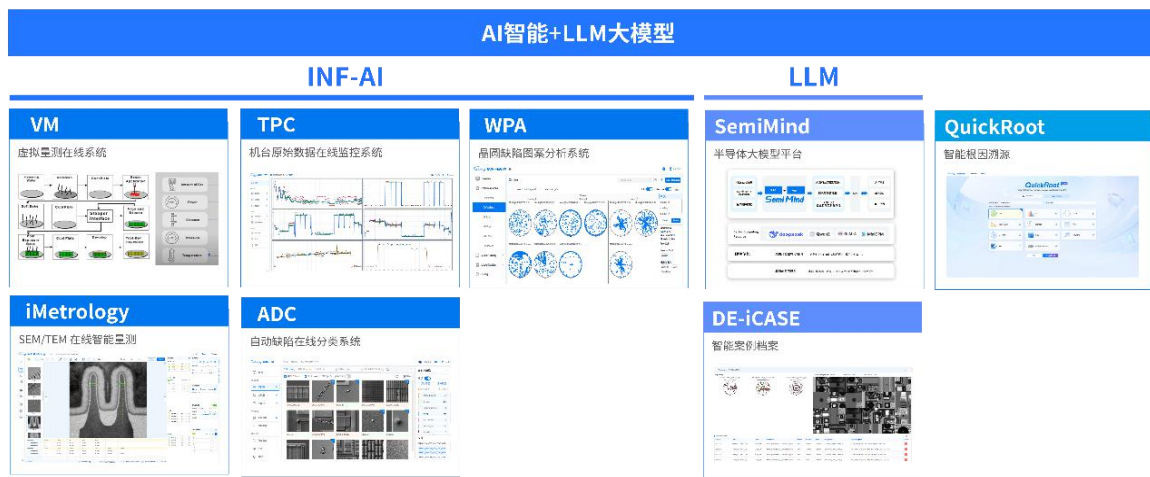


半导体大数据分析与管理系统应用场景

广立微 DATAEXP 系列软件能够覆盖集成电路芯片产品设计与制造全生命周期数据管理和分析，如测试芯片分析、成品率分析、产线数据管理分析、缺陷管理分析、车规标准管控、制造过程数据分析等，运用了人工智能和机器学习等先进计算机技术，能够对海量数据进行高效的关联解析，快速准确地识别定位良率问题，从而帮助用户及时采取措施，提前应对潜在风险，加速良率提升，保障产品良率的稳定性。同时，DATAEXP 系列产品还能够与公司的 EDA 产品、WAT 测试设备之间相互赋能，提供完整先进的良率提升解决方案。

2025 年，公司全面推进大数据软件与 AI、LLM 大模型深度融合，SemiMind 半导体大模型平台成功接入 DE-G、INF-AI 等核心产品，不断丰富“AI 智能+LLM 大模型”工具集。不断扩大大数据产品品类，2025 年新推出 QuickRoot、iMetrology、TPC、iCASE 等，全方位赋能良率提升、量测效率优化、机台管控及缺陷溯源，智能化水平显著提升。大数据软件系列产品获多家头部企业数千万系统方案订单，2025 年首次实现海外销售突破，获市场高度认可。





半导体大数据分析与管理系统产品图

| 类型 | 产品名称 | | 主要用途 |
|---------|----------|-----------------|--|
| 离线 | DE-G | 通用半导体数据分析软件 | <ul style="list-style-type: none"> 通用数据分析软件，广泛应用于集成电路设计、制造、封装及下游电子企业 软件集成了可靠性模块、DOE 设计与优化、各种假设检验、线性非线性模型、常用分类聚类算法等众多统计建模方法 软件通过丰富、便捷的数据可视化手段，灵活的数据交互功能以及一系列数据处理算法，加上为半导体分析量身定做的数据解析和展示功能，帮助用户在更短的时间内，对数据各个维度进行分析，找出问题的根本原因 2025 年上半年发布 DE-G3.0 功能全新改版，完善统计分析及 DOE 功能，专业性及使用便捷度大幅提升 |
| | DE-YMS | 芯片全生命周期数据管理分析系统 | <ul style="list-style-type: none"> 芯片从设计、制造、封装、到终端用户的全生命周期的多类型数据（CP、FT、WAT、Inline、Defect、WIP、AOI、Bump、SLT 等）智能化分析系统，为客户提供“一站式”数据分析管理平台 系统通过特有的算法支持和合理的数据处理流程，帮助快速完成底层数据清洗、连接、整合工作，为 Fab 和 Fabless 企业提供数据管理、良率分析、低良率成因下钻等分析 |
| | DE-FBM | 存储失效点阵图分析系统 | <ul style="list-style-type: none"> 用于对存储测试资料 (SRAM/DRAM 等) 失效模式的识别/分类/展示 实现海量测试资料的快速入库，管理、查看与分析 |
| 离线 + 在线 | DE-DMS | 缺陷管理分析系统 | <ul style="list-style-type: none"> 通过实时收集检测机台的缺陷数据及图片，针对这些数据进行缺陷统计，快速分析、分类 产品基于分布式系统的强大计算能力，结合简洁易用的界面，用户可以轻松高效地检索、查验、分类缺陷数据，快速、全面、系统地查找缺陷来源，并预测良率损失 |
| | DE-ALARM | 良率、品质异常检测及报警系统 | <ul style="list-style-type: none"> DE-Alarm 系统是为提升半导体制造质量而设计的关键解决方案。系统能实时或近实时自动报警 WAT、CP、FT、SLT 的良率、参数异常和质量问题，可与客户 ERP/MES 系统对接处置 Lot（批次）流程，确保问题高效追溯避免有缺陷的产品在出货前被拦截，助于减少退货、换货、报废、返工和时间成本，帮助客户预计节省大量成本 2025 年推出全新功能 DHC（Data Health Check，数据健康检查），拒绝脏数据，为数据的准确性保驾护航 |
| | Auto-Ink | 自动点墨在线系统 | <ul style="list-style-type: none"> 完善的、符合国际 AEC 车规质量要求的，附加各种缺陷点墨，智能点墨等规则，并可输出不同格式的晶圆图 有严格的数据健康检查及点墨准确性检验系统，确保点墨功能强大且正确。 |

| | | | | |
|-----------------|----------------|-------------|---|--|
| | DE-LPC | 光刻机套刻控制分析系统 | <ul style="list-style-type: none"> 扫描/套刻测量分析、建模、正/负反馈、补偿、仿真、以及控制系统 监控光刻机、量测机台、工艺配方的健康度, 优化光刻机工艺参数, 包括光源、样本选择、找平等参数 TOGO recipe 验证, 最小化套刻误差的同时, 提升稳定性和容错能力 | |
| 在线 | DE-FDC | 故障检测在线分类系统 | <ul style="list-style-type: none"> 设备监控系统, 通过收集工厂中的各种设备的传感器数据、Event Report (事件报告) 数据和机台的预警数据, 并对这些数据进行分析, 施以各种模型和规格限制, 从而探测工艺过程中的异常 提供了丰富的数据采集计划和灵活的数据分析计算模型, 具有高可用、高并发、可扩展的特性, 并保障了实时数据流稳定的分析计算 | |
| | DE-SPC | 统计过程在线控制系统 | <ul style="list-style-type: none"> 通过收集 Inline、Defect、WAT 等数据, 并对参数配置各类图形和规则, 帮助客户实时监测生产过程的异常和稳定性 支持多样化数据采集、批量模型配置、多维度报表分析, 构造了高效的全闭环品质管理系统 | |
| 器件测试分析 | DE-MATRIX | 测试芯片数据分析系统 | <ul style="list-style-type: none"> 通过测试芯片的电性参数, 建立对工艺窗口、热点问题、边缘问题的分析系统 可将大量设计 DOE 信息与电性测试数据相结合, 通过数据建模快速找到缺陷多发的 IC 设计版图模式, 呈现各个制程节点的工艺窗口, 有效可靠地筛选最优的工艺条件和参数 | |
| | DE-RF | RF 射频器件分析软件 | <ul style="list-style-type: none"> 简洁、快速的射频器件数据分析软件, 支持射频参数提取、去嵌、频率响应、史密斯圆图分析 支持多种 RF 数据文件的上传、解析和处理, 可基于源数据和处理后的数据, 利用分析模块的可视化图表实现数据的直观展现与多维度对比, 帮助用户从海量数据中快速挖掘价值 | |
| AI 智能 + LLM 大模型 | INF-AI | ADC | 自动缺陷在线分类系统 | <ul style="list-style-type: none"> 缺陷自动分类系统, 对检测机台的缺陷数据及图片进行快速分类 该系统基于前沿的人工智能视觉技术, 具备晶圆缺陷高分类精度和快速部署能力, 并能与 DE-DMS 深度配合, 拥有持续学习的能力, 实现缺陷的智能化、高精度地打标分类, 并根据分类结果追溯影响良率的因素 |
| | | WPA | 晶圆缺陷图案分析系统 | <ul style="list-style-type: none"> 晶圆图案分析系统, 利用最前沿的深度学习技术, 对海量的晶圆图进行图案分类、聚类、匹配等, 快速定位异常来源、提高产品良率 支持 Wafer Pattern 快速自动分类 支持和 DE-DMS/DE-YMS 系统融合, 提供特色的 AI 晶圆分析服务 兼容各种数据, 支持跨模组的 Wafer Pattern 分析 |
| | | VM | 虚拟量测在线系统 | <ul style="list-style-type: none"> 利用设备传感器数据及抽样实际量测, 通过算法模型替代部分物理检测设备, 实时预测晶圆关键参数 (如膜厚、线宽等), 减少实际量测频次, 降低检测成本并提升生产效率 |
| | | iMetrology | SEM/TEM 在线智能量测 | <ul style="list-style-type: none"> 通过对扫描电子显微镜 SEM/透射电子显微镜 TEM 图的精准识别, 进行边缘检测、边缘补全、自动吸附等操作, 精准量测尺寸、角度、直径 |
| | | TPC | 机台原始数据在线监控系统 | <ul style="list-style-type: none"> 基于 AI 的 Trace-SPC Model, 实现对机台 FDC 原始轨迹数据实时的自动管控并即时进行异常的精准报警, 从源头侦测到可能的机台异常, 实现优化半导体的制造过程监控 |
| | QuickRoot | 智能根因溯源 | <ul style="list-style-type: none"> 融合智能算法与深度挖掘数据背后的因果链条, 精准捕捉异常信号, 实现从数据噪声中高效提取关键根因, 加速良率提升 | |
| | DE-iCASE | 智能案例档案 | <ul style="list-style-type: none"> 是在线缺陷异常的智能诊断系统, 提供缺陷异常告警、分析、追踪、归档的全流程服务, 结合机器学习模型智能查找知识库, 实现自动溯源。 | |
| | SemiMind (LLM) | 半导体大模型平台 | <ul style="list-style-type: none"> 半导体大模型平台, 深度融合知识库与智能体大模型技术, 打造开放、灵活、可扩展的智能研发生态系统 支持知识库的创建, 挖掘行业工艺流程、文档及相关信息化知识完成知识沉淀 支持无代码构建半导体专家智能体 SemiMind 已成功接入 DE-G 和 INF-AI 产品, 获得多家客户认可; 同时公司内部也发布了编程助手, 助力研发提质增效 | |

4、晶圆级电性测试设备

公司以集成电路先进制程研发和量产过程中对于高效率高精度的电性检测需求为突破口，经过多年的研发积累和产品迭代，自主研发出能够应用于芯片制造的工艺开发和量产线的晶圆级 WAT 电性测试设备。该设备自 2020 年开始实现稳定量产后，已成功进入多家海内外领先的芯片设计类企业、代工制造类企业、垂直整合制造类企业和研发实验室。为满足不同晶圆厂对设备功能和性价比的需求，公司又优化升级并推出了新一代通用型高性能半导体参数测试机（T4000 型号）、搭载自研高性能矩阵开关构架的半导体参数测试机（T4000 Max），并协同开发了可靠性测试分析系统（Wafer Level Reliability, WLR）等功能，将设备从 WAT 测试扩展至 WLR 及 SPICE 等领域。

2025 年，公司 WAT 测试机出货量连年增长，持续为客户提供稳定高效的测试支持，保障客户现场超 400 台 WAT 测试机正常运行。同时，公司聚焦市场多元测试需求，全新推出晶圆级老化测试设备并进入客户产线验证；高端 WAT 测试机型陆续推出，200pin 大通道 WAT 测试机研发完成，首台高压测试机顺利交付并通过验收。

公司测试设备类产品包含：

| 类型 | 产品型号 | 介绍 |
|--------------|-----------|--|
| 晶圆级 WAT 测试设备 | T4000 系列 | <ul style="list-style-type: none"> 通用型 WAT 测试设备，适用于大部分 WAT 电性测试场景 可覆盖 LOGIC、CIS、DRAM、SRAM、FLASH、BCD 等产品的测试需求，支持第三代化合物半导体（SiC/GaN）的参数测试；相比市场上同类设备，T4000 系列测试每片晶圆所需的时间大幅度缩短，具有精度高、速度快、灵活配置的特点，具备完善的自检和自校准功能，实现多个 Module（模块）并行测试；优化设计后的 T4000 机型具有更优秀的架构设计和很高的性价比，更适合对成本较为敏感的 8 英寸及以下产线 2024 年公司推出 T4000 Max 半导体参数测试机，采用了协作研发的高性能矩阵开关构架，具有精度高、速度快、配置灵活等特点，适用于工艺研发、晶圆级可靠性、量产 WAT 等多种测试场景 |
| | T4100S 系列 | <ul style="list-style-type: none"> 并行测试设备，适合先进工艺中更繁杂多样的测试要求 在测试精度相当的前提下，通过软硬件协同实现动态分组测试和更智能的人机交互等功能，测试效率更高；与同类型机台相比较，在测试精度满足量产 WAT 测试需求的前提下，测试效率是其 1.4~5 倍，特别是在先进工艺下，测试效率随着版图的优化能够进一步提升；该系列机型在产业化系统整合和测试标准上更具优势，常被用于测试量较大且对测试效率要求较高的 12 寸晶圆厂 |
| 可靠性 WLR 设备 | | <ul style="list-style-type: none"> 可靠性测试设备，适合 WLR 及 SPICE 领域 能够兼容搭载可靠性 WLR，支持异步或同步并行测试，并通过与测试软件应用结合，定制化算法和数据格式，实时显示测试数据图像，大幅度提升测试效率，满足汽车电子、新能源等芯片对该方向大量的测试需求 |
| 工艺开发测试设备 | | <ul style="list-style-type: none"> 工艺开发测试设备，适合研发阶段电性测试 工艺开发阶段，待测器件数量较多，对于测试速度要求较高，公司测试机可以实现单条 Module（模块）或多条 Module 同时扎针的并行测试，测试速度大幅提升；可与公司可寻址测试芯片设计方案协同，大幅度提升测试效率，快速定位到器件或工艺问题 |
| 晶圆老化设备 | | <ul style="list-style-type: none"> WLBI 设备是专为碳化硅（SiC），氮化镓（GaN）设计打造的晶圆级老化测试系统。该系统可对晶圆进行长时间高温栅极偏压（HTGB）和高温反向偏压（HTRB）老化测试，高效筛选出早期失效的缺陷芯片 系统软件可视化设计，支持在线编辑 MAP，高集成测试模块设计，创新高密度探针卡以及高压晶圆卡盘，支持快速产品切换，维护便捷，可生成详细老化数据 半自动老化系统 B5260M，支持 6 片晶圆同时老化，最高可支持一次同时老化 720 个 Die（晶粒） 全自动老化系统 B5280，支持 6 寸及 8 寸晶圆，最多支持 12 片晶圆同时老化测试，最高可支持一次同时老化 2640 个 Die（晶粒），支持高温反向偏压（HTRB）老化过程对栅极施加偏压，满足客户多样化测试需求 |



广立微晶圆级电性测试设备（部分设备搭配探针台）

5、软件开发技术服务

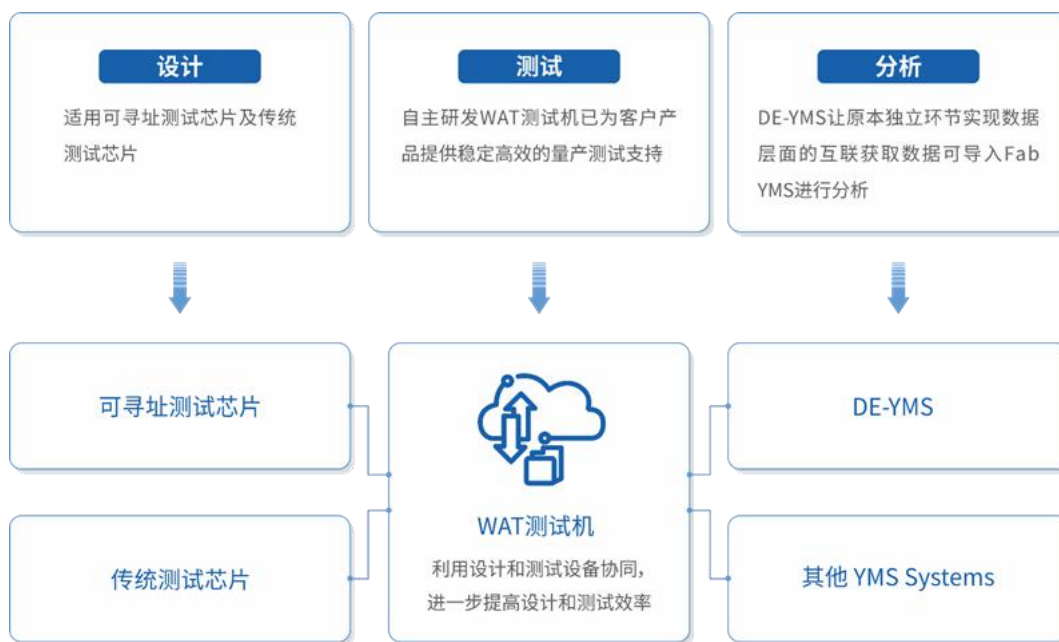
（1）集成电路良率提升技术服务

一般集成电路工艺的生命周期大致包括早期开发、产品导入和量产环节，集成电路制造企业在每个环节不仅需要提升各工艺步骤及产品的成品率，完成 PDK 的建立、验证和产品性能的持续优化，同时还要保证产品的可靠性和制造过程的稳定性。公司的成品率提升技术服务可以针对工艺开发及量产每个阶段的任务、要求和侧重点，设计定制化的测试芯片、测试并分析反馈，保证客户能够在开发项目全流程中，有针对性的解决问题，协助客户快速完成工艺开发和尽早进入量产阶段，并能够在量产阶段进行高效的生产过程监控，保障成品率与产品品质。2025 年公司中标国内外多家客户良率提升项目，良率提升技术服务在多客户、多节点铺开，能力和潜力得到客户认可。

公司的成品率提升技术服务包括技术开发服务和测试服务两大类：

① 技术开发服务：利用公司软硬件一体化的产品解决方案，以及人员的开发经验，为晶圆厂提供从测试芯片设计、电性数据测试到整体数据分析的一站式服务；

② 测试服务：利用公司的晶圆级测试设备对客户的测试芯片或晶圆测试结构进行测试，并提供相应的分析服务。



集成电路良率提升开发服务流程示意图

(2) 可测试性 (DFT) 设计技术服务

DFT 设计技术服务会根据具体芯片的具体特点，利用公司自研的 DFT 设计工具为客户提供从 DFT 架构定义、DFT 设计实现到量产支持全流程 DFT 设计服务，并且在芯片量产阶段提供 DFT 量产支持，以帮助客户缩短设计周期，降低设计风险，提高芯片量产良率。



一站式 DFT 设计流程示意图

(3) 光子集成电路工艺设计套件 (PDK) 设计服务

光子集成电路工艺设计套件 (PDK) 设计服务，是打通光芯片设计与晶圆制造的核心桥梁，为设计方提供可直接用于流片的标准化设计工具包与设计规范，保障光芯片从设计到制造的一致性、可制造性与性能可靠性。LUCEDA 提供光芯片 PDK 设计服务，主要包括 PDK 软件实现及 PDK 开发、设计流程优化以及专业培训。

（三）公司主要经营模式

1. 业务分类

基于公司在成品率提升领域的技术布局和产品矩阵，形成了以 EDA 软件与电性测试设备硬件相结合的软硬件一体化解决方案，拥有软件开发及授权、测试设备及配件、测试服务及其他三大类业务，通过灵活的商业模式满足客户多样化的需求。

| 主营业务 | 细分模式 | 内容 |
|---------|--------|--|
| 软件开发及授权 | 软件技术开发 | 技术人员利用公司自研的一系列软件产品和技术为客户提供以电性检测为核心的良率提升服务以及 DFT 设计服务 |
| | 软件工具授权 | 主要采用授权使用模式，向客户出售软件使用许可，约定一定期限内，客户可使用公司提供的软件工具 |
| 测试设备及配件 | / | 硬件销售模式向客户销售测试机及配件 |
| 测试服务及其他 | / | 利用自研的测试机，为客户提供测试芯片的测试 |

公司的软件开发及授权业务包括软件工具授权和软件技术开发两种模式，其中软件工具授权主要针对软件类产品进行授权销售；软件技术开发业务主要依托公司的核心技术，采用项目制交付模式，为客户提供成品率提升服务、DFT 设计服务及光子芯片 PDK 设计服务等。测试设备及配件业务主要对客户直接销售 WAT 测试机及相关配件。测试服务及其他业务主要针对有单独测试需求的，公司可提供测试芯片的测试服务。

2. 经营模式

公司以 EDA 软件和电性测试快速监控技术为起点，形成软件开发及授权、测试设备及配件、相关技术服务及其他三大类业务相辅相成、协同发展的商业模式。由于部分新客户缺乏使用公司软件产品的经验，为了更好地达到成品率提升的效果，公司在早期通常通过软件技术开发作为合作切入点，为客户提供电性测试工艺监控和成品率提升的一站式服务。客户在采购软件技术开发服务并对公司的产品和技术有一定了解之后，进一步增加采购软件工具授权、测试设备及配件与测试服务，形成良性发展的经营模式。

（1）盈利模式

针对软件开发及授权业务：①软件工具授权模式下，公司主要采用授权使用方式，向客户出售软件使用许可，约定一定期限内，客户可使用公司提供的软件工具。客户基于软件工具类型、套数与授权时长向公司支付软件使用费，公司在一定使用期限内按直线法分摊确认收入。同时，公司会单独向客户销售固定期限软件版本更新及技术支持等服务，于约定的服务期限内按照直线法分摊确认收入。除此之外，公司存在少量永久授权软件工具授权业务，该业务模式下公司仅向客户提供售出版本软件工具的使用授权，按照合同约定完成交付并经客户验收时确认收入；②软件技术开发模式下，公司主要采用项目制方式，根据客户的工艺节点、类型以及涵盖内容签订技术服务合同，为客户提供电性测试工艺监控和成品率提升、DFT 设计的一站式服务及光子芯片 PDK 设计服务等。客户按照合同约定向公司支付费用，公司于客户最终验收后确认收入。

针对测试设备及配件业务，主要采用常规的硬件销售模式向客户销售测试机及配件，根据具体产品，公司于客户签收或验收后确认收入。

针对测试服务及其他业务，公司与客户签订服务合同，在一段时间内为客户提供测试服务。客户按照合同约定向公司支付费用，公司在服务期限内按直线法分摊确认收入。

（2）销售模式

公司各类产品主要采用“直销为主、经销为辅”的方式开展销售业务，该模式结合直销和经销的优势，可以实现销售模式的多元化，更好地适应不同客户需求和市场特点。直销和经销相辅相成，帮助公司提高销售效率，加强市场竞争力，实现销售业绩的持续增长。

直销模式下，公司与终端客户签订销售合同，直接向终端客户提供产品和服务。一方面公司通过提供优质的产品和服务，满足客户需求，建立良好的口碑和信誉，吸引更多客户选择公司的产品，另一方面通过行业会议、网络、展览等渠道对产品进行市场推广。通过直销模式，公司可以直接与客户互动、沟通，更好地了解客户需求，提供个性化的服务和解决方案，并且建立和提升品牌知名度，增强客户对公司产品和服务的信任感。同时直销模式也帮助公司充分掌握销售过程，更敏锐的感知市场对于产品的需求，从而灵活调整产品研发与完善策略。

经销模式下，经销商负责搜集和获取客户对于公司 EDA 软件、测试硬件系统产品以及整体解决方案的具体要求，公司与经销商签订销售合同，将软件工具授权、硬件产品销售给经销商或者提供成品率提升服务，经销商与公司进行价款结算。通过经销渠道，公司可以快速扩大销售网络，覆盖更广泛的国内外市场，达到更多潜在客户。利用经销商的销售力量和资源，可以降低公司的销售成本和风险，同时提高效率。

(3) 采购模式

公司对外采购主要集中在电性测试设备原材料的采购，并且遵循着“以销定采，适度库存”的原则。公司根据市场需求和销售预测确定采购量，确保采购活动与销售计划相匹配，避免库存积压或供应不足的情况。同时公司严格控制库存水平，避免资金过度占用和库存积压带来的成本增加。保持适度库存可以减少库存风险，并优化资金利用率。在这一采购策略下，公司通过竞争性谈判、招标等方式来完成对外采购，以获取最有利的价格、质量和交货条件，提高采购效率并为公司获取优质的原材料供应商。

3、主要会计数据和财务指标

(1) 近三年主要会计数据和财务指标

公司是否需追溯调整或重述以前年度会计数据
是 否

元

| | 2025 年末 | 2024 年末 | 本年末比上年末增减 | 2023 年末 |
|------------------------|------------------|------------------|-----------|------------------|
| 总资产 | 3,721,772,290.11 | 3,406,483,088.04 | 9.26% | 3,545,378,296.20 |
| 归属于上市公司股东的净资产 | 3,185,376,247.30 | 3,141,862,277.96 | 1.38% | 3,254,831,414.47 |
| | 2025 年 | 2024 年 | 本年比上年增减 | 2023 年 |
| 营业收入 | 734,977,273.05 | 546,866,760.79 | 34.40% | 477,615,800.01 |
| 归属于上市公司股东的净利润 | 88,687,964.49 | 80,268,462.17 | 10.49% | 128,803,163.18 |
| 归属于上市公司股东的扣除非经常性损益的净利润 | 43,639,776.40 | 58,420,273.71 | -25.30% | 109,945,771.66 |
| 经营活动产生的现金流量净额 | -121,781,443.73 | 46,901,435.43 | -359.65% | -212,239,078.36 |
| 基本每股收益（元/股） | 0.45 | 0.4045 | 11.25% | 0.64 |
| 稀释每股收益（元/股） | 0.45 | 0.4033 | 11.58% | 0.64 |
| 加权平均净资产收益率 | 2.81% | 2.52% | 0.29% | 4.02% |

(2) 分季度主要会计数据

单位：元

| | 第一季度 | 第二季度 | 第三季度 | 第四季度 |
|------------------------|----------------|----------------|-----------------|----------------|
| 营业收入 | 66,484,911.29 | 179,452,425.67 | 181,760,104.59 | 307,279,831.50 |
| 归属于上市公司股东的净利润 | -13,714,960.30 | 29,399,188.32 | 21,332,997.69 | 51,670,738.78 |
| 归属于上市公司股东的扣除非经常性损益的净利润 | -21,870,043.58 | 20,804,299.88 | 12,175,244.80 | 32,530,275.30 |
| 经营活动产生的现金流量净额 | -23,678,760.67 | 9,635,595.65 | -118,533,442.34 | 10,795,163.63 |

上述财务指标或其加总数是否与公司已披露季度报告、半年度报告相关财务指标存在重大差异

□是 否

4、股本及股东情况

(1) 普通股股东和表决权恢复的优先股股东数量及前 10 名股东持股情况表

单位：股

| 报告期末普通股股东总数 | 26,192 | 年度报告披露日前一个月末普通股股东总数 | 24,056 | 报告期末表决权恢复的优先股股东总数 | 0 | 年度报告披露日前一个月末表决权恢复的优先股股东总数 | 0 | 持有特别表决权股份的股东总数（如有） | 0 |
|--|---------|---------------------|---------------|-------------------|------------|---------------------------|---|--------------------|---|
| 前 10 名股东持股情况（不含通过转融通出借股份） | | | | | | | | | |
| 股东名称 | 股东性质 | 持股比例 | 持股数量 | 持有有限售条件的股份数量 | 质押、标记或冻结情况 | | | | |
| | | | | | 股份状态 | 数量 | | | |
| 杭州广立微股权投资有限公司 | 境内非国有法人 | 16.60% | 33,242,812.00 | 0.00 | 不适用 | 0.00 | | | |
| 杭州广立共创投资合伙企业（有限合伙） | 境内非国有法人 | 9.48% | 18,995,914.00 | 0.00 | 不适用 | 0.00 | | | |
| 史峥 | 境内自然人 | 8.18% | 16,383,957.00 | 12,287,968.00 | 不适用 | 0.00 | | | |
| 郑勇军 | 境内自然人 | 6.01% | 12,042,432.00 | 9,031,824.00 | 不适用 | 0.00 | | | |
| 北京武岳峰中清正合科技创业投资管理有限公司—北京武岳峰亦合高科技产业投资合伙企业（有限合伙） | 境内非国有法人 | 4.78% | 9,564,954.00 | 0.00 | 不适用 | 0.00 | | | |
| 杨慎知 | 境内自然人 | 2.96% | 5,936,215.00 | 5,936,215.00 | 不适用 | 0.00 | | | |
| 杭州广立共进企业管理合伙企业（有限合伙） | 境内非国有法人 | 2.75% | 5,513,518.00 | 0.00 | 不适用 | 0.00 | | | |
| 香港中央结算有限公司 | 境外法人 | 1.74% | 3,481,423.00 | 0.00 | 不适用 | 0.00 | | | |
| 上海建合工业 | 境内非国 | 1.61% | 3,224,096.00 | 0.00 | 不适用 | 0.00 | | | |

| | | | | | | |
|---|-------------|--|--------------|------|-----|------|
| 软件合伙企业 (有限合伙) | 有法人 | | | | | |
| 中国互联网投资基金管理 有限公司—中国 互联网投资基金(有限合 伙) | 境内非国 有法人 | 1.30% | 2,597,660.00 | 0.00 | 不适用 | 0.00 |
| 上述股东关联关系或一致行 动的说明 | | 1.杭州广立微股权投资有限公司和公司的员工持股平台杭州广立共创投资合伙企业(有限 合伙)、杭州广立共进企业管理合伙企业(有限合伙)系受公司实际控制人郑勇军先生控 制的主体。 2.北京武岳峰亦合高科技产业投资合伙企业(有限合伙)、上海建合工业软件合伙企业 (有限合伙)和公司非前十大股东常州武岳峰桥砂实业投资合伙企业(有限合伙)系同 受潘建岳先生和武平先生控制的企业。 | | | | |

持股 5%以上股东、前 10 名股东及前 10 名无限售流通股股东参与转融通业务出借股份情况

适用 不适用

前 10 名股东及前 10 名无限售流通股股东因转融通出借/归还原因导致较上期发生变化

适用 不适用

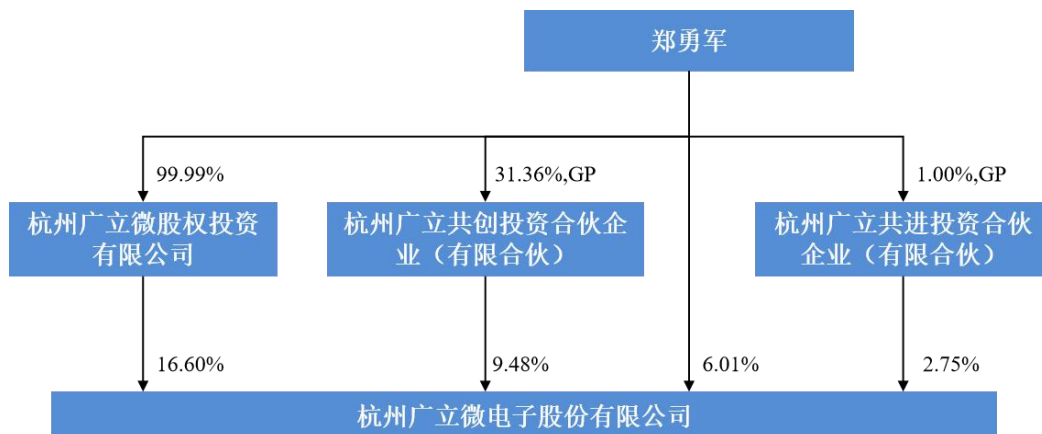
公司是否具有表决权差异安排

适用 不适用

(2) 公司优先股股东总数及前 10 名优先股股东持股情况表

公司报告期无优先股股东持股情况。

(3) 以方框图形式披露公司与实际控制人之间的产权及控制关系



5、在年度报告批准报出日存续的债券情况

适用 不适用

三、重要事项

无。