

股票简称：安路科技

股票代码：688107



上海安路信息科技股份有限公司

Shanghai Anlogic Infotech Co., Ltd.

(上海市虹口区纪念路500号5幢202室)

2026 年度向特定对象发行 A 股股票 募集说明书 (注册稿)

保荐机构（主承销商）



(北京市朝阳区建国门外大街1号国贸大厦2座27层及28层)

二〇二六年八月

声 明

本公司及全体董事、审计委员会委员、高级管理人员承诺募集说明书及其他信息披露资料不存在任何虚假记载、误导性陈述或重大遗漏，并对其真实性、准确性及完整性承担相应的法律责任。

公司负责人、主管会计工作负责人及会计机构负责人保证募集说明书中财务会计资料真实、完整。

中国证券监督管理委员会、上海证券交易所对本次发行所作的任何决定或意见，均不表明其对申请文件及所披露信息的真实性、准确性、完整性作出保证，也不表明其对发行人的盈利能力、投资价值或者对投资者的收益作出实质性判断或保证。任何与之相反的声明均属虚假不实陈述。

根据《证券法》的规定，证券依法发行后，发行人经营与收益的变化，由发行人自行负责。投资者自主判断发行人的投资价值，自主作出投资决策，自行承担证券依法发行后因发行人经营与收益变化或者证券价格变动引致的投资风险。

重大事项提示

公司经营发展面临诸多风险。公司特别提请投资者注意，在作出投资决策之前，务必认真阅读本募集说明书正文内容，并特别关注以下重要事项及公司风险。

一、关于公司本次向特定对象发行股票的主要安排

1、本次向特定对象发行 A 股股票方案已经公司第二届董事会第十五次会议和 2026 年第一次临时股东会审议通过，已获得上海证券交易所审核通过以及中国证监会同意注册。

2、本次发行的发行对象为不超过 35 名（含 35 名）符合法律法规规定的特定对象，包括证券投资基金管理公司、证券公司、信托公司、财务公司、资产管理公司、保险机构投资者、合格境外机构投资者以及其他符合法律法规规定的法人、自然人或其他机构投资者等。证券投资基金管理公司、证券公司、合格境外机构投资者、人民币合格境外机构投资者以其管理的 2 只以上产品认购的，视为一个发行对象；信托公司作为发行对象的，只能以自有资金认购。

发行对象将在本次向特定对象发行股票申请获得中国证监会同意注册后，遵循价格优先等原则，由公司董事会及其授权人士根据股东会授权与保荐机构（主承销商）协商确定。若国家法律、法规对向特定对象发行股票的发行对象等有最新规定，公司将按最新规定进行调整。所有发行对象均以现金方式认购本次发行的股票。

3、本次向特定对象发行 A 股股票采取询价发行方式，定价基准日为发行期首日，发行价格不低于定价基准日前二十个交易日公司股票交易均价的 80%。上述均价的计算公式为：定价基准日前二十个交易日股票交易均价=定价基准日前二十个交易日股票交易总额/定价基准日前二十个交易日股票交易总量。

若公司股票在该 20 个交易日内发生因派息、送股、配股、资本公积转增股本等除权、除息事项引起股价调整的情形，则对调整前交易日的交易价格按经过相应除权、除息调整后的价格计算。在定价基准日至发行日期间，公司如发生派息、送股、资本公积转增股本等除权、除息事项，则本次发行的发行底价将作相应调整。

调整方式为：

假设调整前发行价格为 P_0 ，每股送股或转增股本数为 N ，每股派息/现金分红为 D ，调整后发行价格为 P_1 ，则：

派息/现金分红： $P_1 = P_0 - D$

送股或转增股本： $P_1 = P_0 / (1 + N)$

两项同时进行： $P_1 = (P_0 - D) / (1 + N)$

最终发行价格将在本次发行通过上交所审核并取得中国证监会同意注册后，按照相关法律、法规、规章及规范性文件的规定和监管部门的要求，由公司董事会及其授权人士根据公司股东大会的授权与保荐机构（主承销商）按照相关法律、法规和规范性文件的规定及发行对象申购报价情况，遵照价格优先等原则协商确定，但不低于前述发行底价。

4、本次发行的股票数量按照募集资金总额除以发行价格确定，同时本次发行股票数量不超过本次向特定对象发行前公司总股本的 30%，即本次发行不超过 120,254,810 股（含本数），最终发行数量上限以中国证监会同意注册的发行数量上限为准。在前述范围内，最终发行数量由公司股东大会授权董事会根据发行时的实际情况，与本次发行的保荐机构（主承销商）协商确定。

若公司股票在定价基准日至发行日期间发生送股、资本公积金转增股本或因其他原因导致本次发行前公司总股本发生变动及本次发行价格发生调整的，则本次发行数量将根据中国证监会、上交所相关规则作相应调整。最终发行股票数量以中国证监会同意注册的数量为准。

5、本次向特定对象发行的股票自发行结束之日起六个月内不得转让。本次发行结束后，因公司送红股、资本公积转增股本等原因增加的公司股份，亦应遵守上述限售期安排。限售期届满后按中国证监会及上交所的有关规定执行。

上述限售期届满后，该等股份的转让和交易将根据届时有效的法律法规及中国证监会、上交所的有关规定执行。法律、法规对限售期另有规定的，依其规定。

6、本次向特定对象发行股票募集资金总额预计不超过 126,237.88 万元（含 126,237.88 万元），扣除发行费用后的募集资金净额拟投资于以下项目：

单位：万元

序号	项目名称	投资总额	拟投入募集资金金额
1	先进工艺平台超大规模 FPGA 芯片研发项目	73,522.90	72,600.58
2	平面工艺平台 FPGA&FPSoC 芯片升级和产业化项目	58,805.66	53,637.30
合计		132,328.56	126,237.88

在本次发行募集资金到位前，公司可根据募集资金投资项目的实际情况以自有或自筹资金先行投入，并在募集资金到位后按照相关法律、法规规定的程序予以置换。

本次发行募集资金到位后，若扣除发行费用后的实际募集资金净额少于拟投入募集资金总额，在本次发行募集资金投资项目范围内，公司将根据实际募集资金数额，按照项目的轻重缓急等情况，调整并最终决定募集资金的具体投资项目、顺序及各项目的具体投资额，募集资金不足部分由公司自筹解决。

若本次向特定对象发行募集资金总额因监管政策变化或发行注册文件的要求予以调整的，则届时将相应调整。

7、本次向特定对象发行股票完成后，公司本次发行前滚存的未分配利润将由本次发行完成后新老股东按各自持有的公司股份比例共享。

8、本次向特定对象发行股票的决议自股东会审议通过之日起 12 个月内有效。若国家法律、法规对向特定对象发行股票有新的规定，公司将按新的规定进行相应调整。

9、公司本次向特定对象发行股票符合《公司法》《证券法》《上市公司证券发行注册管理办法》《上海证券交易所科创板股票上市规则》等法律、法规的有关规定，本次向特定对象发行股票不构成重大资产重组，不会导致公司实际控制人发生变化，不会导致公司股权分布不具备上市条件。

10、根据《上市公司监管指引第 3 号——上市公司现金分红（2025 年修订）》（证监会公告[2025]5 号）等相关法律、法规的要求，为明确公司对投资者的合理投资回报，进一步细化《公司章程》中有关利润分配政策的条款，增强利润分配决策透明性和可操作性，便于投资者对公司经营和利润分配进行监督，结合公司实际情况，公司进一步完善了股利分配政策并制定了未来三年（2026-2028 年度）股东分红回报规划。

11、本次向特定对象发行股票完成后，随着募集资金的到位，公司的总股本和净资

产规模将相应增加。由于募集资金投资项目的使用及实施需要一定时间，因此本次发行存在每股收益等指标在短期内被摊薄的风险。为保障中小投资者的利益，公司就本次向特定对象发行股票事项对即期回报的影响进行了认真分析，并制定填补被摊薄即期回报的具体措施。详见本募集说明书“第七章 与本次发行相关的声明”之“六、发行人董事会声明”。

公司所制定的填补回报措施不代表公司对未来经营情况及趋势的判断，不构成承诺，不构成盈利预测。投资者不应据此进行投资决策，投资者据此进行投资决策造成损失的，公司不承担赔偿责任。提请广大投资者注意。

二、特别风险提示

本公司特别提醒投资者注意公司及本次发行的以下事项，并请投资者认真阅读本募集说明书“第六章 与本次发行相关的风险因素”的全部内容。

（一）宏观经济下行和行业周期波动的风险

集成电路行业是典型的资本及技术密集型行业，行业发展与全球宏观经济形势、下游产业景气度高度相关，本身具备显著的周期性波动特征，受到国际政治环境、国内宏观经济的波动等多重因素的影响，下游市场需求的波动和低迷可能会导致对集成电路产品的需求下降，从而使包括公司在内的集成电路企业面临一定的行业波动风险。同时，FPGA 芯片作为集成电路领域的重要组成部分，下游应用覆盖网络通信、工业应用、新能源与汽车电子、数据中心、消费电子等多个关键领域，上述行业的周期性波动、资本开支变化亦将直接传导至 FPGA 市场的下游需求情况。若未来国际地缘政治冲突加剧、国内宏观经济出现波动、半导体行业景气度下行、产业相关政策发生不利变化，将导致下游行业需求萎缩或不及预期，进而使得 FPGA 产品市场需求出现下滑，将对发行人经营情况造成一定的不利影响。

（二）行业竞争加剧的风险

由于公司处于快速发展阶段，与国际同行业知名厂商相比，公司在产品布局丰富程度等方面仍存在一定差距；同时，国内同行业竞争对手也在提升自身实力。若未来 FPGA 市场竞争日趋激烈或公司新产品市场拓展不利，将对公司的经营业绩产生不利影响。

目前，FPGA 芯片行业呈现集中度较高的态势，市场竞争较为激烈。全球市场范围内，AMD（Xilinx）、Altera、Microchip、Lattice 等 FPGA 行业国际龙头厂商合计占据了大部分市场份额，具备显著的竞争优势。由于公司尚处于快速发展阶段，与国际同行业龙头厂商相比，公司在高端产品布局完整度、全系列产品覆盖广度、下游应用领域覆盖度、品牌影响力、资金实力等方面仍存在一定差距。同时，国内同行业竞争对手持续加大研发投入与产品开拓力度，或将进一步加剧国内市场竞争。若未来公司无法继续保持核心技术领先优势或产品迭代与市场拓展不及预期，FPGA 行业日趋激烈的市场竞争或将对公司造成市场份额下滑、盈利能力下降的不利影响。

（三）募集资金投资项目实施风险

发行人本次募集资金扣除发行费用后将用于先进工艺平台超大规模 FPGA 芯片研发项目及平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目。在募投项目实施过程中，可能出现资金到位不及时、项目投资超支、宏观政治经济形势变化、产业政策变化、技术迭代加快、市场环境变化及人才储备不足等情况，募投项目存在无法正常实施或者无法实现预期目标的风险。由于本次募投项目的拟投资金额较大，如果募投项目无法正常实施或无法实现预期目标等，将对公司的盈利状况和未来发展产生重大不利影响。

（四）募投项目研发失败的风险

公司本次先进工艺平台超大规模 FPGA 芯片研发项目拟基于先进 FinFET CMOS 工艺平台开发超大规模 FPGA 芯片系列，完成 Single-Die 和 Multi-Die 的多款产品研发，研发过程涉及芯粒扩展系统设计、高速接口 IP 设计、先进封装与测试技术等重难点，技术壁垒较高、研发周期较长。该募投项目整体进度仍相对早期，若公司最终无法顺利攻克关键核心技术、研发进度不及预期，则该募投项目可能存在产品研发失败的风险，进而对公司的生产经营产生不利影响。

（五）募投项目产品销售不及预期的风险

公司本次平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目拟推出并优化多个系列的 FPGA 及 FPSoC 产品，完成多款新产品在目标市场的产业化并积极拓展下游市场，若该募投项目拟推出并优化的相关产品市场需求不及预期，客户导入进展缓慢，或产品技术路线与行业发展和下游需求趋势不匹配，则该募投项目可能存在产品销售收入及产业化进展不及预期等风险，进而对公司业绩产生不利影响。

（六）募投项目新增研发费用的风险

公司本次募集项目的实施将新增研发人员薪酬、资产折旧摊销费用、产品试制费等研发开支，将对发行人经营业绩构成一定影响。在本次募投项目建设期（T 至 T+2），预计新增研发费用分别为 27,123.56 万元、39,434.80 万元及 45,869.99 万元，由于营业收入尚未完全体现，研发费用较高，导致募投项目预计净利润为负值，公司需要承担一定的成本压力。建设期结束后（T+3 及其之后），随着募投项目推进和客户导入，预计营业收入增加，研发费用占营业收入的比例降低，募投项目净利润由负转正，公司开始获得投资效益，生产经营状况得到改善。由于募投项目的建设需要一定的周期，若本次募投项目建设过程中公司经营环境发生重大不利变化或者募投项目经济效益不及预期，则新增研发费用可能对公司未来经营业绩产生不利影响。

（七）业绩下滑或亏损风险

报告期各期，公司营业收入分别为 70,078.59 万元、65,181.69 万元和 51,999.65 万元，归属于母公司所有者的净利润分别为-19,718.77 万元、-20,514.18 万元及-27,245.00 万元，2025 年度归属于母公司所有者的净利润同比下滑 32.81%。报告期内，公司营业收入、净利润水平存在下滑，且处于亏损状态。自上市以来，公司核心竞争力、持续经营能力未发生重大变化，亏损及业绩下滑主要系受下游市场需求低迷、公司为保持竞争力维持较大规模研发投入的影响。由于公司目前依然保持较大的研发投入，未来若出现下游市场复苏不及预期、行业竞争加剧、产品更新迭代放缓等情形，且公司未能及时针对性地调整经营策略，公司将面临业绩继续亏损的风险。

（八）存货规模较大及存货跌价损失风险

报告期各期末，公司存货账面价值分别为 76,280.80 万元、56,652.50 万元、51,906.53 万元，占公司流动资产比例分别为 50.70%、43.68%、48.69%。公司存货中原材料占比较大，报告期各期末，公司存货中原材料账面价值分别为 45,058.41 万元、36,039.07 万元、33,199.69 万元，占期末存货账面价值比例分别为 59.07%、63.61%、63.96%。若存货消化不及时或原材料可变现净值出现大幅下降，则公司存货存在一定的跌价损失风险。

（九）大额换货导致单项计提存货跌价准备风险

2024 年至 2025 年，部分 PHOENIX 系列型号产品因供应商生产工艺存在偏差导致发生换货。2025 年末，针对上述换货事件涉及型号产品的全部账面存货（包括换货退

回的部分及未销售的在库部分），公司单项计提存货跌价准备 5,045.13 万元，占期末相关型号存货账面余额的比例为 50.81%。换回产品均为通用产品，通过复测后与正常产品不存在差异。但若换回产品出现销售情况不及预期等情形导致可变现净值出现进一步下降，则公司存货存在进一步计提存货跌价准备的风险。

（十）无实际控制人风险

公司股权相对分散，不存在控股股东和实际控制人。截至 2025 年 12 月 31 日，公司第一大股东华大半导体有限公司持股比例为 29.11%。公司经营方针及重大事项的决策由股东会和董事会按照公司议事规则讨论后确定，但不排除存在因无控股股东、无实际控制人导致公司决策效率低下的风险。同时，分散的股权结构导致公司上市后有可能成为被收购的对象，从而导致公司控制权发生变化，给公司生产经营和业务发展带来潜在的风险。

目 录

声 明	1
重大事项提示	2
一、关于公司本次向特定对象发行股票的主要安排.....	2
二、特别风险提示.....	5
目 录	9
释 义	12
一、基本术语.....	12
二、专业术语.....	13
第一章 发行人的基本情况	17
一、股权结构、控股股东及实际控制人情况.....	17
二、所处行业的主要特点及行业竞争情况.....	18
三、主要业务模式、产品或服务的主要内容.....	34
四、现有业务发展安排及未来发展战略.....	39
五、截至最近一期末，不存在金额较大的财务性投资的基本情况.....	42
六、科技创新水平以及保持科技创新能力的机制或措施.....	42
七、与业务相关的主要固定资产及无形资产.....	48
八、上市以来发生的重大资产重组情况.....	51
九、境外生产经营和拥有资产情况.....	51
十、同业竞争情况.....	53
十一、发行人及其董事、监事、审计委员会委员、高级管理人员等相关主体的合法合规情况.....	54
第二章 本次证券发行概要	55
一、本次发行的背景和目的.....	55
二、发行对象及与发行人的关系.....	58
三、本次发行的方案概要.....	58
四、本次发行的募集资金投向.....	60
五、本次发行是否构成关联交易.....	60
六、本次发行是否将导致公司控制权发生变化.....	61

七、本次发行方案取得有关主管部门批准的情况以及尚需呈报批准的程序.....	61
八、本次发行股票方案的实施是否可能导致股权分布不具备上市条件.....	61
九、本次发行符合《证券期货法律适用意见第 18 号》第四条“理性融资、合理确定融资规模”规定.....	61
十、募集资金未直接或变相用于类金融业务的情况.....	62
第三章 董事会关于本次募集资金使用的可行性分析	63
一、本次募集资金投资项目的概况.....	63
二、本次募集资金投资项目的基本情况和经营前景.....	63
三、募投项目效益测算的假设条件及主要计算过程.....	73
四、本次募集资金投资项目涉及立项、土地、环保等有关审批、批准或备案事项的进展、尚需履行的程序及是否存在重大不确定性.....	74
五、本次募集资金用于扩大既有业务的情况.....	75
六、募集资金用于研发投入的情况.....	76
七、公司符合《上海证券交易所发行上市审核规则适用指引第 6 号——轻资产、高研发投入认定标准（2026 年修订）》的相关要求.....	78
八、本次募集资金投资于科技创新领域的主营业务.....	81
九、本次发行满足“两符合”和不涉及“四重大”的情况.....	82
第四章 董事会关于本次发行对公司影响的讨论与分析	84
一、本次发行完成后，上市公司的业务及资产的变动或整合计划.....	84
二、本次发行完成后，上市公司控制权结构的变化.....	84
三、本次发行完成后，上市公司与发行对象及发行对象的实际控制人从事的业务存在同业竞争或潜在同业竞争的情况.....	84
四、本次发行完成后，上市公司与发行对象及发行对象的控股股东和实际控制人可能存在的关联交易的情况.....	84
五、本次发行完成后，上市公司科研创新能力的变化.....	85
第五章 历次募集资金的使用情况	86
一、前次募集资金到账、存放及募集资金投资项目情况.....	86
二、前次募集资金使用、资金投入进度及效益情况.....	88
三、前次募集资金使用对发行人科技创新的作用.....	94
四、前次募集资金使用情况专项报告的主要结论.....	95

第六章 与本次发行相关的风险因素	97
一、市场风险.....	97
二、经营风险.....	98
三、技术风险.....	99
四、本次募集资金投资项目相关风险.....	100
五、财务风险.....	101
六、本次向特定对象发行 A 股股票的相关风险.....	102
七、其他风险.....	103
第七章 与本次发行相关的声明	105
一、全体董事、审计委员会委员、高级管理人员声明.....	105
二、发行人第一大股东声明.....	107
三、保荐人声明.....	108
四、发行人律师声明.....	111
五、审计机构声明.....	112
六、发行人董事会声明.....	113
附表 1：注册商标	116
一、发行人及其子公司拥有的注册商标.....	116
附表 2：已授权专利	120
一、发行人及其子公司拥有的专利权.....	120
附表 3：著作权	127
一、计算机软件著作权.....	127
二、作品著作权.....	130
附表 4：集成电路布图设计专有权	131
附表 5：域名	132

释 义

本报告中，除非文义另有所指，下列词语或简称具有如下含义：

一、基本术语

发行人/公司/本公司/安路科技	指	上海安路信息科技股份有限公司，曾名“上海安路信息科技有限公司”
本次向特定对象发行股票、本次向特定对象发行、本次发行	指	发行人 2026 年度向特定对象发行 A 股股票
A 股	指	在中国境内发行的以人民币认购和交易的普通股股份，每股面值人民币 1.00 元
安路有限	指	安路科技前身，即上海安路信息科技有限公司
华大半导体	指	华大半导体有限公司，公司第一大股东
上海安芯	指	上海安芯企业管理合伙企业（有限合伙），发行人的员工持股平台，曾用名为“上海安芯投资合伙企业（有限合伙）”
上海安路芯	指	上海安路芯半导体技术合伙企业（有限合伙），发行人的员工持股平台
上海芯添	指	上海芯添企业管理合伙企业（有限合伙），发行人的外部个人投资人持股平台
产业基金	指	国家集成电路产业投资基金股份有限公司，发行人的股东
深圳思齐	指	深圳思齐资本信息技术私募创业投资基金企业（有限合伙），发行人的股东，曾用名为“中信资本（深圳）信息技术创业投资基金企业（有限合伙）”
上海科创投	指	上海科技创业投资有限公司，发行人的股东
士兰微	指	杭州士兰微电子股份有限公司，发行人的股东
士兰创投	指	杭州士兰创业投资有限公司，发行人的股东
创维投资	指	深圳创维创业投资有限公司，发行人的股东
维德青云	指	成都维德青云电子有限公司，公司的全资子公司
维业达	指	上海维业达电子有限公司，公司的全资子公司
恒海兄弟	指	恒海兄弟半导体有限公司（H&H Brother Semiconductor Co., Limited），公司的全资子公司
奋斗科技	指	奋斗科技私人有限公司（STRIVIONTECH PTE. LTD.），维业达的全资子公司
Xilinx/AMD（Xilinx）	指	Xilinx, Inc.，赛灵思公司，2022 年被 Advanced Micro Devices, Inc.（AMD）收购
Altera	指	Altera Corporation，艾尔特拉公司
Microchip	指	Microchip Technology Incorporated，美国微芯科技公司

Lattice	指	Lattice Semiconductor，莱迪思半导体公司
复旦微电	指	上海复旦微电子集团股份有限公司
紫光同创	指	深圳市紫光同创电子有限公司
保荐机构、保荐人	指	中国国际金融股份有限公司
发行人律师	指	北京市金杜律师事务所
审计机构	指	立信会计师事务所（特殊普通合伙）
香港法律意见	指	香港法律意见书
新加坡法律意见	指	新加坡法律意见书
定价基准日	指	本次发行的发行期首日
报告期/最近三年	指	2023 年度/2023 年 12 月 31 日、2024 年度/2024 年 12 月 31 日、2025 年度/2025 年 12 月 31 日
股东会/股东大会	指	上海安路信息科技股份有限公司股东会/股东大会
董事会	指	上海安路信息科技股份有限公司董事会
监事会	指	上海安路信息科技股份有限公司监事会
审计委员会	指	上海安路信息科技股份有限公司董事会审计委员会
中国证监会、证监会	指	中国证券监督管理委员会
上交所	指	上海证券交易所
国务院	指	中华人民共和国国务院
《民法典》	指	《中华人民共和国民法典》（中华人民共和国主席令第 45 号）
《公司法》	指	《中华人民共和国公司法》
《证券法》	指	《中华人民共和国证券法》
《公司章程》	指	根据上下文意所需，指当时有效的发行人及其前身制定并不时修订的《上海安路信息科技股份有限公司章程》
元、万元、元/股	指	人民币元、人民币万元、人民币元/股

二、专业术语

FPGA	指	现场可编程门阵列（Field-Programmable Gate Array），是基于通用逻辑电路阵列的集成电路芯片，其最大的特点是芯片的具体功能是在制造完成以后由用户配置决定，因此得名“现场可编程”。用户配置通过 FPGA 专用 EDA 软件实现，软件接受用硬件描述语言描述的用户功能，编译生成二进制位流数据，最后将位流下载到芯片中实现用户描述的功能。
EDA	指	Electronics Design Automation 的简称，即电子设计自动化软件工具，本报告所指的 EDA 主要是指用来完成集成电路芯片的电路功能设计、逻辑综合、功能仿真、版图设计、物理验证等一系列流程，最终输出设计数据的软件工具。
Fabless	指	无晶圆厂的集成电路企业经营模式，Fabless 企业仅进行芯片的设计、研发和销售，而将晶圆制造、封装和测试外包给专业的晶圆代工、封装和测试厂商。

FPSoC	指	Field Programmable System On Chip 的简称，即现场可编程系统级芯片，用于描述集成了 FPGA 逻辑阵列、嵌入式存储模块、通用处理器或专用处理器模块、外部接口模块等资源的集成电路芯片，可以实现一个或多个专用目标领域的系统级功能。业界对该产品有不同命名，安路科技称该类产品为 FPSoC；Xilinx 公司称其为 ZynqSoC /MPSoC /RFSoc /ACAP Platform；Intel 公司称其为 SoCFPGA。
SerDes	指	高速串并收发器 SERIALizer（串行器）/DESerializer（解串器）的英文简称，是一种芯片间高速数据通信的技术。
逻辑单元	指	在 FPGA 芯片内部，用于完成用户逻辑的基于数据查找表的最小单元。一个逻辑阵列块包含若干逻辑单元以及一些其他资源，在一个逻辑阵列块内部的若干个逻辑单元有更为紧密的联系，可以实现特有的跨单元功能。
DDR	指	DDR 全称是 Double Data Rate，即双倍速率同步动态随机存储器的简称，为具有双倍数据传输率的同步动态随机存取存储器，其数据传输速度为系统时钟频率的两倍。
MIPI	指	Mobile Industry Processor Interface（移动行业处理器接口）的简称，系 MIPI 联盟发起的为移动应用处理器制定的开放标准，目的是把电子设备内部的接口如摄像头、显示屏接口、射频/基带接口等标准化，从而减少设计的复杂程度和增加设计灵活性。MIPI 显示下游应用领域主要包括手机屏、LED 广告屏、高清电视屏等。
Chiplet	指	芯粒，是一种预先制造好、具有特定功能、并且能够组合集成的晶片（Die）。可以通过 Die-to-Die 内部互联技术，将多个模块芯片与底层基础芯片封装在一起。该技术允许将采用不同制造商、不同制程工艺的芯片进行组装，以实现更高的生产良率和更低的成本。
Memory	指	内存储器或主存储器，也简称内存。内存是计算机的重要部件之一，是 CPU 和外部存储器进行沟通的桥梁，用于暂时存储 CPU 需要的执行程序 and 运算数据。按工作原理分类，Memory 分为随机存取存储器 RAM 和只读存储器 ROM 两大类。RAM 主要有静态随机存储器 SRAM 和动态随机存储器 DRAM 两种，ROM 主要有紫外可擦 EPROM、电可擦 EEPROM、快闪存储器 FlashMemory 等形式。
FinFET	指	FinField-Effect Transistor 的简称，即鳍式场效应晶体管，是一种新的互补式金氧半导体晶体管。这种设计可以大幅改善电路控制并减少漏电流，也可以大幅缩短晶体管的栅长。
Die、裸芯片	指	由芯片厂流片生产出来、具有复杂电路功能的单体芯片，经过封测后进一步形成芯片产品。在生产过程中常被称为“裸芯片”。
IC、集成电路、芯片	指	Integrated Circuit 的缩写，是一种通过一定工艺把一个电路中所需的晶体管、二极管、电阻、电容和电感等元件及布线互连一起，制作在一小块或几小块半导体晶片或介质基片上，然后封装在一个管壳内，成为具有所需电路功能的微型电子器件或部件。当今半导体工业大多数应用的是基于硅的集成电路。
晶圆	指	经过特定工艺加工，具备特定电路功能的硅半导体集成电路圆片，经切割、封装等工艺后可制作成 IC 成品。
封装测试、封测	指	包含封装和测试，封装指为芯片安装外壳，起到安放、固定、密封、保护芯片等作用；测试指检测封装前后的晶圆或芯片电性能是否可正常运作与符合设计规格。
流片	指	集成电路设计完成后，将电路图转化为芯片的试生产或生产过程。
封装	指	芯片安装、固定、密封的工艺过程。发挥着实现芯片电路管脚与外部电路的连接，并防止外界杂质腐蚀芯片电路的作用。
MCU	指	微控制单元（Microcontroller Unit），是把中央处理器的频率与规格做适当缩减，并将内存、计数器、USB、A/D 转换、UART、PLC、DMA 等周边接口，甚至 LCD 驱动电路都整合在单一芯片上，形成芯片级的计算机，为不

		同的应用场合做不同组合控制。
SRAM	指	静态随机访问存储器（Static Random Access Memory），是随机访问存储器的一种。所谓的“静态”，是指这种存储器只要保持通电，里面储存的数据就可以恒常保持。当电力供应停止时，SRAM 储存的数据会消失。
CPU	指	中央处理器（Central Processing Unit），是一块超大规模的集成电路，是一台计算机的运算核心和控制核心。它的功能主要是解释计算机指令以及处理计算机软件中的数据。
物联网、IoT	指	物联网（Internet of Things）是指通过信息传感设备，按约定的协议，将任何物体与网络相连接，物体通过信息传播媒介进行信息交换和通信，以实现智能化识别、定位、跟踪、监管等功能。
DSP	指	数字信号处理（Digital Signal Processing），是一种通过使用数字技巧执行转换或提取信息以处理现实信号的方法，这些信号由数字序列表示。
大模型	指	基于深度神经网络构建的、具有超大规模参数的人工智能模型，其通过海量数据的自监督或半监督学习进行预训练，并具备跨任务、跨模态的泛化能力。根据应用领域，主要分为语言模型、视觉模型、多模态模型等。
人工智能/AI	指	Artificial Intelligence 的缩写，计算机科学的一个分支领域，通过模拟和延展人类及自然智能的功能，拓展机器的能力边界，使其能部分或全面地实现类人的感知（如视觉、语音）、认知功能（如自然语言理解），或获得建模和解决问题的能力（如机器学习等方法）。
算力、计算能力	指	通常以芯片每秒可以执行的基本运算次数来度量。在执行同一程序时，计算能力强的芯片比计算能力较弱的同类型芯片耗费的时间短。
训练	指	在人工智能领域，通过大量带标签样本，通过一定的方法，得到对应人工智能模型参数的过程。
推理	指	在人工智能领域，通过已经训练好的模型（模型参数已经通过训练得到），去预测新数据标签的过程。
云端	指	在计算机领域中一般指集中在大规模数据中心进行远程处理。该处理方案称为云端处理，处理场所为云端。
IP	指	Semiconductor Intellectual Property，在集成电路设计中，是已验证的、可重复利用的、具有某种确定功能的集成电路模块，通常由核心架构、代码和文档等组成。
HBM	指	High bandwidth memory，高带宽存储器。
扇出	指	在集成电路先进封装行业，指重布线可位于芯片尺寸范围外。
ASIC	指	Application Specific Integrated Circuit，一种为专门目的而设计的集成电路，是指应特定用户要求和特定电子系统的需要而设计、制造的集成电路。ASIC 与通用 GPU 均为 AI 芯片的组成部分。
PCIe	指	Peripheral Component Interconnect Express，是一种高速计算机扩展总线标准，实现高速、高带宽的点对点串行双通道传输，PCIe 总线为所连接设备分配独享通道带宽。PCIe Gen1、Gen2、Gen3、Gen4、Gen5 分别代表不同代际的 PCIe 技术。
CoWoS	指	由台积电开发的一种 2.5D 先进封装技术，通过在一个硅中介层上集成多个芯片，形成高性能封装解决方案；具体先将芯片通过 Chip on Wafer（CoW）的封装制程连接至硅晶圆，再把 CoW 芯片与封装基板连接，整合成 CoWoS，达到封装体积小、功耗低、引脚少的效果。
GPU	指	Graphics Processing Unit，图形处理器，一种专门在个人电脑、工作站、游戏机和一些移动设备上做图像和图形相关运算工作的微处理器，目前亦被广泛应用于需要大量并行计算的人工智能计算场景。
边缘计算	指	边缘计算（Edge Computing）是一种分布式计算框架，指在靠近物或数据源头的网络边缘侧，融合网络、计算、存储、应用核心能力的开放平台，就近提供边缘智能服务。

并行计算	指	并行计算（Parallel Computing）是指同时使用多种计算资源解决计算问题的过程，是提高计算机系统计算速度和处理能力的一种有效手段。
数据中心	指	一整套复杂的信息技术基础设施的总称，主要由计算机系统和其他与之配套的设备组成，亦包括相关的辅助设备、设施，为用户提供计算和存储等业务，是互联网和云计算业务开展的关键物理载体，传统的数据中心主要为客户提供互联网基础平台服务以及各种增值服务。
5G、6G	指	第五代移动通信技术、第六代移动通信技术。
云计算	指	云计算（Cloud Computing）是分布式计算的一种，指的是通过网络“云”将巨大的数据计算处理程序分解成无数小程序，然后，通过多部服务器组成的系统进行处理和分析这些小程序得到结果并返回给用户。
算法	指	算法（Algorithm）是指解题方案的准确而完整的描述，是一系列解决问题的清晰指令，算法代表着用系统的方法描述解决问题的策略机制。
智算中心	指	数据中心的一种。随着人工智能技术商业化应用，以 AI 并行计算任务为主的数据中心简称智算中心。
异构计算	指	使用不同类型指令集和体系架构的处理器组成系统的计算方式。
CNN	指	卷积神经网络（Convolutional Neural Networks, CNN）是深度学习的代表算法之一。
端侧	指	指数据产生、采集或直接面向用户的终端设备及就近处理节点，区别于云端、服务器中心等远程集中处理位置。
ADAS	指	Advanced Driving Assistance System，高级驾驶辅助系统。
IO、I/O	指	I/O 输入/输出（Input/Output），分为 IO 设备和 IO 接口两个部分。
USB	指	通用串行总线，支持热插拔的通用高速串行通信接口，用于设备间数据传输、供电及外设连接。
UART	指	通用异步收发器，用于芯片与外设间低速、短距离、点对点数据传输的异步串行通信硬件协议。
SoC	指	System on Chip，片上系统、系统级芯片，是将系统关键部件集成在一块芯片上，可以实现完整系统功能的集成电路。
制程节点、制程	指	集成电路制造过程中，以晶体管最小线宽尺寸为代表的技术工艺，尺寸越小，工艺水平越高，意味着在同样面积的晶圆上，可以制造出更多的芯片，或者同样晶体管规模的芯片会占用更小的空间。
Versal	指	AMD Xilinx 推出的系列芯片，集成处理器、FPGA 可编程逻辑、AI 引擎等。
AMD EPYC	指	AMD 公司面向数据中心的高性能服务器 CPU，用于高性能计算、云计算、边缘节点等场景。
CXL	指	Compute Express Link，一种高速互联协议，用于 CPU 与加速器、内存、IO 设备间的高效互联与资源共享。
LPDDR5	指	Low Power Double Data Rate 5，第五代低功耗双倍速率内存，面向移动、嵌入式、端侧设备的高性能低功耗内存。
以太网	指	一种局域网通信技术标准，用于设备间高速、稳定的数据传输，广泛应用于工业、数据中心、消费电子等领域。
2.5D/3D	指	先进封装的技术类型之一，主要包括 2.5D 集成和 3D 集成，通过转接板实现多颗芯片的高密度水平互联，并集成制造到单个芯片系统中的先进封装技术。

注：本募集说明书所涉数据的尾数差异或不符系四舍五入所致。

第一章 发行人的基本情况

一、股权结构、控股股东及实际控制人情况

（一）公司基本情况

发行人	上海安路信息科技股份有限公司
英文名称	Shanghai Anlogic Infotech Co.,Ltd.
股票上市地点	上海证券交易所
股票简称	安路科技
股票代码	688107
股本	40,084.9367 万股
法定代表人	谢文录
董事会秘书	吴浩然
成立日期	2011 年 11 月 18 日
上市日期	2021 年 11 月 12 日
经营范围	一般项目：集成电路芯片及产品销售；集成电路销售；集成电路芯片设计及服务；软件开发；软件销售；信息系统集成服务；信息技术咨询服务；机械设备租赁；技术服务、技术开发、技术咨询、技术交流、技术转让、技术推广；货物进出口；技术进出口。（除依法须经批准的项目外，凭营业执照依法自主开展经营活动）
公司住所	上海市虹口区纪念路 500 号 5 幢 202 室
办公地址	上海市浦东新区中国（上海）自由贸易试验区中科路 1867 号 C 座 8、11、12 层
电话	021-61633787
互联网网址	www.anlogic.com
电子信箱	public@anlogic.com

（二）股权结构

截至 2025 年 12 月 31 日，发行人前十大股东情况如下：

序号	股东名称	持股数量（股）	占公司总股本比例
1	华大半导体	116,691,243	29.11%
2	上海安芯	75,974,812	18.95%
3	深圳思齐	25,000,972	6.24%

序号	股东名称	持股数量（股）	占公司总股本比例
4	产业基金	22,954,539	5.73%
5	上海科创投	20,248,939	5.05%
6	士兰创投	9,627,183	2.40%
7	士兰微	8,300,000	2.07%
8	创维投资	7,139,255	1.78%
9	上海芯添	4,319,849	1.08%
10	上海安路芯	3,080,138	0.77%
合计		293,336,930	73.18%

（三）控股股东及实际控制人

截至 2025 年 12 月 31 日，发行人不存在控股股东、实际控制人。

发行人第一大股东为华大半导体，持有股份占发行前总股本的 29.11%，无法单方面控制发行人股东会；发行人第二大股东为上海安芯及其一致行动人（上海安路芯与上海芯添），合计持有股份占发行前总股本的 20.80%，不足以构成对发行人股东会的决议产生重大影响；发行人董事会由 9 名董事组成，华大半导体推荐的董事 2 名，未过董事会成员半数，无法单独形成董事会有效决议，华大半导体无法控制发行人董事会。

二、所处行业的主要特点及行业竞争情况

（一）公司所属行业及依据

公司主营业务为 FPGA、FPSoC 芯片和专用 EDA 软件等产品的研发、设计和销售，是国内领先的 FPGA 产品供应商。根据《中国上市公司协会上市公司行业统计分类指引》《国民经济行业分类目录》（GB/T4754-2017），公司属于“制造业”中的“计算机、通信和其他电子设备制造业”，行业代码“C39”。

（二）行业主管部门、监管体制、行业协会及主要法律、法规和政策

1、行业主管部门及监管体制

公司所属集成电路行业主管部门为中华人民共和国工业和信息化部，自律组织为中国半导体行业协会。

工信部主要负责拟定新型工业化发展战略和政策，协调解决新型工业化进程中的重大问题，拟订并组织实施工业、通信业的发展规划；拟定行业法律、法规，发布行政法规；制定行业技术标准、政策等，并对行业发展进行整体宏观调控。

中国半导体行业协会的职能主要为贯彻落实政府有关政策、法规，向政府业务主管部门提出本行业发展的经济、技术和装备政策的咨询意见和建议；协助政府制（修）订行业标准、国家标准及推荐标准，并推动标准的贯彻执行；调查、研究、预测本行业产业与市场，根据授权开展行业统计，及时向会员单位和政府主管部门提供行业情况等。

2、行业管理法规及政策

集成电路行业作为关系国民经济和社会发展全局的基础性、先导性和战略性新兴产业，政府先后出台了一系列针对集成电路行业的法律法规和产业政策，规范了行业发展秩序，推动了集成电路行业的发展壮大，为公司持续稳定发展提供了有力保障。有关集成电路行业的主要法律法规及政策如下：

序号	时间	发文机构	名称	主要内容
1	2025年10月	中共中央	《中共中央关于制定国民经济和社会发展第十五个五年规划的建议》	加强原始创新和关键核心技术攻关。完善新型举国体制，采取超常规措施，全链条推动集成电路、工业母机、高端仪器、基础软件、先进材料、生物制造等重点领域关键核心技术攻关取得决定性突破。突出国家战略需求，部署实施一批国家重大科技任务。加强基础研究战略性、前瞻性、体系化布局，提高基础研究投入比重，加大长期稳定支持。强化科学研究、技术开发原始创新导向，优化有利于原创性、颠覆性创新的环境，产出更多标志性原创成果。
2	2025年8月	国务院	《国务院关于深入实施“人工智能+”行动的意见》	意见强调需强化智能算力统筹，支持人工智能芯片攻坚创新与使能软件生态培育，加快超大规模智算集群技术突破和工程落地。优化国家智算资源布局，完善全国一体化算力网，充分发挥“东数西算”国家枢纽作用，加大数、算、电、网等资源协同。加强智能算力互联互通和供需匹配，创新智能算力基础设施运营模式，鼓励发展标准化、可扩展的算力云服务，推动智能算力供给普惠易用、经济高效、绿色安全。
3	2024年7月	中共中央	《关于进一步全面深化改革推进中国式现代化的决定》	健全提升产业链供应链韧性和安全水平制度。抓紧打造自主可控的产业链供应链，健全强化集成电路、工业母机、医疗装备、仪器仪表、基础软件、工业软件、

序号	时间	发文机构	名称	主要内容
				先进材料等重点产业链发展体制机制，全链条推进技术攻关、成果应用。
4	2024年5月	上海市经济和信息化委员会	关于印发《上海市推动工业领域大规模设备更新和创新产品扩大应用的专项行动》的通知	支持车规芯片、服务器芯片、手机及个人PC 主控芯片、工控 MCU、FPGA、单北斗芯片和高端模拟芯片等相关芯片的首次应用，自主品牌新能源汽车创新芯片应用比例不断提高。
5	2023年12月	国家发展改革委	《产业结构调整指导目录(2024年本)》	鼓励类产业主要是对经济社会发展有重要促进作用的技术、装备及产品，根据该目录“第一类 鼓励类”之“二十八、信息产业”之“4、集成电路：集成电路设计，集成电路线宽小于 65 纳米（含）的逻辑电路、存储器生产，线宽小于 0.25 微米（含）的特色工艺集成电路生产（含掩模版、8 英寸及以上硅片生产），集成电路线宽小于 0.5 微米（含）的化合物集成电路生产，和球栅阵列封装（BGA）、插针网格阵列封装（PGA）、芯片规模封装（CSP）、多芯片封装（MCM）、栅格阵列封装（LGA）、系统级封装（SIP）、倒装封装（FC）、晶圆级封装（WLP）、传感器封装（MEMS）、2.5D、3D 等一种或多种技术集成的先进封装与测试，集成电路装备及关键零部件制造”，该目录将“集成电路设计”列入鼓励类产业，切实推进产业结构优化升级。
6	2023年10月	工业和信息化部等六部门	《算力基础设施高质量发展行动计划》	到 2025 年，算力方面，算力规模超过 300 EFLOPS，智能算力占比达到 35%，东西部算力平衡协调发展。其中，智能计算中心指通过使用大规模异构算力资源，包括通用算力（CPU）和智能算力（GPU、FPGA、ASIC等），主要为人工智能应用（如人工智能深度学习模型开发、模型训练和模型推理等场景）提供所需算力、数据和算法的设施。智能计算中心涵盖设施、硬件、软件，并可提供从底层算力到顶层应用使能的全栈能力。
7	2023年4月	财政部、税务总局	《关于集成电路企业增值税加计抵减政策的通知》	提出集成电路企业增值税加计抵减政策以促进集成电路产业高质量发展。
8	2021年12月	中央网络安全和信息化委员会	《“十四五”国家信息化规划》	强调推动加快集成电路关键技术攻关，推动计算芯片、存储芯片等创新。布局战略性前沿性技术，瞄准可能引发信息化领域范式变革的重要方向，前瞻布局战略性、前沿性、原创性、颠覆性技术。加强人工智能、量子信息、集成电路等关键前沿领域的战略研究布局和技术融通创新。
9	2021年12月	上海市经济和信息化委员会	关于印发《上海市电子信息产业发展	发展重点芯片设计环节，加快突破面向云计算、数据中心、新一代通信、智能网联

序号	时间	发文机构	名称	主要内容
			“十四五”规划》的通知	汽车、人工智能、物联网等领域的高端处理器芯片、存储器芯片、微处理器芯片、图像处理器芯片、现场可编程逻辑门阵列芯片（FPGA）、领域专用架构芯片（DSA）、5G/6G核心芯片等研发设计。
10	2021年7月	上海市人民政府	关于印发《上海市先进制造业发展“十四五”规划》的通知	加快突破面向云计算、数据中心、新一代通信、智能网联汽车、人工智能、物联网等领域的高端处理器芯片、存储器芯片、微处理器芯片、图像处理器芯片、现场可编程逻辑门阵列芯片（FPGA）、5G核心芯片等。
11	2021年6月	上海市人民政府	上海市人民政府办公厅关于印发《上海市战略性新兴产业和先导产业发展“十四五”规划》的通知	明确指出重点发展集成电路设计行业，提升5G通信、桌面CPU、人工智能、物联网、汽车电子等核心芯片研发能力，加快核心IP开发，推进FPGA、绝缘栅双极型晶体管（IGBT）、高端微控制单元（MCU）等关键器件研发。
12	2017年5月	国家发展改革委	《关于印发国家规划布局内重点软件和集成电路设计领域的通知》	《关于印发国家规划布局内重点软件和集成电路设计领域的通知》中，“二、重点集成电路设计领域”包括“（一）高性能处理器和FPGA芯片”。

（三）行业基本情况和未来发展趋势

1、行业基本情况

（1）集成电路行业概况

集成电路作为现代电子技术的基石，已经渗透到各个行业领域，推动着社会各领域的智能化、信息化进程，并成为全球科技创新的强劲推力。近年来，伴随着新一代通信技术、人工智能、物联网、自动驾驶、工业互联网等新兴技术与应用场景的快速迭代，以及下游终端市场对芯片性能、功耗、集成度的差异化、个性化需求持续升级，全球集成电路产业在技术创新与市场需求的双轮驱动下呈现波动上升的发展态势。根据世界半导体贸易统计组织（WSTS）预测，2025 年全球半导体销售额将跃升至 7,720 亿美元，同比增长 22%；预计 2026 年所有地区和产品品类均有望实现增长，市场规模将达到 9,750 亿美元，同比增加 25%。

受益于国内持续完善的产业政策环境、庞大的内需市场、完整的电子制造产业链及全球集成电路产业转移的长期趋势，国内集成电路产业实现了持续快速发展，产业规模稳步扩大，技术水平持续提升，自主可控进程不断加快。根据中国半导体行业协会统计

数据，2024 年中国集成电路产业销售额约 15,202 亿元，同比增长约 25.9%。其中，集成电路设计业作为产业上游核心环节，销售额达到 7,852 亿元，同比增长 43.5%，在全产业中的占比持续提升；集成电路制造业销售额为 4,200 亿元，同比增长约 15.4%；集成电路封装测试业销售额 3,150 亿元，同比增长 6.2%。

（2）FPGA 行业发展概况

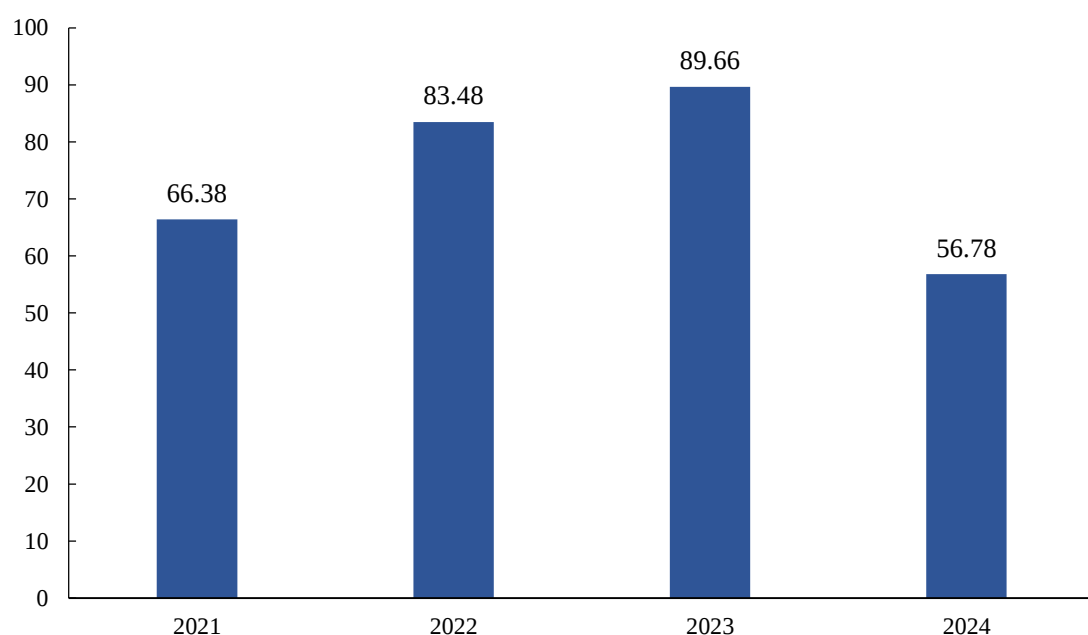
1) FPGA 行业概况

FPGA 芯片属于集成电路行业中的逻辑芯片大类，是一类兼具硬件可编程灵活性、高并行计算能力与确定性低时延特性的通用型逻辑芯片。逻辑芯片按功能可分为四类：通用处理器芯片（包含中央处理芯片 CPU、图形处理芯片 GPU，数字信号处理芯片 DSP 等）、存储器芯片（Memory）、专用集成电路芯片（ASIC）和现场可编程逻辑阵列芯片（FPGA）。与其他三类集成电路相比，FPGA 芯片的最大特点是现场可编程性。无论是 CPU、GPU、DSP、Memory 还是各类 ASIC 芯片，在芯片被制造完成之后，其硬件电路功能即被固定，终端用户无法对其硬件电路进行任何修改。而 FPGA 芯片在制造完成后，硬件功能并未固化，用户可通过 FPGA 厂商提供的专用 EDA 软件，根据自身实际应用需求对芯片内部的硬件电路进行配置与重构，将空白的 FPGA 芯片转化为具备特定功能的专用集成电路，且同一颗 FPGA 芯片可通过多次重复配置实现不同的电路功能，大幅降低了客户的产品研发成本与周期。因此，区别于其他集成电路设计企业，FPGA 厂商不仅需要完成芯片硬件架构与电路设计，还必须自主研发配套的专用 EDA 软件工具链，以支撑用户完成芯片的编程配置、电路设计、仿真验证、时序优化等全流程开发工作，因此 FPGA 厂商同时具备集成电路设计与 EDA 软件开发的双重属性，行业具备技术壁垒高、研发周期长、全链条技术复杂度高的显著特征。

2) FPGA 芯片市场规模

根据 Gartner 数据，全球 FPGA 市场规模从 2021 年约 66.38 亿美元增长至 2023 年约 89.66 亿美元，年均复合增长率约为 16.22%。2024 年，伴随国际宏观环境发生明显转变，全球 FPGA 芯片行业整体进入深度调整，受下游产业仍处于前期备货的消化阶段、新一代通信设备的部署进度减缓等因素影响，FPGA 整体市场规模下降至约 56.78 亿美元。

全球FPGA市场规模（亿美元）



资料来源：Gartner

长期来看，随着全球经济逐步复苏、终端市场库存水平回归合理区间、新一代通信技术商用落地、人工智能与自动驾驶等新兴领域需求持续释放，全球 FPGA 市场将重回增长通道，行业发展前景广阔。

中国是全球最大的电子产品制造基地，也是全球核心 FPGA 芯片消费市场，中国 FPGA 市场增速长期高于全球平均水平。未来，随着中国下游终端市场需求复苏，以及新一代通信技术、AI 应用等驱动下的新兴应用场景不断发展，国内 FPGA 芯片市场需求将进一步扩张，推动 FPGA 芯片中国本地化供应链加速构建。

2、行业驱动因素及未来发展趋势

（1）行业发展的主要驱动因素

1）下游应用场景持续拓展、市场需求稳步增长

在传统核心应用领域，通信行业从 3G、4G 到 5G 网络的规模部署，FPGA 在无线基站的信号处理、协议转换等环节中发挥着核心作用，未来随着 6G 技术的研发与预商用，新一代无线通信技术对高带宽、低时延、多协议兼容的需求，将进一步拉动高端 FPGA 的市场需求；工业应用领域，FPGA 可实现精确无抖动的伺服驱动、工业相机实

时图像处理与工业通信协议适配，伴随工业自动化、智能制造的持续推进，工业领域对 FPGA 的需求呈现稳步增长态势。

在人工智能领域，近年来人工智能技术的爆发式发展为 FPGA 行业打开了全新的增长空间。AI 大模型与边缘计算及端侧智能应用的爆发式增长带来了大量的低时延推理需求，而 FPGA 具备高并行、低时延、低功耗的突出特性，使其在边缘 AI 推理、实时目标检测等场景具备显著优势，成为 AI 算力体系中的重要组成部分。随着人工智能技术的持续发展，AI 应用场景将持续向各行各业渗透，对低时延、高能效、灵活可重构的 AI 算力需求将持续提升，FPGA 将成为 AI 算力基础设施的重要组成部分，深度受益于人工智能产业的长期发展。

在其他应用领域，超大规模 FPGA 是 GPU、SoC 等复杂芯片研发过程中硬件仿真与原型验证的核心载体，伴随半导体产业的持续发展，硬件仿真领域对高端 FPGA 的需求将持续提升。在汽车电子领域，随着汽车智能化与电动化的持续渗透，ADAS 多传感器融合、激光雷达信号处理、智能座舱显示、车身电机实时控制等场景，对芯片的低时延处理能力与多协议兼容能力提出了更高要求，FPGA 已导入下游激光雷达厂商的供应链体系，在汽车电子领域的渗透率持续提升。航空航天与卫星互联网领域，全球地缘政治格局变化推动各国卫星部署加速，叠加商业航天领域的快速发展，对芯片的高可靠性、动态可重构性与抗辐射能力提出了严苛要求，FPGA 凭借其独特的技术优势成为宇航电子系统的核心器件，市场需求持续增长。广泛且持续增长的新兴应用领域将为 FPGA 行业的长期发展提供了坚实的市场基础。

2) 国产替代及自主可控的迫切需求

近年来，全球半导体供应链格局的深刻变化对国产化替代提出了迫切需求，将驱动国内 FPGA 行业的快速发展。从全球市场竞争格局来看，FPGA 行业长期呈现高度集中的竞争格局，根据 Gartner 数据，2024 年全球 FPGA 市场按销售额统计，AMD(Xilinx)、Altera、Microchip 和 Lattice 四家美国企业市场占有率分别达到 52%、25%、9%和 8%，合计占据全球 94%的市场份额，尤其在 16nm 以下先进制程、500K 逻辑单元以上的超大规模高端 FPGA 市场，长期由国际龙头企业所主导。近年来，国际贸易摩擦持续加剧，美国对中国的半导体出口管制政策不断升级，国内通信、工业、航空航天、数据中心等关键领域的供应链安全面临挑战，高端 FPGA 芯片已成为我国半导体产业链亟需实现自主可控的关键环节。

中国是全球 FPGA 最大的消费市场之一，亚太地区尤其是中国市场为全球 FPGA 市场规模增速最快的区域，叠加国产替代的持续加速，国内 FPGA 厂商市场空间广阔。经过十余年的技术积累，国内 FPGA 企业已在中低端市场实现规模化突破，55nm、28nm 成熟制程产品已实现量产与商业化应用，并逐步向 16nm 及以下先进制程与超大规模高端 FPGA 市场拓展，供应链自主可控的迫切需求与国内厂商技术能力的持续提升，形成了国内 FPGA 行业发展的核心驱动力。

3) 国家产业政策的持续大力支持

国家产业政策为 FPGA 行业发展提供了坚实的制度保障与良好的发展环境。集成电路产业是信息产业发展的核心，是支撑经济社会发展和保障国家信息安全的战略性、基础性产业，FPGA 作为集成电路领域的核心基础器件，其技术突破与产业发展得到了国家政策的重点支持与引导。近年来，国家密集出台了多项支持集成电路产业高质量发展的政策法规，如发改委《产业结构调整指导目录》将集成电路设计明确列为鼓励类产业；2024 年 7 月中共中央通过《关于进一步全面深化改革推进中国式现代化的决定》，提出要抓紧打造自主可控的产业链供应链，健全强化集成电路等重点产业链发展体制机制，全链条推进技术攻关、成果应用；2025 年 10 月二十届四中全会审议通过的《中共中央关于制定国民经济和社会发展第十五个五年规划的建议》，进一步提出要完善新型举国体制，全链条推动集成电路、工业母机、高端仪器等重点领域关键核心技术攻关取得决定性突破。该等产业政策从多个维度为 FPGA 行业的发展提供了全方位的政策支持，营造了良好的产业发展环境，推动国内 FPGA 企业持续加大研发投入、加快技术突破，助力行业实现高质量发展。

(2) 行业未来发展趋势

1) 高端 FPGA 芯片与先进制程、先进封装技术融合发展

在由物联网、大数据、区块链、生物技术等构建的数字经济时代，下游应用场景对 FPGA 芯片信息处理能力的要求不断提高，FPGA 行业呈现出高端产品向先进制程持续突破的发展趋势。为满足超大规模硬件仿真、数据中心 AI 加速、6G 通信基带处理等场景对超大逻辑容量、超高算力与高速接口的需求，下游行业对超大规模与超高性能 FPGA 的需求持续提升，Xilinx、Altera 等国际龙头企业不断增加 FPGA 芯片的逻辑阵列容量和系统性能。

在制程节点方面，FPGA 龙头企业通过向 16nm、7nm 及更先进制程演进，显著提升芯片的晶体管密度、运算性能与能效比。根据 MarketsandMarkets 数据，预计 2025 年至 2030 年全球 16nm 及以下制程 FPGA 市场年均复合增长率将达到 12.4%，显著高于 20nm 以上制程节点的市场增速。

在封装方面，受制于芯片物理特性，芯片单 DIE 面积越大、其良率越低，而近年来 Chiplet 异构集成、2.5D/3DCoWoS 先进封装为代表的封装技术打破了单芯片裸片的良率与容量限制，成为超大规模 FPGA 发展的核心技术路径。FPGA 龙头企业近年来开始采用 Chiplet 技术将多个裸片封装为一颗芯片，以提供更高密度的 FPGA 产品并逐步实现量产。随着 Chiplet 异构集成技术与 2.5D/3D 先进封装技术的持续发展，FPGA 将进一步突破单裸片的物理限制，通过芯粒异构集成的方式，将 FPGA 逻辑裸片、处理器核芯粒、HBM 存储芯粒、高速接口芯粒等不同功能模块合封在一起，实现超大规模逻辑容量、更高算力密度与更强的系统集成能力。

2) 向更高的芯片集成化程度和高速互联方向发展

随着信息技术的快速发展，在 FPGA 芯片上集成越来越多的硬核 IP 模块，成为使 FPGA 功能进一步增强并且进入新应用场景的重要技术路径。目前国际主流 FPGA 芯片公司逐渐形成了在 FPGA 芯片中集成处理器内核、专用运算单元、高速接口 IP 等硬核模块，实现可编程逻辑与专用计算资源的异构融合，已成为 FPGA 行业的核心技术演进趋势。FPGA 芯片已从最初的简单胶合逻辑控制芯片，发展成为高度复杂的系统级运算与控制核心器件，并持续向系统级芯片方向演进，在逻辑阵列容量、运算性能、集成度等方面实现了跨越式提升。例如 Xilinx 已于 2024 年推出第二代 Versal 系列，搭配 AMD EPYC CPU，采用 CXL 与 PCIe 并支持 LPDDR5 存储器，满足数据中心、通信以及测试测量市场中数据密集型应用日益增长的实时处理和存储需求。该等集成化架构在保留 FPGA 硬件可编程灵活性的同时，大幅提升了芯片的系统级运算能力与集成度，可单芯片完成复杂的软硬件协同处理任务，显著降低了下游客户的系统设计难度与硬件成本。随着 FPGA、CPU 以及其他高性能模块之间更大规模的集成，高性能 IP、高速互联和可扩展芯片架构将会成为关键技术。

3) 产品矩阵持续精细化，更加适配不同应用场景的差异化需求

随着通信技术、数据传输协议、存储类型等不断演进，信息互联和数据交互需求快

速提升，下游应用场景实现了多元化发展，根据市场动态和客户需求推出匹配其需求至关重要。行业龙头企业对高性能 FPGA 到高性价比 FPGA 芯片的差异化覆盖程度逐步提升，推出了对应不同领域的高中低端产品，不断丰富量产工艺平台的产品布局。例如 Lattice 近年来在 28nm 工艺、16nm 工艺节点推出了多个产品系列，并支持 MIPI、SerDes、DDR、USB3 等丰富接口，以针对不同下游应用场景的差异化需求，推出细分领域专用产品，不断完善产品矩阵。未来，FPGA 厂商将进一步打破通用型产品的研发路线，针对工业应用、新能源与汽车电子、消费电子等不同细分市场的需求特点，在逻辑容量、接口配置、功耗控制、功能集成等方面进行定制化优化，推出高性价比的场景化专用产品，实现对下游市场的深度覆盖。因此，在重点工艺平台上持续完善产品矩阵，将成为 FPGA 行业的重要趋势。

（四）行业竞争格局

1、行业竞争格局及市场集中度情况

FPGA 市场当前呈现出行业集中度较高、海外头部半导体厂商占据主导地位的市场竞争格局。根据 Gartner 数据，2024 年全球 FPGA 市场，AMD（Xilinx）、Intel（Altera）双寡头稳居市场第一梯队，市场占比分别为 51.69%、25.04%；Microchip、Lattice 为市场第二梯队，市场占比分别为 9.07%、8.21%。前四家美国公司即占据了全世界 90% 以上的 FPGA 供应市场。

海外头部厂商凭借长期的技术积累以及持续的创新投入，产品和市场布局广泛，已全面覆盖高、中、低端产品和计算中心、人工智能、消费电子、汽车电子、新能源等下游重点领域。国内厂商在工艺节点、逻辑规模、应用场景丰富度、成本控制能力、产品性能、软件易用性等方面与国外厂商仍然存在一定差距。

近年来，以安路科技、复旦微电等为代表的国内企业持续加大 FPGA 芯片的研发布局，通过自身技术的突破来满足本土客户的应用需求，正在快速发展。目前，在 40-55nm 和 28nm 制程技术上，本土厂商已经取得了一定的市场份额，加速替代海外企业，并逐步提升技术水平和产品质量。同时，面向民品市场，公司已率先采用 28nm 平面工艺制程和 FinFET 先进制程工艺实现了数十万逻辑单元级 FPGA 芯片的自主正向研发与量产出货。随着我国集成电路设计产业在 FPGA 领域不断加大研发投入和人才培养力度，未来国产 FPGA 企业将有望缩小与国际先进水平的差距，并在行业整体规模上升与进口替

代加速的双轮驱动下，实现业绩和规模的进一步增长。

2、主要竞争对手

公司境内外可比公司的具体情况如下：

（1）境外可比公司

①Xilinx（赛灵思）

Xilinx 是全球领先的可编程逻辑完整解决方案的供应商，主要从事用于通信、数据中心、汽车电子、消费电子、工业等领域的 FPGA、SoC 和 3D FPGA 芯片的设计、开发和销售。Xilinx 产品型号丰富，覆盖高中低端全线产品，具备丰富的开发资源。Xilinx 曾于纳斯达克证券交易所上市，后于 2022 年 2 月被 AMD 收购。

②Altera（阿尔特拉）

Altera 是一家领先的定制逻辑解决方案提供商，其 FPGA 产品主要应用于通信、数据中心等领域。Altera 产品型号丰富，覆盖各价位产品，技术成熟稳定。Altera 曾于纳斯达克证券交易所上市，于 2015 年 12 月被 Intel 收购，并于 2025 年再次从 Intel 拆分。

③Lattice（莱迪思半导体，LSCC.O）

Lattice 是一家主要从事可编程逻辑产品及相关软件设计、开发及销售业务的美国公司，主要产品包括通用型 FPGA、视频桥接 FPGA、专用 EDA 软件等。Lattice 在低密度产品领域有独特优势，产品型号丰富，具有深厚的技术积累。莱迪思半导体于纳斯达克证券交易所上市。

（2）境内可比公司

①复旦微电（上海复旦，1385.HK；复旦微电，688385.SH）

复旦微电成立于 1998 年 7 月，专业从事超大规模集成电路的设计、开发和提供系统解决方案，其 FPGA 产品线目前覆盖千万门级 FPGA 芯片、亿门级 FPGA 芯片、十亿门级 FPGA 以及嵌入式可编程器件芯片（PSoC）共四个系列的产品。公司目前正在推进基于 1xnmFinFET 先进制程的新一代 FPGA 和智能化可重构 SoC。面向计算机视觉、机器学习、高速数字处理等应用场景，针对智能座舱、视频监控、医学影像、网络通信等行业领域，提供低成本、低功耗、高性能、高可靠性的产品系列。

②紫光同创

紫光同创成立于 2013 年 12 月，是上市公司紫光国微（002049.SZ）参股公司。紫光同创专业从事可编程逻辑器件的研发、生产和销售，其产品可覆盖通信、网络安全、工业控制、视频监控、汽车电子、消费电子、数据中心等应用领域。

（五）公司在行业中的竞争地位

公司是国内领先的 FPGA 芯片设计企业，自成立之初即把坚持自主创新、不懈追求客户成功作为长期可持续发展的基本方针，在硬件、软件、测试、应用方面掌握了关键技术，形成了日趋完善的产品布局，积累了丰富的客户资源和应用案例。公司在国产 FPGA 芯片领域的出货量及应用领域覆盖广度处于行业前列，获得了国家级专精特新“小巨人”、国家级博士后科研工作站、高新技术企业、上海市科技进步奖、中国电子学会科技进步奖、首批上海市创新型企业总部、上海市制造业单项冠军企业、上海市企业技术中心、上海市重点产品质量攻关成果一等奖等荣誉资质。

技术与研发方面，公司持续保持高水平研发投入，经过十多年自主研发和技术积累，建立了完善的技术体系和深厚的技术储备，重点强化芯片硬件架构、高性能 IP 及 EDA 算法等先进技术储备，逐步建立了覆盖 FPGA 及 FPSoC 芯片的丰富产品矩阵，并持续提升专用 EDA 软件性能和易用性等指标，扩充完善高质量应用 IP 和参考设计。公司目前已实现 55nm/28nm/FinFET 工艺节点 FPGA 芯片重点型号覆盖，是国内首批实现 28nm/FinFET 工艺 FPGA 芯片设计及量产、少数自主开发全流程 FPGA 专用 EDA 软件并获得大规模应用的企业之一。

在软件方面，公司在专用 EDA 软件性能提升等方面取得重要进展，显著提升客户设计实现效率和满意度；在应用 IP 与解决方案方面，推出了实现图像数据精准采集与高效处理的多场景边缘计算创新方案、面向网络通信的智能网卡解决方案、汽车电子后视镜 CMS 解决方案等多款创新应用，实现从芯片到系统、从技术到场景的协同创新，满足不同领域客户的差异化需求。

在产品矩阵拓展方面，公司近年来完成了新一代面向通算和智算服务器的 FPGA 芯片研发设计，推出了面向激光雷达、ADAS、智慧大灯、光场屏、电子后视镜等汽车场景的多款车规产品，实现了基于国产 28nm 工艺的 FPGA 芯片、基于先进工艺的高性能 FPGA 芯片量产交付，具备行业领先的产品矩阵。

在下游应用领域拓展方面，报告期内，公司在持续深耕网络通信、工业应用等主流传统市场的同时，积极拓展高增长赛道，在数据中心、新能源与汽车电子、低空经济、具身智能、消费电子、医疗设备等领域的头部客户处实现重要突破，为公司未来营收的持续增长构建新动能。受益于 AI 市场的蓬勃发展，公司在数据中心领域的销售收入实现快速增长，搭载公司芯片的产品成功导入多家头部互联网企业，发货量突破数百万片，成为公司业绩增长的明确动力；在电力与新能源领域，受益于智能电网建设与新能源并网调度需求的提升，公司产品已成功导入多家行业头部客户，销售订单规模大幅增长；在汽车电子领域，公司产品在智能座舱、汽车电控、激光雷达等场景实现广泛应用，与头部客户合作持续加深。

基于领先的技术研发实力，在国产 FPGA 芯片领域，公司在累计出货量、应用领域及产品矩阵覆盖等方面已处于市场领先地位。截至 2025 年 12 月 31 日，公司产品出货量已累计超过 2 亿颗，服务终端客户超 2,000 家。在网络通信、工业应用、汽车电子及新能源、数据中心等领域实现重要市场突破，产品出货量和服务客户数量稳步增长，得到了市场和下游客户的广泛认可。

（六）行业技术壁垒

集成电路设计属于技术密集型行业，涉及学科众多，需要复杂先进而又尖端的科学技术支撑其发展。主流集成电路设计企业大多具备优秀的研发能力，掌握所从事领域核心技术，产品和技术经过多次更新迭代，才能在行业内的激烈竞争中脱颖而出，拥有立足之地。FPGA 行业技术门槛主要体现在芯片硬件设计、FPGA 专用 EDA 软件开发、全流程产品工程设计三个方面。

1、芯片硬件设计

FPGA 芯片独有的现场可编程特性和并行阵列结构，要求研发工程师在拥有很高的硬件专业知识的同时，理解软件开发和硬件加速的要求，而 FPSoC 芯片研发更是需要掌握 SoC 和 FPGA 协同设计的系统级芯片开发技术。因此，FPGA 和 FPSoC 芯片技术开发难度大，往往新产品研发周期较长，产品定位必须平衡市场上多个应用需求，并对行业发展有深刻理解，才能及时推出满足市场需求、有竞争力的产品，对 FPGA 厂商技术水平、市场洞察能力等要求较高。

2、FPGA 专用 EDA 软件开发

FPGA 的软件系统是 FPGA 专用 EDA 软件的一个分类，包括逻辑综合、物理优化、布局布线等技术难题，涉及大量的数学建模、优化求解、算法设计，是集成电路领域最尖端的技术之一。FPGA 的规模与性能每上一个台阶，就必须更新配套的映射、包装、布局布线等算法。这种硬件和软件高度绑定的特点，使得 FPGA 新进厂商在攻克了硬件的诸多技术难点外，还要完成配套软件和复杂工具包的开发。对于一家 FPGA 芯片公司来说，研发出高品质的 FPGA 软件系统的难度不亚于研发出一颗高性能 FPGA 芯片。

3、全流程产品工程设计

FPGA 芯片大量应用在对可靠性要求较高的领域，其通用性强、支持协议众多、功能复杂、规模大、性能高等特点，对从立项到研发到最终量产管理的全流程产品工程提出了较高要求。FPGA 厂商需要从长期的产品研发与量产管理过程中，基于大量工艺平台数据、产品测试验证数据、研发及应用经验等，持续完善产品开发技术、标准、流程、工具、方法等，以便提供高品质、成本优化的 FPGA 芯片及服务，在市场中站稳脚跟。

（七）公司竞争优势

1、深厚的技术积累与完善的产品布局

经过十余年高强度研发投入与基于多样化场景应用反馈的持续迭代，公司已构建起成熟完备的技术体系与深厚扎实的技术储备，形成以核心技术驱动产品创新的稳健格局。依托长期积累的技术能力，公司打造了覆盖广泛应用场景的 FPGA 及 FPSoC 芯片产品矩阵，配套推出兼具开发效率与功能安全性的专用 EDA 软件，沉淀超过 200 个应用 IP 与参考设计，可精准满足各细分领域在逻辑资源、功能实现、性能指标、低功耗、成本控制及供应链安全等维度的差异化需求，为客户提供一站式、全方位的高效解决方案。

立足于自主可控的全套核心技术体系，公司实现了技术研发与产品迭代的良性正向循环。持续的技术突破反哺产品升级，不断扩展研发与量产工艺平台、优化芯片架构、提升性能与可靠性、完善软件工具链表现，推动产品竞争力稳步提升；而规模化的市场应用与客户需求又持续牵引技术方向，进一步夯实底层技术根基，强化核心壁垒，为公司在激烈的市场竞争中保持领先优势、实现长期高质量发展提供坚实支撑。

2、深度市场洞察与广泛客户资源优势

凭借优质的产品与专业的服务，公司产品已在通信、工业、电力、新能源、医疗、音视广播、消费电子、汽车电子、数据中心等关键领域实现规模化应用。截至目前，公司已累计直接或间接为超过 2,000 家客户提供从芯片选型、方案设计到导入量产的全流程支持，产品在各类实际应用场景中持续经受严苛验证，充分展现出优异的稳定性与可靠性，获得客户广泛认可。

在长期的市场深耕中，公司沉淀了深厚的客户资源与丰富的市场经验，能够快速捕捉市场趋势并快速响应，持续推出符合产业演进方向的创新产品与技术解决方案。针对不同行业的技术发展路径与核心需求痛点，公司精准研判、靶向突破，高效响应客户的个性化需求，与多家行业头部企业建立了长期稳定的战略合作关系。依托高质量的产品与高效的服务，公司持续巩固市场口碑与品牌形象，为未来市场拓展与产品迭代奠定了坚实的客户基础与市场支撑。

3、高素质的人才团队与良好的人才发展机制

人才是企业创新发展的核心驱动力，公司始终将人才建设置于战略高度，持续打造高水平、复合型的人才团队体系。公司构建了覆盖芯片设计、软件开发、测试工程、质量管控、生产运营、市场营销与技术支持等全链条的高素质人才队伍，核心团队成员长期稳定、专业互补、经验丰富，形成结构合理、层级清晰的人才梯队，为技术创新与业务高质量发展提供了坚实的人才保障。作为技术密集型企业，截至报告期末，公司研发人员占比达 81.98%，主要研发人员平均从业经验超十年，具备深厚的技术功底与丰富的工程实践经验，是公司持续突破关键核心技术、打造差异化竞争优势的核心力量。

公司高度重视人才引育与创新活力激发，搭建了多层次、系统化的人才发展体系。公司通过设立季度研发奖、重大项目攻关表彰及知识产权专项奖等多元激励机制，充分激发员工积极性与团队合作创造力。基于此，公司核心研发人员荣获国务院政府特殊津贴、上海市超级博士后、上海市领军人才、上海市青年拔尖人才、上海市优秀技术带头人、上海市青年五四奖章、上海市东方英才计划（拔尖人才）、上海市东方英才计划（青年人才）、上海市人才发展资金、“上海产业菁英”高层次人才（产业领军人才）、“上海产业菁英”高层次人才（产业青年英才）、上海市“科技创新行动计划”启明星项目等多项国家级、省部级荣誉，体现了公司在高端人才建设方面的显著成效。

4、全生命周期质量管控优势

公司始终将质量视作生存与发展的生命线，构建并持续完善覆盖研发设计、供应链管理、生产测试及客户交付的全生命周期质量管理体系，将高品质标准贯穿于各关键环节，实现全过程可追溯、可管控、可闭环改进，确保产品品质持续稳定可靠。截至 2025 年底，公司芯片产品累计出货量已超 2 亿颗，在高度多样化的应用场景中实现规模化落地与长期稳定运行，既充分验证了公司质量管理体系的成熟度与有效性，又通过大量测试数据与客户持续反馈不断沉淀核心工艺与技术经验，迭代优化管控流程，形成自我完善、持续提升的质量闭环，为高性能、高可靠产品的持续推出奠定坚实基础，构筑行业竞争壁垒。

公司获得了上海市重点产品质量攻关成果一等奖、虹口区区长质量奖金奖、上海市商业秘密保护示范点等荣誉称号；通过了包括 GB/T19001-2016 质量管理体系、GB/T29490-2013 知识产权管理体系、GB/T24001-2016 环境管理体系等多项管理体系认证；FPGA 专用 EDA 软件已通过 ISO 26262 ASIL D 与 IEC 61508 SIL 4 两项最高安全等级认证，构建了从设计到验证的全流程安全闭环。

5、产业链协同合作优势

公司积极与产业链上下游核心企业建立深度合作伙伴关系，构建了“上游稳定供应、下游深度绑定、生态协同发展”的良性产业生态。在上游环节，公司持续扩大供应链布局，与行业龙头及优质供应商建立长期稳定的战略合作关系，开展了联合质量问题攻关、工艺优化与生产协同改进，形成覆盖需求响应、技术适配、产能调配的全链条协作机制。在下游环节，公司与重点客户保持高度战略同频，主动对齐客户技术路线与长期发展需求，深度参与多家行业领先企业的系统方案设计与芯片定制化导入工作，以快速响应、高效适配的全流程技术支持，助力客户产品加速落地、抢占市场先机，形成紧密的上下游合作关系。

同时，公司持续扩大并优化合作伙伴生态，加强与解决方案开发商的深度协作，不断丰富场景化解决方案供给，提升产品整体竞争力与市场适配能力，构建开放共赢的产业合作格局；长期坚持产学研深度合作，与多家高校及科研机构建立稳定广泛的合作关系，围绕前沿技术研究、人才联合培养等持续发力，提升公司技术与人才储备。公司持续丰富和完善的生态体系，为技术持续创新、产品稳定迭代、质量提升与成本优化、业

务长远发展提供坚实的产业链支撑。

三、主要业务模式、产品或服务的主要内容

（一）主营业务情况

公司是国内领先的集成电路设计企业、国家级专精特新“小巨人”，具备 FPGA、FPSoC 芯片设计和专用 EDA 软件自主研发能力，提供从硬件到软件的全流程产品及服务，致力于实现关键芯片的正向设计和国产替代，服务国家战略，满足国内市场对于高性能 FPGA、FPSoC 芯片自主可控需求。

公司自设立以来，始终专注于 FPGA、FPSoC 芯片及专用 EDA 软件的研发设计与技术创新，构建并持续完善“FPGA、FPSoC 芯片+专用 EDA 软件+IP/System 解决方案+全周期技术支持”的一站式服务体系，为客户提供端到端的技术保障，已成为国内领先的 FPGA、FPSoC 芯片供应商。凭借差异化的产品矩阵、稳定的产品质量、完善的技术支持服务，公司产品已广泛应用于网络通信、工业应用、消费电子、数据中心、新能源与汽车电子等领域，在多个细分场景占据领先地位。截至 2025 年 12 月 31 日，公司累计产品出货量超过 2 亿颗，服务终端客户超 2,000 家，在多个下游应用领域实现了国产突破，产品出货量和服务客户数量稳步增长。

得益于高强度的研发投入与持续的核心技术攻关，公司为国内首批实现先进 FinFET 工艺大规模 FPGA 芯片研发及量产的企业。公司在 FPGA 芯片硬件、软件、测试、应用等方面均实现了关键技术的自主可控，同时具备基于全国产工艺的高性能 FPGA 芯片研发能力。截至 2025 年末，公司拥有 138 项已授权专利、68 项计算机软件著作权及 27 项集成电路布图设计专有权，曾获得国家级专精特新“小巨人”、国家级博士后科研工作站、上海市科技进步奖、首批上海市创新型企业总部、上海市企业技术中心、上海市重点产品质量攻关成果一等奖等荣誉资质。

未来，公司将保持高水平研发投入，持续开展关键、前瞻性技术研发、完善产品布局，巩固在网络通信、工业应用、消费电子等传统市场的领先优势，进一步开拓新型储能、数据中心、汽车电子、低空经济、高端装备、具身智能等新兴市场。公司将进一步提升与下游客户的合作深度与广度，把握国产替代与新兴场景拓展带来的时代机遇，同时积极进行海外市场布局，推动高品质的国产 FPGA、FPSoC 产品走向世界。

（二）公司主要业务模式

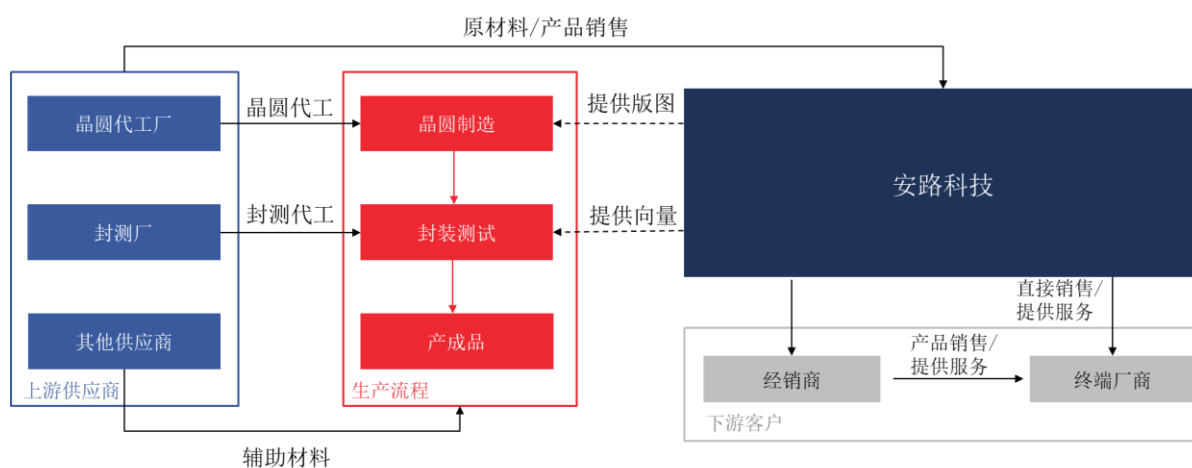
1、整体经营模式

公司采用半导体行业典型的 Fabless 经营模式，专注于集成电路芯片的设计、研发和销售，对于集成电路的生产制造、封装及测试等其他环节采用第三方晶圆制造和封装测试企业代工的方式完成。

在 FPGA 芯片研发完成后，将研发成果即集成电路产品设计版图交付给专业的晶圆代工厂进行晶圆制造，再交由封测厂进行封装测试，最终将 FPGA 芯片直接或通过经销商销售给下游终端厂商。

由于 FPGA 芯片需先进行编程后使用的特殊性，公司还针对不同行业研发模块化应用 IP 或设计参考方案，以便终端客户直接调用 IP 模块或者基于参考方案开发自己的设计，加快客户产品开发速度，充分发挥公司软硬件产品的性能。此外，为了提高测试效率，降低测试成本以及获得更完整的测试结果，公司自主研发了一系列测试方法，根据这些测试方法开发测试向量，并在测试厂使用公司开发的专用测试向量对公司芯片进行量产测试。

公司的整体经营模式如下图所示：



2、采购和生产模式

在 Fabless 经营模式下，公司将主要的晶圆制造及封装测试服务外包给代工厂，主要的采购产品为向晶圆制造厂采购定制加工后的晶圆与向封装测试厂采购封装、测试服务。在选择委外加工供应商时，公司主要参考其工艺水平、影响力、工艺成熟度、价格、

规模等要素，并结合公司内部的合格供应商采购名单进行审慎比选。

晶圆采购方面，公司与晶圆厂在框架协议基础上开展合作，根据客户需求预测及工程运营部判断制定采购计划，并结合产品交付日期与晶圆厂排产计划，提前向晶圆厂下达具体采购订单。

封装测试服务采购方面，公司采用在框架协议下下达具体委外加工单的模式，公司与封装测试供应商签署框架协议，针对加工内容、付款时间等进行约定，并结合产品交付日期以及封测厂的排产日期，提前向封测厂下达委外加工单。

3、销售模式

报告期内，公司销售模式主要包括直销模式、经销模式，具体如下：

（1）直销模式

在直销模式下，公司直接与客户进行商务谈判，并在达成意向后直接与客户签订框架协议或订单。销售人员接受客户的采购订单后，会根据订单内容安排发货，配送至客户指定地点，并跟踪货物运输情况，及时向客户反馈；若存货不足则安排委外生产，在约定时间内完成交货。直销模式使得公司可以更高效率地与终端客户就其需求进行沟通并快速做出反应，从而可以更敏锐地捕捉市场信息并作出及时调整，确保自身的竞争优势。

（2）经销模式

在经销模式下，公司产品的终端客户将采购需求告知经销商，由经销商将订单下达至公司并以买断的形式向公司采购产品，公司产品将由经销商为客户提供售后服务，公司在必要时也会提供技术支持。公司已建立了成熟完善的经销商管理制度，制定了《客户和经销商管理规范》，定期对经销商进行信用度评估与等级评估。此外，公司会通过定期汇报的方式把控经销商的终端销售情况。公司也会根据市场与产品情况开发新的经销商，并对潜在合作对象的财务能力、信用情况、合作态度、成本管理、保密性等方面进行综合评估，最终确定合格经销商名录。经销模式可以有效减少公司维护中小型客户的成本开支，同时降低公司的库存风险与应收账款回款风险，有助于公司业务规模的快速扩张。

报告期内，发行人经销商客户均为自负盈亏的独立经营主体，经销商与终端客户之间信用政策的约定均由经销商和终端客户自主商业洽谈决定，发行人对经销商的经营决

策、终端客户拓展方式、经销商与终端客户信用政策的约定不予干涉。

4、研发模式

产品设计及研发是公司发展的核心竞争力，公司高度重视研发创新体制的建设与管理，致力于建立规范化的产品研发流程和质量控制体系，确保各产品系列在研发的各个阶段均得到有效的质量保障、风险管控和成本管理。发行人制定了《集成产品开发（IPD）流程》、《车规产品质量控制规范》等研发制度，建立了完善的研发管理和车规质量体系。公司新产品开发的全生命周期过程包括产品立项规划阶段、产品可行性分析阶段、产品计划阶段、产品开发阶段、产品验证阶段、产品上市阶段和产品生命周期阶段。

（三）公司产品或服务的主要内容

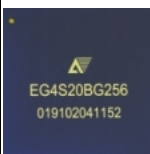
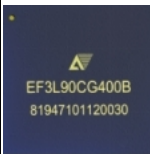
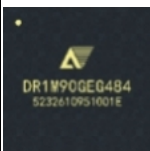
公司主营业务为 FPGA、FPSoC 芯片和专用 EDA 软件的研发、设计和销售，是国内领先的 FPGA、FPSoC 芯片供应商。

按照产品硬件架构划分，公司产品类型分为 FPGA 芯片和 FPSoC 芯片，其中 FPGA 芯片包括 SALPHOENIX 系列、SALEAGLE 系列、SALELF 系列、SALSWORDFISH 系列（以下简称 PHOENIX、EAGLE、ELF、SWORDFISH）等，FPSoC 芯片包括 SALSWIFT 系列、SALDRAGON 系列、EF2M45 系列（以下简称 SWIFT、DRAGON、EF2M45）等。公司不断推出具有市场竞争力的 FPGA、FPSoC 芯片产品，覆盖的逻辑规模、功能及性能指标等快速扩大。

公司自主研发了支持全系列芯片应用的专用 EDA 软件 TangDynasty、FutureDynasty，其中 TangDynasty 主要用于 FPGA 芯片的个性化功能实现，具备高效的综合优化引擎与丰富的分析调试工具；FutureDynasty 专为 FPSoC 芯片打造，支持 ARM、RISC-V 两种主控 CPU 架构和多种实时操作系统。公司专用 EDA 软件为客户提供全流程的集成开发环境，助力用户高效、敏捷地完成系统功能的开发与部署，软件功能、易用性与稳定性持续提升。

公司产品包括 PHOENIX、EAGLE、ELF、SWORDFISH、SWIFT、DRAGON、EF2M45 等系列，以及支持以上产品的全流程专用 EDA 软件工具链 TangDynasty、FutureDynasty。公司不同产品系列的具体情况 & 主要特点如下：

产品类型	系列名称	产品介绍	应用领域	产品图片
------	------	------	------	------

产品类型	系列名称	产品介绍	应用领域	产品图片
FPGA	PHOENIX	PHOENIX系列定位高性能可编程逻辑市场，产品架构具有灵活的可扩展性，具备多层级逻辑规模、高速运算单元、丰富的存储资源、DDR3/4以及SerDes等高性能接口，部分规格产品集成RISC-V硬核处理器，可以提供良好的信号处理和数据传输功能，满足工业、通信、数据中心与计算等市场需求。PHOENIX系列包括3个产品家族，提供覆盖较大逻辑单元规模范围、多个工艺平台的丰富产品型号，部分产品通过车规AEC-Q100标准测试。	工业应用、网络通信、数据中心、新能源与汽车电子等	
	EAGLE	EAGLE系列定位高性价比逻辑控制和图像处理市场，具备数量适中的逻辑和乘法器、丰富多样的片内存储器、高达1Gbps的IO速率，适用于图像预处理、运动控制、伺服驱动和高速图像接口转换等领域。	工业应用、网络通信、数据中心等	
	ELF	ELF系列定位低功耗可编程逻辑市场，包括4个产品家族的丰富产品型号，具有无需外部配置器件、低密度逻辑容量、高用户IO数量、存储资源丰富等特性，IO接口支持1Gbps速率，最高用户IO数量475个，部分规格型号通过车规AEC-Q100标准测试，适用于功能扩展、高速接口扩展与转换、高速总线扩展、高速存储器控制等丰富场景。	网络通信、工业应用、新能源与汽车电子、数据中心等	
	SWORDFISH	SWORDFISH系列定位低功耗视频数据处理可编程逻辑市场，片上集成PSRAM存储器控制接口、SCALER图像缩放、DSC编解码、MIPI物理层接口等专用硬核资源，支持丰富的标准化输入输出接口，能够高效满足行业用户对视频处理的性能、集成度与实用性需求。	消费电子、工业应用等	
FPSoC	SWIFT	SWIFT系列定位高带宽的视频数据处理和桥接可编程系统级芯片市场，产品集成了FPGA逻辑单元、存储单元、视频处理单元、RISC-V处理器核等资源以实现专用领域的系统级功能，在保持低功耗的前提下，提供高达17.6Gbps带宽的MIPI数据收发能力。	消费电子、工业应用等	
	DRAGON	DRAGON系列定位复杂嵌入式系统、低功耗和高性能芯片市场，产品集成FPGA可编程逻辑单元阵列、硬核处理器系统、运算加速引擎，产品集成RISC-V或ARM高性能处理器核，具有专属MIPI高速视频接口、DDR3/DDR4高速存储接口，支持千兆以太网，配套公司自主开发的嵌入式软件SDK、集成开发环境工具，能够满足工业等应用领域对计算能力、可扩展性、实时性、稳定性等方面的高要求。	工业应用、新能源与汽车电子、数据中心等	
	EF2M45	EF2M45是公司早期SoC产品，主要面向低功耗控制应用，产品集成FPGA逻辑单元、ARM处理器核、ADC模数转换器等硬核IP，可在单芯片上实现高灵活度的硬件可编程系统控制，为用户提供更高的集成度、更低的功耗与更简化	工业应用、消费电子等	

产品类型	系列名称	产品介绍	应用领域	产品图片
		的方案。		
软件	TangDynasty	TangDynasty（TD）软件是公司自主开发的FPGA集成开发环境，支持工业界标准的设计输入，包含完整的电路优化流程以及丰富的分析与调试工具，并提供良好的第三方设计验证工具接口，为所有基于公司FPGA产品的应用设计提供有力支持。该软件针对每个系列芯片特性进行针对性开发、算法升级和迭代，并持续革新核心算法与流程。	FPGA 专用 EDA 软件	
	FutureDynasty	FutureDynasty（FD）软件是面向ARM和RISC-V架构的嵌入式软件集成开发环境，兼容多种编译器与调试器，适配公司FPSoC芯片并支持多种主流操作系统。FD软件具有代码编辑、编译、下载、调试等功能，支持丰富的插件和模板，并内置烧写Flash等多种实用工具。用户可根据FD提供的模板，无须配置项目参数，快速创建相应工程，实现ARM、RISC-V工程编译与调试。	FPSoC 专用软件	

自上市以来，随着 FPGA 芯片制程及工艺持续升级、行业应用场景日益丰富，公司持续开展技术与产品创新，不断丰富产品矩阵，扩展可服务市场边界。同时，公司基于持续扩展的细分场景，开展多样化应用 IP 及参考设计的研发，建设应用方案开发合作伙伴体系，加速创新参考设计的推出，提升更广泛应用领域客户的产品开发效率，降低使用门槛。截至 2025 年底，公司推出了超过 200 个、覆盖 12 个应用分类的 IP 及参考设计，包括以太网、信号处理、工业、音视频显示、通用接口、微控制器、外围总线等领域。

四、现有业务发展安排及未来发展战略

（一）未来发展战略

公司自成立以来一直坚持自主创新，以“追求客户商业成功”为理念，致力于成为中国 FPGA 芯片的产业创新者和国际市场 FPGA 芯片的重要竞争者。未来，公司将继续专注于高质量 FPGA/FPSoC 芯片的研发和广泛应用，坚持技术驱动创新，客户需求至上，强化市场优势地位。

公司将持续开展产品关键技术、前瞻性技术研发，提高技术储备，提升核心技术水平；完善产品布局，不断推出在功能、性能、功耗等方面具有较强竞争力的高质量芯片

产品；优化 EDA 软件功能性能与稳定性，继续投入前沿算法研究，加强产学研合作，提升完全自主的 EDA 软件优势，完善 FPSoC 软件生态；提高应用 IP 及参考设计方案质量与数量，强化客户服务能力，稳定在工业、通信、消费电子、医疗等传统市场的市场优势，进一步开拓数据中心与云端计算、边缘计算、汽车电子、低空经济、高端装备、机器人、具身智能、高端显示、新型储能等市场，与主要行业客户加大合作深度与广度，同时加大海外市场开拓，推动高品质的中国 FPGA、FPSoC 产品走向世界。

（二）现有业务发展安排

公司将锚定产业升级方向，抓住市场发展机遇，围绕市场拓展、产品研发、运营管理与人才培养四大方面，全面强化核心竞争力与可持续发展能力，助力公司营收增长，稳步实现长期战略目标。

1、市场拓展

公司将以“体系赋能+市场突破”为核心，通过夯实能力基础与拓展应用场景双向发力，持续推进市场拓展工作，助力公司整体销售收入持续稳定增长，逐步提升市场占有率与品牌影响力。

在能力支撑层面，公司将进一步升级现有市场销售与技术支持体系，强化市场营销团队建设，提升整体销售能力与客户关系管理水平，优化经销商渠道，完善技术专家队伍建设，增强对客户的技术支持与复杂问题解决能力。在市场突破层面，公司将依托现有产品矩阵与成熟资源，巩固工业应用、网络通信、消费电子等传统优势市场，深化与核心客户的合作，提升市场渗透率与客户黏性；继续深入拓展电力与新能源、AI 算力与应用、汽车电子等领域，通过精准对接客户需求、提升服务质量，进一步扩大市场份额，拓展公司业务增长空间，推动公司产品在更多客户处实现规模化应用。

2、产品研发

公司将聚焦 FPGA 核心业务，统筹攻坚新一代 FPGA/FPSoC 产品研发、FPGA 专用 EDA 软件升级、应用 IP/解决方案丰富与前沿技术探索四大关键任务。通过深化市场需求分析、加速技术迭代与流程优化，全面提升研发效率与产品竞争力，为巩固市场领先地位、实现业务的持续增长奠定基础。

在 FPGA/FPSoC 芯片研发方面，公司将高效推进新一代面向高端应用的大规模 FPGA 芯片、面向视频与通信等应用升级的高性能 FPGA 芯片、面向新型汽车应用的车

规 FPGA 芯片等产品研发，进一步丰富产品矩阵，持续满足市场新兴需求；在 FPGA 专用 EDA 软件优化方面，公司将着力于支持新器件与新功能，兼容并扩展 IP 库，优化软件界面以提升易用性，持续进行质量加固、性能优化与功能增强，提升用户满意度；在应用 IP/解决方案完善方面，公司将继续丰富高效应用 IP 及参考设计，扩展 IP 及参考设计开发模式，提升支持复杂高性能场景的能力，保障广泛应用领域的客户开发效率；在前沿技术探索方面，公司将立足技术与行业发展趋势，开展 AI 与大模型、低功耗设计、先进封装等领域的技术研究，为未来技术路线规划与产品研发提前布局。

3、运营管理

公司将围绕运营效率提升与产品质量保障两大核心目标，系统性开展全流程质量管理、测试体系强化、供应链体系优化、治理与风险管控四项重要工作，构建高效、可靠、协同的运营管理体系，全面支撑公司产品高质量交付与业务可持续发展。

在全流程质量管理方面，公司将持续优化从项目启动到产品量产的全流程质量管控体系，加强标准流程建设与过程管控，同步推进数字化建设，升级智能化信息系统以提升生产监控、成本优化、良率提升、产品交付水平；在测试体系强化方面，公司将持续完善工程测试中心，提升自动化测试平台，聚焦客户痛点系统性优化测试方案、提升测试效率，并强化闭环问题回溯机制，以保障产品良率提升与稳定量产，实现兼顾质量与成本的准时交付；在供应链体系优化方面，公司将进一步加强供应链生态建设，深化与核心供应商的长期伙伴关系，围绕先进技术开发与质量提升开展深度合作，提升供应链整体协同效率与应急响应速度，保障高质量产品的稳定供应与业务连续性；在治理与风险管控方面，公司将持续优化治理结构与内控体系，系统性提升运营效率与管理精细化水平，同时建立健全涵盖市场竞争、技术迭代、供应链波动等潜在风险的预警与应对机制，有效防范各类经营风险，保障公司运营稳健与持续发展。

4、人才培养

公司将秉持系统性、前瞻性的人才发展战略，以构建多层次、高素质人才队伍为核心目标，通过引才、育才、励才、留才的全链条机制优化，持续强化组织能力与创新动能。计划将围绕科研创新平台建设、学习资源体系完善、激励政策深化、治理效能提升等多维度协同推进，旨在为公司技术突破、市场拓展与生态构建提供坚实的人才支撑与组织保障。

具体来讲，一是有序开展国家级博士后科研工作站运行，吸引高端科研人才，为团队注入创新活力；二是持续完善员工学习平台，丰富课程资源，加强线上学习与工作实践的紧密结合，助力全员专业与综合素养提升；三是体系化设立季度研发奖、优秀支撑奖、知识产权专项奖等多元奖项，健全项目攻关激励机制，以正向激励激发员工积极性与攻坚动力；四是持续推进管理层治理机制优化，建立高效灵活、快速决策的运作模式，提升整体运营效率和组织活力，保障战略目标有效落实。

五、截至最近一期末，不存在金额较大的财务性投资的基本情况

（一）最近一期末发行人持有的对外投资（包括类金融业务）情况

发行人核算对外投资的报表科目为交易性金融资产。截至 2025 年 12 月 31 日，公司持有的交易性金融资产情况如下：

单位：万元

序号	项目	账面价值	占归属于母公司所有者权益合计比例	财务性投资金额	财务性投资占归属于母公司所有者权益合计比例
1	交易性金融资产	31,140.10	33.00%	-	-
合计		31,140.10	33.00%	-	-

截至 2025 年 12 月 31 日，发行人交易性金融资产全部为安全性高、流动性好、低风险的银行结构性存款，不属于收益波动大且风险较高的金融产品，不属于财务性投资。

（二）自本次发行相关董事会决议日前六个月至今，发行人实施或拟实施的财务性投资及类金融业务的具体情况

本次发行首次董事会决议日为 2026 年 1 月 23 日，前六个月（2025 年 7 月 23 日）至本募集说明书签署之日，公司不存在实施或拟实施的财务性投资及类金融业务的情况。

六、科技创新水平以及保持科技创新能力的机制或措施

（一）公司科技创新水平

公司核心技术来源为自主研发，经过十余年高强度的研发投入，在 FPGA/FPSoC

芯片产品领域形成了丰富的技术成果，并持续在技术和产品攻关方面取得突破，获得了客户的广泛认可，目前已在 FPGA 硬件设计、FPGA 专用 EDA 软件、FPSoC 硬件设计、FPSoC 软件、芯片测试及应用六大领域积累了 39 项核心技术，为公司的业务发展提供了有力的技术支撑。在硬件设计方面，公司是国内首批具有先进制程 FPGA 芯片设计与量产能力的企业之一，形成了完善的产品布局；在软件技术方面，公司自主研发的全流程 FPGA 专用 EDA 软件 TangDynasty、面向 FPSoC 芯片的集成开发环境 FutureDynasty 获得了广泛应用；在 FPGA 芯片测试方面，公司自主开发的工程和量产技术保证了产品具有竞争力的良率和品质；在 FPGA 芯片应用方案方面，公司积累了丰富的高效应用 IP 及参考设计，不断提升对复杂、高性能要求应用场景的支持能力。截至 2025 年 12 月 31 日，公司拥有 138 项已授权专利、68 项计算机软件著作权及 27 项集成电路布图设计专有权。公司掌握的核心技术如下：

序号	核心技术领域	核心技术名称	核心技术来源	应用产品
1	FPGA 硬件技术	FPGA 架构技术	自主研发	FPGA 芯片
2		时钟网络技术	自主研发	FPGA 芯片
3		数据处理与加密技术	自主研发	FPGA 芯片
4		FPGA 芯片安全加载	自主研发	FPGA 芯片
5		高速 SERDES 接口技术	自主研发	FPGA 芯片
6		高速 DDR 接口技术	自主研发	FPGA 芯片
7		高速以太网控制器 EMAC 技术	自主研发	FPGA 芯片
8		车规高可靠性 FPGA 设计技术	自主研发	FPGA 芯片
9		FPGA 芯片 SI/PI 分析技术	自主研发	FPGA 芯片
10		FPGA 芯片封装技术	自主研发	FPGA 芯片
11	FPGA 软件技术	逻辑综合技术	自主研发	FPGA 专用 EDA 软件
12		物理综合技术	自主研发	FPGA 专用 EDA 软件
13		布局布线技术	自主研发	FPGA 专用 EDA 软件
14		时序分析技术	自主研发	FPGA 专用 EDA 软件
15		电路和芯片图示技术	自主研发	FPGA 专用 EDA 软件
16		芯片调试技术	自主研发	FPGA 专用 EDA 软件
17		FPGA 芯片功耗分析技术	自主研发	FPGA 专用 EDA 软件
18	FPSoC 硬件设计技术	系统架构技术	自主研发	FPSoC 芯片
19		SoC 集成技术	自主研发	FPSoC 芯片
20		仿真验证技术	自主研发	FPSoC 芯片

序号	核心技术领域	核心技术名称	核心技术来源	应用产品
21		CPU 低功耗验证技术	自主研发	FPSoC 芯片
22		SoC 原型验证平台技术	自主研发	FPSoC 芯片
23		FPSoC 芯片系统低功耗设计和管理技术	自主研发	FPSoC 芯片
24		FPSoC 芯片内部系统互联技术	自主研发	FPSoC 芯片
25	FPSoC 软件技术	FPSoC 软件集成开发技术	自主研发	FPSoC 软件
26		FPSoC 软件调试技术	自主研发	FPSoC 软件
27		FPSoC 芯片虚拟化技术	自主研发	FPSoC 软件
28	芯片测试技术	FPGA/FPSoC 测试技术	自主研发	FPGA/FPSoC 芯片
29	应用技术	神经网络计算技术	自主研发	FPGA/FPSoC 芯片
30		图像处理技术	自主研发	FPGA/FPSoC 芯片
31		工控应用技术	自主研发	FPGA/FPSoC 芯片
32		RISC-V 多核异构技术	自主研发	FPGA/FPSoC 芯片
33		视频处理技术	自主研发	FPGA/FPSoC 芯片
34		纠错编解码技术	自主研发	FPGA/FPSoC 芯片
35		网络通信技术	自主研发	FPGA/FPSoC 芯片
36		工业以太网技术	自主研发	FPGA/FPSoC 芯片
37		互联总线技术	自主研发	FPGA/FPSoC 芯片
38		精准时间处理技术	自主研发	FPGA/FPSoC 芯片
39		PCIe 总线技术	自主研发	FPGA/FPSoC 芯片

（1）FPGA 硬件设计技术

公司在芯片架构设计、逻辑单元电路、制造工艺适配、高性能 IP、封装设计、可靠性和可测试性设计等领域展开持续的研究和创新。在逻辑单元、信号互联、高性能锁相环技术和时钟网络、高速 SERDES 接口、高速 DDR 接口、高速以太网控制器 EMAC、高精度 ADC、信号完整性（SI）、电源完整性（PI）等方面取得了丰富的技术成果，积累了支持大规模高性能 FPGA 芯片的硬件架构、兼具灵活性与准确性的时钟网络设计、高性能锁相环、支持多协议的高速 SERDES、高带宽低功耗 DDR、高精度 ADC、大规模 FPGA 芯片 SI 及 PI 分析、高可靠性车规芯片设计等关键技术，有效提升了公司 FPGA 产品市场竞争力。

（2）FPGA 专用 EDA 软件技术

TangDynasty（TD）软件是安路科技开发的全流程自主可控 FPGA 集成开发环境，该系统采用自主研发的 HDL2BIT 全流程技术，突破了从前端逻辑综合、物理布局布线、静态时序信息分析，到最终位流生成以及在线调试的一整套 FPGA 用户软件的关键技术难点。公司持续完善该软件系统及算法，实现对不断扩展的产品矩阵和应用场景的高效支持。报告期内，该软件革新布局布线引擎，改进算法与流程，推出自动迭代时序收敛加速功能，显著提升软件处理复杂工程的运行效率、稳定性与易用性；首创实现 Formal 形式化验证等增强型安全功能，通过 ISO26262&IEC61508 双体系最高等级功能安全认证，全力协助客户应对智能化高可靠时代的挑战，加速产品上市进程。

（3）FPSoC 硬件设计技术

公司目前拥有低功耗、高性能两个 FPSoC 芯片系列，积累了包括系统架构技术、SoC 低功耗设计集成技术、CPU 低功耗验证技术、仿真与原型验证技术、内部系统互联与多核调试、芯片安全启动等核心技术。高性能产品集成 64-bit ARM Cortex CPU 或 64-bit RISC-V CPU、FPGA 可编程逻辑、神经网络处理单元 NPU 和图像处理单元 JPU，以高带宽总线互联实现异构处理，配备丰富片上内存与高低速外设接口，具备高灵活性与可扩展性，满足工业、通信、汽车电子、音视广播等领域需求。其中，低功耗设计运用智能功耗管理，依负载动态调整功耗，延长续航；高性能计算依托 NPU/JPU 及 FPGA 与处理器协同的并行处理能力，加速任务执行，应对复杂计算场景。

（4）FPSoC 软件技术

FutureDynasty（FD）软件是安路科技自主开发的面向 FPSoC、内嵌 ARM/RISC-V CPU 的 FPGA 的完整集成开发环境，用于创建、编译、调试和优化在芯片上运行的软件应用程序。FutureDynasty 软件支持 ARM、RISC-V 两种主控 CPU 架构和多种实时操作系统，如 FreeRTOS、RTThread 等，并且提供了丰富的应用程序模板和驱动程序模板，方便开发人员快速上手并开发出复杂的应用。开发人员可以在 FutureDynasty 软件中进行代码编写、编译、链接等操作，并利用其调试工具对程序进行调试和分析，从而提高开发效率，缩短开发周期，同时 FutureDynasty 软件支持多核程序调试，方便用户调试运行在不同 CPU 核上的应用程序。

（5）芯片测试技术

FPGA/FPSoC 芯片测试是确保芯片无功能问题或性能缺陷的关键步骤。随着公司研

发和量产的 FPGA/FPSoC 芯片逻辑规模、性能、集成度、应用要求等不断提高，对测试和良率提升的挑战越来越大。公司基于长期积累的测试技术和工程经验，针对公司日益丰富的 FPGA/FPSoC 芯片产品系列和愈加复杂的测试要求，持续开发信号连接资源测试、高速通信接口测试、RAM 资源测试、短路故障测试、故障快速定位等关键领域的测试技术，致力于提高测试覆盖率和测试效率，降低芯片测试成本，提高产品竞争力。面向先进制程的工艺复杂性结合大规模逻辑芯片的系统复杂性对芯片测试覆盖率与效率提升的更高要求，公司还研发了针对性的动态压力测试、模拟实际场景测试、压力测试实时监控等新型测试方法，保障了高质量的产品交付，有力提升了产品竞争力。

（6）应用技术

FPGA/FPSoC 芯片具有高度的灵活性，使其能够同时适应不断扩展的传统应用场景和快速发展的新兴应用领域，这对参考设计场景覆盖面和灵活度提出了较高要求。公司不仅针对高速通信、信号处理、工业、消费电子等传统应用场景提供了成熟的解决方案，还在人工智能、数据中心与计算、智能驾驶等新兴应用领域进行了方案的积累和扩展。目前已在各相关领域累计开发了约 200 款新颖应用 IP 及参考设计，其中，应用 IP 经过了全面、严格的测试和验证，以软件包的形式集成在自研 EDA 软件中，具有用户界面友好、支持功能仿真、自带时序和位置约束等特点，能够帮助用户快速移植和搭建设计。公司开发的应用方案有效加快了用户的产品设计，缩短了终端用户从产品开发到市场的时间，帮助用户提高了产品研发的效率和竞争力。

（二）公司保持科技创新能力的机制或措施

1、全栈自研的核心技术体系

作为国内领先的 FPGA 芯片设计企业、公司深耕集成电路设计领域十余年，始终将技术创新作为核心发展战略，核心技术来源均为自主研发，已构建了从 FPGA/FPSoC 芯片硬件设计技术、软件技术、芯片测试技术再到芯片应用技术的全栈、全流程技术体系，得到了下游客户的广泛认可。公司核心技术来源为自主研发，报告期内，公司保持高强度研发投入，经过十多年自主研发和技术积累，完善的技术体系和深厚的技术储备，有力支撑了公司在芯片产品丰富度与先进性、全流程 EDA 软件工具支持能力等方面的持续提升，研发与量产的工艺平台快速扩展，是公司未来保持科技创新能力的坚实保障。

2、以市场与客户需求为导向的产品创新机制

公司已建立市场与客户需求导向的产品创新研发机制，将下游需求深度融入产品定义与技术创新全流程，精准捕捉各领域技术趋势与客户核心需求。在应用领域拓展方面，公司将紧密跟踪市场需求和行业发展趋势，技术路线与重点客户中长期产品发展规划对齐，针对不同客户群体和应用场景，开发具有差异化和前瞻性的产品，持续巩固通信、工业、医疗、视频图像处理、消费电子等传统优势市场，并满足新一代网络通信、智能制造、高端仪器、智慧医疗、智能电网、智驾汽车、智算中心服务器等新兴领域的国产替代需求、新型场景应用升级需求，提高产品市场竞争力，扩大产品覆盖范围。

未来，在产品布局拓展方面，公司将进一步优化芯片及软件工具链产品，挖掘培育不同工艺下 FPGA 芯片在服务器、AI 边缘、新型显示等方向的新兴应用和新兴客户，持续提升网络通信、服务器、工控等市场的市占率；在新产品研发和产业化方面，公司未来将着力于平面工艺下 FPGA 产品的升级换代和先进 FinFET 工艺下 FPGA 产品的技术攻关，支持重点客户顺利导入，持续提升销售规模和市占率、完善高端市场产品矩阵，保持产品的持续创新能力。

3、完善的知识产权保护机制

公司将知识产权作为核心战略资产，建立了完善的知识产权管理制度与专业管理团队，实现对核心技术的全方位、多层次保护。公司在 FPGA 芯片设计技术、FPGA 专用 EDA 软件技术、FPGA 芯片测试技术、FPGA 应用方案等方面均取得了众多研究成果，截至报告期末，公司累计申请知识产权 505 项，其中发明专利 295 项；累计获得知识产权授权 334 项，其中发明专利 131 项。公司已将核心技术和专利应用于公司现有产品中，发挥了公司研发能力和技术积累的优势，实现了科技成果与产业的深度融合，体系化的知识产权战略布局为公司产品和服务提供了强有力的技术保障。

在知识产权保护方面，公司是上海市知识产权局认定的“上海市专利工作试点企业”。2025 年，公司依据最新的 GB/T29490-2023《知识产权合规管理体系要求》，完成了知识产权制度合规化升级，并顺利通过了中知（北京）认证有限公司认证审核，实现了知识产权从创造、申请、维护到运用、保护的全流程管理。公司亦高度重视信息安全与隐私保护，逐步建立了完善的信息安全管控体系，获得了 ISO/IEC 27001:2013 信息安全管理体系认证，对信息安全风险管理全流程进行有效控制，保障公司业务活动正常进行。

知识产权管理体系和信息安全管理体系的双重保障将有力保护公司的核心技术壁垒、保持科技创新能力。

4、完善的人才梯队建设与激励机制

专业水平高、技术实力强的研发团队是集成电路设计企业实现长期发展的重要基础。目前，公司已在 FPGA/FPSoC 硬件设计、专用 EDA 软件设计、应用开发、测试品控、生产运营、市场销售等方面拥有复合型、高水平的人才团队，核心技术人员和管理团队长期稳定、高度互补，形成了在技术创新、产品研发、工程品质、市场推广等方面的突出优势，形成了相对完整稳定的研发人才梯队，核心人才荣获多项国家级、省市级荣誉，包括国务院政府特殊津贴、上海市领军人才、上海市青年拔尖人才、上海市优秀技术带头人等荣誉。

未来，公司将继续把人才工作放在首位，将人才培养、选拔与运用视为实现持续发展的关键。公司将继续健全内部考核与晋升制度，选拔和培养优秀人才；重视人才的全方位成长，开展丰富多样、与业务紧密结合的内部培训以及专业化、系统化的外部培训，拓宽员工视野，深化其专业技能；优化多元激励机制，增强团队凝聚力，充分激发员工积极性、主动性、创造性；持续推进管理层建立高效灵活、快速决策的治理机制，以提高整体运营效率。

七、与业务相关的主要固定资产及无形资产

（一）主要固定资产

1、经营设备

发行人的主要生产经营设备包括电子及办公设备。截至 2025 年 12 月 31 日，电子设备的账面价值为 447.57 万元，器具、工具的账面价值为 3,358.25 万元，办公家具的账面价值为 5.82 万元，综合成新率为 34.92%，详细如下

单位：万元

类别	账面原值	累计折旧	账面价值	成新率
电子设备	3,315.47	2,867.90	447.57	13.50%
器具、工具	7,548.37	4,190.13	3,358.25	44.49%
办公家具	52.48	46.66	5.82	11.09%

类别	账面原值	累计折旧	账面价值	成新率
合计	10,916.33	7,104.68	3,811.64	34.92%

2、房屋建筑物

（1）自有物业

截至 2025 年 12 月 31 日，发行人及其子公司不存在自有物业。

（2）租赁物业

根据发行人及其子公司的租赁协议及租赁物业产权证明，截至 2025 年 12 月 31 日，发行人及其子公司使用的租赁物业情况如下：

序号	出租人/ 房屋所有权人	承租人	租赁地址	租赁期限	租赁面积 (m²)	用途	房产证编号
1	华大半导体 ¹	发行人	上海市浦东新区中科路 1867 号 C 座 11-12 层	2023 年 6 月 1 日-2026 年 5 月 31 日	4,646.227	研发及办公	沪（2019）浦字不动产权第 050097 号
			上海市浦东新区中科路 1867 号 C 座 8 层	2023 年 2 月 1 日-2026 年 1 月 31 日	2,249.08	研发及办公	
			上海市浦东新区中科路 1867 号 A 座一层	2023 年 1 月 1 日-2025 年 12 月 31 日	38	研发	
2	建信人寿保险股份有限公司	维德青云	成都市高新区天府四街 300 号财智中心 6 栋 B 座 20 层 2002 号、22 层 2202 号	2022 年 12 月 1 日-2027 年 11 月 30 日	2992.44	办公	川（2020）成都市不动产权第 0414200 号 川（2020）成都市不动产权第 0414176 号
3	深圳市中禾润投资有限公司	发行人	深圳市南山区南头街道马家龙社区艺园路 139 号唐商科技大厦 A 座 26 层 2601/2602 单元	2025 年 12 月 1 日-2028 年 11 月 30 日	984.77	研发	粤（2020）深圳市不动产权第 0215745
4	上海中图物业管理有限公司	发行人	上海市虹口区纪念路 500 号 5 幢 202 室	2025 年 12 月 1 日-2030 年 11 月 30 日	56	办公	沪房虹字第 00583 号
5	杨峰	发行人	北京市昌平区回龙观镇金燕龙大厦 8 层 815 室	2025 年 11 月 1 日-2026 年 10 月 31 日	41.06	办公	X 京房权证昌私字第 323951 号
6	程建	发行人	山东省济南市高新区银丰财富广场 A 座 901	2025 年 11 月 19 日-2027 年 11 月 18 日	325.35	办公	鲁 2020 济南市不动产权第 0147716 号

序号	出租人/房屋所有权人	承租人	租赁地址	租赁期限	租赁面积(m ²)	用途	房产证编号
7	陈世忠、方虹	发行人	北京市西城区裕民路18号北环中心A座1702号房	2025年3月1日-2026年4月10日 ²	241.51	办公	X京房权证西私字第008401号
8	汪灵江	发行人	深圳市福田区深南中路竹子林求是大厦西座1301、1302、1303、1305	2025年3月26日-2027年3月25日	236.25	办公	深房地字第3000373418号、深房地字第300373417号、深房地字第3000373416号、深房地字第3000373419号
9	余斌	发行人	深圳市福田区深南中路竹子林求是大厦西座1306	2025年3月26日-2027年3月25日	36.67	办公	深房地字第3000373422号
10	北京茅台贸易有限公司	发行人	北京市西城区北三环中路29号院3号楼2002-2003	2025年12月15日-2028年12月14日	321.88	办公	京（2025）西不动产权第0013891号

注1：发行人已与出租方华大半导体签订续租协议，租期至2029年1月31日

注2：发行人未来将不续租该租赁物业

截至2025年12月31日，发行人及其子公司的租赁物业中存在租赁物业未办理租赁备案登记的情形。根据现行有效的《民法典》（中华人民共和国主席令第45号）第七百零六条之规定，当事人未依照法律、行政法规规定办理租赁合同登记备案手续的，不影响合同的效力。经查验相关房产租赁的合同/协议等文件，该等房产租赁之相关租赁合同/协议均未约定以办理租赁合同备案登记为合同/协议生效条件，出租方未就该等房屋租赁与发行人及其相关子公司产生任何纠纷或争议，该等房产租赁合同/协议对合同/协议双方均具有法律约束力，且已切实履行，不会因未办理租赁登记备案而导致租赁违约风险。截至2025年12月31日，发行人不存在因租赁合同未办理租赁备案手续而受到行政处罚的情况。

综上所述，发行人租赁合同未办理租赁备案手续的情况不会对本次向特定对象发行构成实质障碍。

（二）无形资产

1、土地使用权

截至2025年12月31日，发行人及其子公司无土地使用权。

2、商标

截至 2025 年 12 月 31 日，发行人及其子公司共拥有 93 项注册商标。具体详见附表 1。

3、专利

截至 2025 年 12 月 31 日，发行人及其子公司拥有 131 项发明专利、7 项实用新型专利，具体情况详见附表 2。

4、计算机软件著作权

截至 2025 年 12 月 31 日，发行人及其子公司共拥有 68 项计算机软件著作权，具体情况详见附表 3。

5、作品著作权

截至 2025 年 12 月 31 日，发行人及其子公司拥有 8 项作品著作权，具体情况详见附表 3。

6、集成电路布图设计专有权

截至 2025 年 12 月 31 日，发行人及其子公司拥有 27 项集成电路布图设计专有权，具体情况详见附表 4。

7、域名

截至 2025 年 12 月 31 日，发行人及其子公司拥有 4 项境内已备案的域名，详见附表 5。

八、上市以来发生的重大资产重组情况

上市以来，公司不存在重大资产重组情况。

九、境外生产经营和拥有资产情况

（一）境外主体基本情况

公司在境外拥有 2 家控股子公司，分别为恒海兄弟和奋斗科技。公司境外主体经营

规模较小，截至 2025 年 12 月 31 日，其基本情况如下：

1、恒海兄弟

基本情况如下：

公司名称	恒海兄弟半导体有限公司（H&H BROTHER SEMICONDUCTOR CO., LIMITED）
商业登记编号	63784980
注册地址	Room 1911, Lee Garden One, 33 Hysan Avenue, Causeway Bay, Hong Kong
公司类型	私人公司
成立日期	2014 年 9 月 3 日
股东及股本结构	安路科技持有 2,000,000 股，持股比例 100%

2、奋斗科技

奋斗科技基本情况如下：

公司名称	奋斗科技私人有限公司（STRIVIONTECH PTE. LTD.）
商业登记编号	202545981E
注册地址	8 Wilkie Road, #03-01, Wilkie Edge Singapore 228095
公司类型	私人公司
成立日期	2025 年 10 月 15 日
股东及股本结构	维业达持有 10,000 股，持股比例 100%

（二）境外资产情况

1、商标

截至 2025 年 12 月 31 日，公司及其子公司拥有 7 项境外注册商标。

2、专利

截至 2025 年 12 月 31 日，公司及其子公司并未拥有尚在有效期内已获授权的境外专利。

十、同业竞争情况

报告期内，发行人无控股股东、实际控制人，不存在与控股股东或实际控制人的同业竞争的情形。

（一）公司同业竞争的情况

发行人的主营业务为 FPGA、FPSoC 芯片和专用 EDA 软件等产品的研发、设计和销售。

截至 2025 年 12 月 31 日，发行人第一大股东为华大半导体。华大半导体及其下属控制的其他集成电路企业从事模拟芯片、集成电路封测业务，部分子公司还从事通用处理器芯片以及 ASIC/ASSP 芯片等数字芯片业务，但均不涉及 FPGA、FPSoC 芯片和专用 EDA 软件等产品的研发、设计和销售，与发行人之间不存在同业竞争及潜在同业竞争。此外，发行人首次公开发行股票并上市时，华大半导体已出具关于避免同业竞争的承诺函，该承诺在华大半导体作为安路科技第一大股东期间持续有效。

（二）避免同业竞争的承诺

发行人首次公开发行股票及上市时，华大半导体作为发行人的第一大股东已出具《关于避免同业竞争的承诺函》，具体内容为“1、截止本承诺函出具之日，本公司及本公司控制的企业组织目前未从事与安路科技构成同业竞争的业务（指业务相同或近似等经济行为，包括但不限于未单独或连同、代表任何人士、商号或公司（企业、单位），发展、经营或协助经营、参与、从事相关业务，下同）。本公司及相关企业目前与安路科技不存在同业竞争。2、本公司及相关企业未来将不会参与（包括直接或间接等方式）任何与安路科技构成同业竞争的业务，也不会生产与安路科技构成竞争的产品；本公司及相关企业不会直接或间接控股从事与安路科技构成同业竞争的业务的的企业（以下简称“竞争企业”），或以其他方式拥有竞争企业的控制性股份、股权或权益。3、若本公司及相关企业在业务来往中可能利用自身优势获得与安路科技构成同业竞争的业务机会时，则在获取该机会后，将在同等商业条件下将其优先转让给安路科技或者纳入到安路科技进行经营；若安路科技不受让该等项目，本公司及相关企业将在该等项目进入实施阶段之前整体转让给其他非关联第三方，而不就该项目进行实施。4、本公司承诺，自本承诺函出具之日起，本公司及相关企业不会以任何方式为与安路科技竞争或可能竞争的企业、机构或其他经济组织提供专有技术、提供销售渠道、客户信息等商业机密以

及提供任何资金、业务、技术和管理等方面的帮助。5、对于本公司通过直接或间接方式所控制的企业，本公司将通过派出机构和人员（包括但不限于董事、总经理）以及控制关系使该等企业履行在本承诺中的义务。6、如本公司及相关企业违反上述承诺，本公司将立即停止或安排停止与安路科技构成竞争之业务，并采取必要措施予以纠正补救。同时，安路科技有权采取（1）要求本公司及相关企业立即停止同业竞争行为，和/或（2）要求本公司及相关企业赔偿相应损失等措施。7、以上承诺在本公司作为安路科技第一大股东期间持续有效。”

十一、发行人及其董事、监事、审计委员会委员、高级管理人员等相关主体的合法合规情况

公司董事、监事、审计委员会委员和高级管理人员最近三年不存在受到中国证监会行政处罚，或者最近一年受到证券交易所公开谴责的情形。

公司及董事、监事、审计委员会委员和高级管理人员不存在因涉嫌犯罪正在被司法机关立案侦查或者涉嫌违法违规正在被中国证监会立案调查的情形。

公司第一大股东最近三年不存在严重损害上市公司利益或者投资者合法权益的重大违法行为。

公司最近三年不存在严重损害投资者合法权益或者社会公共利益的重大违法行为。

第二章 本次证券发行概要

一、本次发行的背景和目的

（一）本次向特定对象发行的背景

1、国家政策持续利好，推动行业高质量发展

集成电路是信息产业发展的核心，是支撑经济社会和保障国家信息安全的战略性、基础性和先导性产业。集成电路设计属于发改委《产业结构调整指导目录（2024 年本）》中明确的鼓励类产业，为推动集成电路产业高质量发展，近年来国家密集出台了多项政策。2024 年 7 月中共中央通过《关于进一步全面深化改革推进中国式现代化的决定》，提出要抓紧打造自主可控的产业链供应链，健全强化集成电路等重点产业链发展体制机制，全链条推进技术攻关、成果应用。2025 年 10 月二十届四中全会审议通过了《中共中央关于制定国民经济和社会发展第十五个五年规划的建议》，提出要完善新型举国体制，全链条推动集成电路、工业母机、高端仪器等重点领域关键核心技术攻关取得决定性突破。

在国家政策的鼓励及推动下，我国集成电路产业呈现快速发展态势。根据中国半导体行业协会统计，2024 年中国集成电路产业销售额约 15,202 亿元，同比增长约 25.9%。其中，设计业销售额 7,852 亿元，同比增长 43.5%；制造业销售额为 4,200 亿元，同比增长约 15.4%；封装测试业销售额 3,150 亿元，同比增长 6.2%。

2、传统和新兴应用需求持续增加，FPGA 市场发展空间广阔

FPGA 具有独特的现场可编程灵活性、出色的并行计算能力以及超低延时的实时处理速度等特点，不仅可以提升数据处理效率、加速算法迭代，还能高效处理各类设备间的信息交互，被誉为电子设计领域的“万能芯片”，广泛应用于包括网络通信、工业应用、智慧医疗、视频图像处理、电力系统等对国民经济有重要影响的传统市场，以及数据中心、边缘计算、智驾汽车、机器人等快速发展的人工智能新兴市场，具有稳定的应用需求和广阔的发展前景。

随着新一代 6G 网络的部署和规划以及广泛领域全面智能化的快速推进，FPGA 芯片传统应用市场如网络通信、工业应用等领域的需求有望恢复增长。与此同时，人工智

能大模型的技术突破正推动数据中心、边缘计算、具身智能、智驾汽车、智慧医疗等新兴领域蓬勃发展，这些领域对数据处理提出了高性能低延迟计算、高效能数据传输、高精度实时控制等的要求，促使 FPGA 行业加速推出高品质新产品。受传统和新兴应用需求增长驱动，FPGA 芯片市场规模有望进入新的增长周期，市场需求将持续强劲，行业增长空间广阔。根据 MarketsandMarkets 机构数据，2030 年全球 FPGA 市场规模预计将超过 190 亿美元，2025 年至 2030 年复合增长率约 10.5%。

3、FPGA 芯片架构迈入 Chiplet 时代以持续提供更高算力与性能

随着通用人工智能技术的发展，终端市场对数据采集、传输与处理的要求进一步提升，数据处理模式进一步向高吞吐、低延迟、高可靠与高智能的方向演进，尤其在追求天地一体化及人工智能融合的新一代无线通信设备、开启网络确定性传输与低延迟新时代的时间敏感网络（TSN）工业通信系统、承担特定计算密集型任务的数据中心、需实时处理高频探头数据的医疗影像设备以及实时处理高清音视频流的多媒体广播系统等复杂应用场景中体现明显。为了应对日益升级的计算需求，FPGA 正向先进制程和芯粒异构集成（基于 Chiplet 等技术）方向发展，从单纯的逻辑控制器转变为连接物理世界与数字智能的关键硬件桥梁。

FPGA 芯片逻辑阵列容量越大，可以搭配的 DSP 运算能力、RAM 存储能力以及接口速率就越高，能实现的应用功能就越强大、越复杂。通过先进制造工艺和 Chiplet 集成可以实现超大规模 FPGA 的可持续发展。新一代无线通信、数据中心运算和存储加速、人工智能边缘计算、医疗影像智能分析等高端应用场景数据处理需求较为复杂，通常数据量巨大或者需要同时做到极低的时延和较高的算力，同时产品生命周期通常长达 10 年以上甚至能到 20 年，超大规模 FPGA 可以满足高端领域复杂数据处理需求，随着 AI 落地应用与智能化产业的推进，超大规模 FPGA 芯片具有较大的市场空间和增长潜力。

4、国际贸易摩擦加剧，国产替代成为必然趋势

随着我国集成电路行业的迅速发展以及市场需求的不断增长，中国已成为全球最大的集成电路消费市场。但我国集成电路领域的自给率较低，根据 Tech Insights 机构数据，2023 年中国芯片自给率仅为 23%，部分核心芯片产品严重依赖进口。根据我国海关总署数据，2024 年我国芯片进口金额高达 3,856 亿美元，贸易逆差达 2,261 亿美元，连续多年成为第一大进口商品。同时国际贸易摩擦的持续加剧进一步提升了集成电路实现国

产替代的紧迫性和必要性，国内半导体供应链国产化进程不断加快和深化，构建国内集成电路产业链协同和升级已成为行业必然发展趋势。

（二）本次向特定对象发行的目的

1、持续加大研发投入，提升研发效率与技术能力，追赶国际先进水平

半导体芯片设计行业属于技术、资金密集型行业，具有技术迭代快、研发投入大、人才要求高等特点。公司所处 FPGA 芯片设计行业具有更明显的研发周期长、产品开发复杂度高等特征，国外 FPGA 龙头公司深耕行业多年，在产品和技术研发上投入了大量资金，国内公司与国外领先同行业公司整体仍有一定差距。

公司本次募投项目将重点开展 FPGA 技术攻关和新产品研发，募集资金拟用于先进工艺平台超大规模 FPGA 芯片研发项目、平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目，通过购置研发所需的先进设备和其他 IP、软件资源，提高研发团队技术水平，进一步增强公司的研发实力，追赶国际先进水平，推动公司长远发展。

2、全面提升公司产品竞争力，进一步丰富公司产品布局

随着下游应用领域不断拓展、客户需求不断增多、行业竞争日益加剧，公司产品的种类、功能和性能均有待进一步提升以应对新的市场挑战和机遇。

公司本次募集资金拟用于开发超大规模 FPGA 芯片并对现有产品进行迭代升级，将通过推出一系列 FPGA、FPSoC 新产品，构建新的业务及利润增长点，进一步拓宽公司产品的应用领域，优化产品结构，加强与下游应用市场的客户合作，提升市场占有率，为公司未来持续高水平发展奠定坚实基础。

3、充分利用资本市场增强资本实力，提升持续盈利能力

通过本次向特定对象发行股票，公司将借助资本市场平台增强资本实力、优化资产负债结构，进一步提升公司的产业化水平和盈利能力。从公司长期战略发展角度，本次发行将有助于公司充分发挥上市公司平台优势，在产品布局、业务开拓、人才引进及技术研发创新等方面实现优化，持续提升业务深度及产业化水平，敏锐把握市场发展机遇，实现公司主营业务的可持续发展，显著增强公司的核心竞争力，为股东提供良好的回报并创造更多的经济效益与社会价值。

二、发行对象及与发行人的关系

（一）发行对象基本情况

本次发行的发行对象为不超过 35 名（含 35 名）符合法律法规规定的特定对象，包括证券投资基金管理公司、证券公司、信托公司、财务公司、资产管理公司、保险机构投资者、合格境外机构投资者以及其他符合法律法规规定的法人、自然人或其他机构投资者等。证券投资基金管理公司、证券公司、合格境外机构投资者、人民币合格境外机构投资者以其管理的 2 只以上产品认购的，视为一个发行对象；信托公司作为发行对象的，只能以自有资金认购。

发行对象将在本次向特定对象发行股票申请获得中国证监会的注册文件后，遵循价格优先等原则，由公司董事会及其授权人士根据股东会授权与保荐机构（主承销商）协商确定。若国家法律、法规对向特定对象发行股票的发行对象等有最新规定，公司将按最新规定进行调整。所有发行对象均以现金方式认购本次发行的股票。

（二）发行对象与公司的关系

截至本募集说明书签署之日，本次发行的发行对象尚未确定，因而无法确定发行对象与公司的关系。公司将在发行竞价结束后公告披露发行对象与公司之间的关系。

三、本次发行的方案概要

（一）发行股票的种类和面值

本次向特定对象发行的股票种类为境内上市人民币普通股（A 股），每股面值为人民币 1.00 元。

（二）发行方式和发行时间

本次发行采取向特定对象发行股票方式，公司将在中国证监会同意注册之日起 12 个月内择机向特定对象发行股票。

（三）定价基准日、发行价格和定价原则

本次向特定对象发行 A 股股票采取询价发行方式，定价基准日为发行期首日，发行价格不低于定价基准日前二十个交易日公司股票交易均价的 80%。上述均价的计算公

式为：定价基准日前二十个交易日股票交易均价=定价基准日前二十个交易日股票交易总额/定价基准日前二十个交易日股票交易总量。

若公司股票在该 20 个交易日内发生因派息、送股、配股、资本公积转增股本等除权、除息事项引起股价调整的情形，则对调整前交易日的交易价格按经过相应除权、除息调整后的价格计算。在定价基准日至发行日期间，公司如发生派息、送股、资本公积转增股本等除权、除息事项，则本次发行的发行底价将作相应调整。

调整方式为：

假设调整前发行价格为 P_0 ，每股送股或转增股本数为 N ，每股派息/现金分红为 D ，调整后发行价格为 P_1 ，则：

派息/现金分红： $P_1 = P_0 - D$

送股或转增股本： $P_1 = P_0 / (1 + N)$

两项同时进行： $P_1 = (P_0 - D) / (1 + N)$

最终发行价格将在本次发行通过上交所审核并取得中国证监会同意注册后，按照相关法律、法规、规章及规范性文件的规定和监管部门的要求，由公司董事会及其授权人士根据公司股东大会的授权与保荐机构（主承销商）按照相关法律、法规和规范性文件的规定及发行对象申购报价情况，遵照价格优先等原则协商确定，但不低于前述发行底价。

（四）发行数量

本次发行的股票数量按照募集资金总额除以发行价格确定，同时本次发行股票数量不超过本次向特定对象发行前公司总股本的 30%，即本次发行不超过 120,254,810 股（含本数），最终发行数量上限以中国证监会同意注册的发行数量上限为准。在前述范围内，最终发行数量由公司股东大会授权董事会根据发行时的实际情况，与本次发行的保荐机构（主承销商）协商确定。

若公司股票在定价基准日至发行日期间发生送股、资本公积金转增股本或因其他原因导致本次发行前公司总股本发生变动及本次发行价格发生调整的，则本次发行数量将根据中国证监会、上交所相关规则作相应调整。最终发行股票数量以中国证监会同意注册的数量为准。

（五）限售期

本次向特定对象发行的股票自发行结束之日起六个月内不得转让。本次发行结束后，因公司送红股、资本公积转增股本等原因增加的公司股份，亦应遵守上述限售期安排。限售期届满后按中国证监会及上交所的有关规定执行。

上述限售期届满后，该等股份的转让和交易将根据届时有效的法律法规及中国证监会、上交所的有关规定执行。法律、法规对限售期另有规定的，依其规定。

四、本次发行的募集资金投向

本次向特定对象发行股票募集资金总额预计不超过 126,237.88 万元（含 126,237.88 万元），扣除发行费用后的募集资金净额拟投资于以下项目：

单位：万元			
序号	项目名称	投资总额	拟投入募集资金金额
1	先进工艺平台超大规模 FPGA 芯片研发项目	73,522.90	72,600.58
2	平面工艺平台 FPGA&FPSoC 芯片升级和产业化项目	58,805.66	53,637.30
合计		132,328.56	126,237.88

在本次发行募集资金到位前，公司可根据募集资金投资项目的实际情况以自有或自筹资金先行投入，并在募集资金到位后按照相关法律、法规规定的程序予以置换。

本次发行募集资金到位后，若扣除发行费用后的实际募集资金净额少于拟投入募集资金总额，在本次发行募集资金投资项目范围内，公司将根据实际募集资金数额，按照项目的轻重缓急等情况，调整并最终决定募集资金的具体投资项目、顺序及各项目的具体投资额，募集资金不足部分由公司自筹解决。

若本次向特定对象发行募集资金总额因监管政策变化或发行注册文件的要求予以调整的，则届时将相应调整。

五、本次发行是否构成关联交易

截至本募集说明书签署之日，公司本次向特定对象发行尚无确定的发行对象，因而

无法确定发行对象与公司的关系，也无法确定最终是否存在因关联方认购公司本次向特定对象发行股票构成关联交易的情形。发行对象与公司之间的关系及是否构成关联交易将在本次向特定对象发行结束后公告的《发行情况报告书》中予以披露。

六、本次发行是否将导致公司控制权发生变化

本次发行前，公司无实际控制人，公司第一大股东为华大半导体有限公司，截至报告期末持有公司股份数为 11,669.12 万股，占发行前总股本的 29.11%。

本次向特定对象发行股票上限为 120,254,810 股（含本数），本次发行完成后公司仍无实际控制人。因此，本次发行不会导致公司的控制权发生变化。

七、本次发行方案取得有关主管部门批准的情况以及尚需呈报批准的程序

本次向特定对象发行的方案及相关事项已经公司第二届董事会第十五次会议、2026 年第一次临时股东会审议通过，已获得上海证券交易所审核通过以及中国证监会同意注册。

八、本次发行股票方案的实施是否可能导致股权分布不具备上市条件

本次发行完成后，公司社会公众股东合计持股比例将不低于公司总股本的 25%，公司仍满足《公司法》《证券法》及《上市规则》等法规规定的股票上市条件。本次发行不会导致公司股权分布不具备上市条件。

九、本次发行符合《证券期货法律适用意见第 18 号》第四条“理性融资、合理确定融资规模”规定

本次向特定对象发行股票的股票数量按照募集资金总额除以发行价格确定，同时本次发行股票数量不超过本次发行前总股本的 30%，即本次发行不超过 120,254,810 股（含本数），未超过本次发行前总股本的 30%。

根据立信会计师事务所（特殊普通合伙）出具的信会师报字[2021]第 ZA15786 号验

资报告验资确认，截至 2021 年 11 月 9 日止，公司募集资金净额为 120,064.25 万元。本次再融资项目相关议案于 2026 年 1 月 27 日召开首次董事会审议通过，本次发行董事会决议日距离 IPO 募集资金到位日不少于 18 个月。

本次募集资金投资项目将有助于公司推动国产 FPGA 芯片进入基于 Chiplet 的超大规模时代，追赶国际先进技术水平，满足下一代无线通信、数据中心、精密仪器、硬件仿真等高端市场对超大规模 FPGA 的迫切需求。同时，项目的实施可丰富公司的产品矩阵，满足智算服务器、智驾汽车、智能电网、边缘计算等新场景和新兴市场对于 FPGA 芯片功能的需求。

截至 2025 年 12 月末，公司 IPO 募集资金净额为 120,064.25 万元，募集资金均已使用完毕。

因此，本次发行符合“理性融资，合理确定融资规模”的要求。

十、募集资金未直接或变相用于类金融业务的情况

公司不存在开展类金融业务的情况，本次募集资金未直接或变相用于类金融业务。

第三章 董事会关于本次募集资金使用的可行性分析

一、本次募集资金投资项目的概况

本次向特定对象发行股票募集资金总额预计不超过 126,237.88 万元（含 126,237.88 万元），扣除发行费用后的募集资金净额拟投资于以下项目：

单位：万元

序号	项目名称	投资总额	拟投入募集资金金额
1	先进工艺平台超大规模 FPGA 芯片研发项目	73,522.90	72,600.58
2	平面工艺平台 FPGA&FPSoC 芯片升级和产业化项目	58,805.66	53,637.30
合计		132,328.56	126,237.88

在本次发行募集资金到位前，公司可根据募集资金投资项目的实际情况以自有或自筹资金先行投入，并在募集资金到位后按照相关法律、法规规定的程序予以置换。

本次发行募集资金到位后，若扣除发行费用后的实际募集资金净额少于拟投入募集资金总额，在本次发行募集资金投资项目范围内，公司将根据实际募集资金数额，按照项目的轻重缓急等情况，调整并最终决定募集资金的具体投资项目、顺序及各项目的具体投资额，募集资金不足部分由公司自筹解决。

若本次向特定对象发行募集资金总额因监管政策变化或发行注册文件的要求予以调整的，则届时将相应调整。

二、本次募集资金投资项目的基本情况和经营前景

（一）项目基本情况

1、先进工艺平台超大规模 FPGA 芯片研发项目

根据无线通信、人工智能等领域对于大容量 FPGA 的发展需求，本项目拟在先进 FinFET CMOS 工艺平台上开发超大规模 FPGA 芯片系列，重点攻克超大规模 FPGA 芯片架构、新一代高速接口和通信协议 IP、2.5D 封装和测试、支持超大规模 FPGA 芯片的全流程 EDA 软件等技术。本项目拟完成 Single-Die 和 Multi-Die 的多款产品研发，芯

片架构设计支持基于 Chiplet 的 2.5D Multi-Die 封装，支持扩展到 4KK 以上逻辑单元规模，满足下一代无线通信、数据中心、精密仪器、硬件仿真等领域对于超大规模 FPGA 的需求。

2、平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目

本项目将依托公司现有芯片产业化基础，紧贴行业头部客户新需求，在平面 Planar CMOS 工艺平台上开展 FPGA 和 FPSoC 系列芯片的产品升级优化，重点研发支持新型总线协议和多通道高精度 ADC 的 FPGA 芯片、支持高可配置 SERDES 和新一代 DDR 接口的 FPGA 芯片、支持实时工业互联网协议和国密标准安全功能的 FPSoC 芯片，完成多款新产品在目标市场的产业化并积极拓展海外市场。本项目将进一步丰富公司产品矩阵，满足智算服务器、智驾汽车、智能电网、边缘计算等市场应用新需求和国产供应链诉求，推动国产工艺的技术升级和性能提升，加速我国半导体产业自主可控进程，为构建安全可靠的电子信息产业生态奠定坚实基础。

（二）项目实施的必要性

1、推动国产 FPGA 芯片进入基于 Chiplet 的超大规模时代，追赶国际先进水平

近年来，人工智能、新一代通信等技术迅猛发展，海量数据的处理需求日益旺盛，为了满足应用端对算力和带宽不断增长的诉求，FPGA 芯片作为高端数据处理和传输芯片正加快向更高密度、更高通信带宽的方向发展。受限于工艺良率和性能瓶颈，单个裸芯片的 FPGA 芯片逻辑阵列容量极限为 2KK 级别，已无法满足应用端对高密度的追求，采用 Chiplet 封装形式可将多个裸芯片封装成一颗芯片以提供更高密度的 FPGA 产品，从良率、性能、可靠性、成本等角度提高 FPGA 芯片的综合效益。

早在 2011 年，国际 FPGA 龙头企业 Xilinx 创新性发布了半导体行业首颗基于台积电 2.5D Chiplet 封装技术的 FPGA 产品，用 4 个 28nm 工艺裸芯片合封达到 2KK 逻辑单元规模，标志着境外厂商 FPGA 芯片进入 Chiplet 超大规模时代。2023 年，AMD(Xilinx) 发布了专门针对硬件仿真市场的全球最大 18KK 逻辑容量 FPGA。在超大规模 FPGA 芯片领域，国外厂商 AMD(Xilinx)、Altera 凭借其深厚的技术积累、广泛的市场布局以及持续的创新投入，长期以来具有垄断性的市场地位，国产厂商受制于工艺和技术瓶颈，在超大规模 FPGA 芯片的硬件和软件全自主研发领域仍处于起步阶段。

随着全球贸易局势持续紧张、半导体供应链全球分工的体系日益动荡，为缓解长期以来对国外半导体技术和供应链的过度依赖，国家采取了一系列举措大力推动集成电路产业实现高质量自主化发展。其中，FPGA 产业作为国内集成电路产业的重要一环，正加速向国产自主可控的趋势迈进。本次募投项目的顺利实施将推动国产 FPGA 芯片进入基于 Chiplet 的超大规模芯片时代，追赶国际先进技术水平，保障 FPGA 芯片及其下游产业供应链安全。

2、满足下一代无线通信、数据中心、精密仪器、硬件仿真等高端市场对超大规模 FPGA 的迫切需求

超大规模 FPGA 芯片在无线通信设备、数据中心、精密仪器、硬件仿真等电子工业的高端应用领域发挥着举足轻重的作用。无线通信领域，从 3G、4G、5G 到未来的 6G，高端 FPGA 芯片始终是无线通信设备的首选主力芯片；数据中心领域，数据存储从本地到云端，智能网卡从 Smart NIC 到 AI NIC，都有 FPGA 芯片在各个节点分担和加速 CPU、GPU、Switch/Link 的大量数据处理任务；精密仪器领域，随着人工智能技术的爆炸性发展，医疗设备、半导体设备、测试示波器、信号分析仪等都在规划采用超大规模 FPGA 芯片，各项性能指标要求日益提高；硬件仿真领域，高性能计算 GPU 芯片、手机 SoC 芯片、AI 电脑用 CPU 芯片、数据中心用 CPU 芯片等各种复杂芯片研发，均依赖基于 FPGA 芯片搭建的大型硬件仿真器进行功能、系统的原型验证和硬件功能仿真。根据 Marketsandmarkets 机构数据，2025 年至 2030 年 16nm 以下先进工艺 FPGA 芯片市场规模将从 48.54 亿美元增长到 87.12 亿美元，复合年均增长率达 12.4%，高于行业平均增速，市场空间广阔。在当前的国际形势下，FPGA 芯片高端应用领域已经或者即将面临无芯可用的问题，国产替代迫在眉睫。

本次募投项目研发的超大规模 FPGA 芯片将解决下一代无线通信、数据中心、精密仪器、硬件仿真等高端应用市场芯片自主供应问题。公司将充分发挥后发优势，根据国内行业头部客户的路标规划定义新产品规格，利用 FPGA 芯片高性能、高灵活性、开发周期短的特点，协助国内客户快速推出具有综合竞争力的新产品，更好地适应万物互联及人工智能快速发展带来的创新挑战、算力挑战和功耗挑战，有力支撑国家电子信息产业链的安全与繁荣，推动产业的长远发展。

3、丰富公司的产品矩阵，满足智算服务器、智驾汽车、智能电网、边缘计算等新场景和新兴市场对于 FPGA 芯片功能的需求

在信息技术深度发展和全面应用的过程中，云计算、大数据等数字技术主导的技术群落应运而生，各领域的数字化、网络化和智能化进入加速推进阶段，FPGA 芯片具有高度灵活的特点，平面工艺节点能够较好平衡芯片性能、功耗及成本，成为众多新场景应用的优先选择。随着平面工艺平台 FPGA 芯片应用边界逐步拓展，各类新场景也对芯片功能迭代升级提出了进一步的要求。智算服务器领域，随着数据处理量级爆炸式增长，对 FPGA 芯片在不同接口、协议、设备之间的数据转换、传输和通信的要求显著提升，需更新迭代以配合减小信号损耗和噪声干扰，从而提高信号质量；智能驾驶领域，随着智能汽车配备自动驾驶多模态融合感知、立体感智能显示屏、智慧大灯、增强现实抬头显示系统等新功能，FPGA 芯片接口转换、图形处理、IO 速率和数量、MIPI 硬核等方面亦需同步升级以支持新功能的稳定运转；智能电网领域，FPGA 芯片全产业链国产化诉求强烈，同时对实时数据处理及分析的能力要求亦进一步提升；边缘计算领域，随着生成式 AI 向边缘侧加速部署，对 FPGA 芯片低功耗、毫秒级响应与多源异构数据处理能力的诉求持续增强。根据 Marketsandmarkets 机构数据，2025 年 20nm-90nm 平面工艺节点 FPGA 芯片市场规模达 54.99 亿美元，2030 年预计将增长到 88.21 亿美元，复合年均增长率 9.9%，为 FPGA 行业最大细分市场，应用领域广泛，需求旺盛。

公司在 FPGA 领域拥有长期的技术和客户积累，本次募投项目将基于平面工艺平台推出三款以上新产品型号，在逻辑规模、硬核 IP 功能、高性能接口协议、国密标准安全功能、性能功耗、国产工艺平台应用等方面升级 FPGA 和 FPSoC 芯片规格指标，为广泛下游应用以及不断出现的新兴应用提供更契合其使用需求的丰富产品选择。通过为国内外客户提供高性价比的 FPGA、FPSoC 芯片产品组合，降低导入成本，提高客户粘性，从而有力推动公司营业收入的增长，为公司带来良好的经济回报。

4、促进从晶圆生产、封装测试到 EDA、IP 全国产产业链的生态建设和能力提升

国际领先的晶圆厂、封测厂、EDA、IP 供应商是与集成电路设计企业共同成长与发展起来的，在工艺技术、质量管控、成本与良率、量产经验等方面均具有较明显的先发优势。国内半导体制造和服务产业链起步较晚，在高端芯片设计的性能指标、制造良率、EDA 软件支持、IP 先进性、芯片可靠性等方面尚与国际领先企业存在一定差距，需要与芯片设计企业合作，共同促进技术进步和产业发展。

实现国产 FPGA 芯片设计高水平自主可控，将惠及国内集成电路产业链，形成快速发展的正向循环，为集成电路产品 and 应用不断创新迭代提供重要支撑。在制造、封测领域，FPGA 作为高端通用芯片，具有大量的存储电路、阵列化的版图形状、多样性的电路形态和严格的性能要求，其制造过程涉及集成电路产业代表性的高端芯片技术，对供应链工艺技术、可靠性、成本等要求较高，FPGA 芯片在国内生产将助力制造、封测厂商提升技术水平和质量管控能力。在 EDA 领域，因包含多种类型晶体管、电路、金属线和各类硬核 IP，FPGA 芯片是 EDA 软件迭代的理想实验芯片，同时在国内晶圆厂制造有助于国产 EDA 软件针对工艺调整算法、提高准确性。在 IP 领域，FPGA 芯片内部集成了大量接口、控制和运算 IP 以提高通用性，芯片设计企业将与国内 IP 厂商合作开发适配国产工艺的特色 IP，有力推动 IP 国产化进程。

本次募投项目将积极布局国产供应链，加强公司供应链体系安全性与业务连续性，建设“设计—制造—封装—应用”国产化链条，充分发挥协同效应，推动全国产制造链生态的高质量发展。

5、完善公司的技术布局，提升公司竞争力和市场份额

本次募投项目实施过程中，公司将在 FPGA 芯片设计、制造、测试等多个环节进行技术升级和攻关，有助于公司在超大规模 FPGA 架构设计、新一代高速接口和通信协议 IP 研发、先进封装与测试技术研发、全流程 EDA 软件研发等领域实现规格创新和技术突破，有效提升公司在先进、前沿及新兴领域的知识产权和技术积累，持续培养高水平创新人才，为公司在未来市场竞争中保持领先地位奠定坚实的基础，提高公司产品竞争力和毛利率水平。同时，本次募投项目实施过程中公司需要与供应商、合作伙伴等多方进行紧密合作，共同推动国内 FPGA 技术的进步、应用的发展和产品的革新，加速产业生态构建，为集成电路产业发展注入源源不断的动力。

（三）项目实施的可行性

1、广泛且持续增长的应用需求为项目产品销售提供了市场保障

FPGA 芯片因其高度并行计算能力和现场可编程特性，被广泛应用在无线通信、有线通信、工业应用、医疗设备、汽车电子、数据中心等各个领域。近年来，随着新一代通信设备部署以及人工智能技术不断发展并赋能各行各业，FPGA 芯片的下游应用场景正在被不断拓宽，其中新一代移动通信、智算中心、边缘计算、物联网、智慧汽车、机

器人、智能电网等领域均为未来主流的应用方向。根据 MarketsandMarkets 机构数据，2030 年全球 FPGA 市场规模预计将超过 190 亿美元，2025 年至 2030 年复合增长率约 10.5%。

另一方面，面对复杂的国际形势与不确定性日益提升的全球集成电路供应链，终端市场对供应链安全与技术自主可控的需求日益迫切，国产化替代的广度与深度正加速提升。国产化趋势为本土 FPGA 企业带来了关键发展机遇，国产厂商获得了更多产品导入机会，且能够充分发挥贴近本土市场的优势，与重点客户对齐中长期技术路线，快速响应客户需求，提升产品市场竞争力和市场份额。

公司现有业务已积累了一定的客户基础，随着下游市场的扩展、对 FPGA 芯片需求的提升、众多领域国产化进程加速，公司将拥有更庞大的市场基础，为项目产品消化提供了良好的市场保障。

2、公司核心技术积累和优秀的研发团队为项目研发目标的顺利实现提供了有力支持

公司是国内首批具有先进制程 FPGA 芯片设计能力的企业之一，在国产 FPGA 芯片领域的出货量及应用领域覆盖广度处于行业前列，经过十多年高强度研发投入，公司拥有了完善的技术体系和深厚的技术储备，自主开发了硬件系统架构、电路和版图，与硬件结构匹配的完整全流程 EDA 软件工具链，符合国际工业界标准的芯片测试流程，以及高效的应用 IP 和参考设计，在硬件、软件、测试、应用方面均掌握了关键技术，积累了丰富的客户资源和应用案例。同时，公司已完成基于 FinFET 工艺的 FPGA 芯片及专用 EDA 软件研发和产业化，在支持大规模可编程逻辑阵列的硬件架构、高性能 IP（DDR、SERDES、PCIe 等）、全流程 FPGA 专用 EDA 软件等领域具有丰富的技术和产业化经验，为基于先进工艺的超大规模 FPGA 芯片研发奠定了坚实的基础。截至报告期末，公司累计获得知识产权授权 334 项，其中获授权专利 138 项。

公司高度重视人才培养和储备，在 FPGA、FPSoC 硬件设计、专用 EDA 软件设计、应用开发、工程测试等方面建立了强大的人才队伍，核心技术人员和管理团队长期稳定、高度互补。截至报告期末，公司研发人员占比达 81.98%，主要技术人员平均拥有十年以上的工作经验，公司核心科研人才多次获得国务院特殊津贴、上海市领军人才、上海市青年拔尖人才等荣誉。

公司拥有深厚的核心技术积累、丰富的研发经验和雄厚的人才储备，为本次募投项目的顺利实施提供了坚实的技术基础和保障。

3、公司拥有完善的供应链渠道，能够保障稳定的产能供应

经过多年的经营和资源积累，公司建立了完善的供应链渠道，与全球排名领先、工艺先进且成熟度高的主流晶圆制造、封装测试企业保持了长期稳定的合作关系。同时，公司选择在技术水平、生产管理、产业资源等方面具有较强实力的龙头企业进行战略协作，在工艺性能与良率提升、车规产线管控、高性能封装与测试技术、质量管控措施等方面开展深入交流，实现共赢发展。

公司密切跟踪上游供应商研发规划与市场布局，积极扩大合作伙伴范围，经过多年积累形成了完善的供应链备份体系，有效保障生产计划落地、销售预期实现以及未来创新产品规划，持续稳定的供货能力为本次募投项目的实施提供了充分产能保障。

4、优质的客户资源及品牌优势为本项目实施提供有利条件

公司始终坚持客户至上，通过为客户提供高品质的芯片产品、用户友好的丰富参考设计和迅速响应的现场技术支持等，成功在工业应用、网络通信、数据中心、汽车电子、消费电子等核心领域建立了品牌声誉，拥有多领域优质和庞大的客户群，累计服务终端客户超过 2,000 家，覆盖各行业头部公司。公司与核心客户长期技术发展路线对齐，参与了多个行业领先客户的系统方案设计与芯片导入，为客户产品快速推向市场提供了有力支持。广泛的应用案例及与客户的紧密联系，使公司能够有效提升战略规划的精确定度和产品定义的敏锐度，从而持续推出符合市场趋势的创新产品，不断巩固并提升公司在市场上的竞争地位。

本次募投项目的终端客户群和公司现有客户群体具有较大的重合性，公司品牌知名度和服务基础将为本次募投项目建设提供有利条件。

（四）与现有业务或发展战略的关系

公司自成立以来专注于 FPGA、FPSoC 芯片硬件设计和专用 EDA 软件的自主研发和产业化，提供从硬件到软件的全流程产品及服务，致力于实现关键领域国产替代，服务国家战略，满足国内市场对于高性能 FPGA、FPSoC 芯片自主可控需求。公司提供涵盖 55nm、28nm、FinFET 工艺节点的重点 FPGA、FPSoC 芯片规格型号，广泛应用于工业应用、网络通信、数据中心、新能源与汽车电子、消费电子等众多领域。

本次募集资金投资项目“先进工艺平台超大规模 FPGA 芯片研发项目”是针对公司 FinFET 工艺节点 FPGA 芯片核心技术的迭代升级，拟在现有产品基础上进一步研发攻克技术瓶颈，以显著提升产品规模和性能，满足下一代无线通信、数据中心、精密仪器、硬件仿真等领域对于超大规模 FPGA 的需求，与公司现有业务具有高度相关性，符合公司长期发展战略；本次募集资金投资项目“平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目”是针对公司 55nm、28nm 工艺节点 FPGA、FPSoC 芯片产品矩阵的丰富和应用领域的拓展，拟开展 FPGA 和 FPSoC 系列芯片的产品升级优化，推出支持新型总线协议和多通道高精度 ADC 的 FPGA 芯片、支持高可配置 SERDES 和新一代 DDR 接口的 FPGA 芯片、支持实时工业互联网协议和国密标准安全功能的 FPSoC 芯片等多款新产品，进一步完善公司产品布局、增加创新功能、提升产品性能，推动国产工艺技术升级，满足智算服务器、智驾汽车、智能电网、边缘计算等市场应用新需求和国产供应链诉求，并完成多款新产品在目标市场的产业化和海外市场拓展，与公司现有业务具有高度相关性，符合公司长期发展战略。

本次募集资金投资项目围绕公司主营业务开展，符合国家有关产业政策以及公司整体战略发展方向，募投项目实施后有利于巩固公司在行业内的优势地位、突破高端领域国产供应、进一步完善产品矩阵、与现有产品搭配进一步满足客户需求，有利于增强公司技术实力，全面提升公司竞争力，有力增强盈利能力，提高主业发展质量，帮助公司保持长期稳健的经营发展。

（五）项目投资概况

1、先进工艺平台超大规模 FPGA 芯片研发项目

“先进工艺平台超大规模 FPGA 芯片研发项目”预计实施周期为 3 年，计划总投资为 73,522.90 万元，拟使用本次向特定对象发行股票募集资金投入 72,600.58 万元，投资明细如下：

单位：万元

序号	项目	投资金额	投资占比	拟投入募集资金金额
1	资产投资	14,621.96	19.89%	14,621.96
1.1	设备购置	6,959.11	9.47%	6,959.11
1.2	IP 及软件使用费	7,662.85	10.42%	7,662.85
2	产品开发费	57,978.63	78.86%	57,978.63
2.1	研发人员工资	32,608.63	44.35%	32,608.63

序号	项目	投资金额	投资占比	拟投入募集资金金额
2.2	产品试制费	25,370.00	34.51%	25,370.00
3	场地租赁费	922.32	1.25%	-
合计		73,522.90	100.00%	72,600.58

2、平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目

“平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目”预计实施周期为 3 年，计划总投资为 58,805.66 万元，拟使用本次向特定对象发行股票募集资金投入 53,637.30 万元，投资明细如下：

单位：万元

序号	项目	投资金额	投资占比	拟投入募集资金金额
1	资产投资	13,314.05	22.64%	13,314.05
1.1	设备购置	6,812.56	11.58%	6,812.56
1.2	IP 及软件使用费	6,501.48	11.06%	6,501.48
2	产品开发费	40,323.25	68.57%	40,323.25
2.1	研发人员工资	30,203.25	51.36%	30,203.25
2.2	产品试制费	10,120.00	17.21%	10,120.00
3	场地租赁费	955.26	1.62%	-
4	铺底流动资金	4,213.10	7.16%	-
合计		58,805.66	100.00%	53,637.30

（六）实施主体和项目选址

本次募集资金投资项目实施主体均为公司安路科技及子公司成都维德青云电子有限公司，均拟在公司现有研发办公场地中实施。

（七）项目的实施准备和进展情况、预计实施时间和整体进度安排

1、先进工艺平台超大规模 FPGA 芯片研发项目

“先进工艺平台超大规模 FPGA 芯片研发项目”实施周期 3 年（36 个月），项目整体进度安排如下：

建设内容	T1				T2				T3			
	Q1	Q2	Q3	Q4	Q1	Q2	Q3	Q4	Q1	Q2	Q3	Q4
方案立项												
组建团队												
软硬件购置												
项目研发												

2、平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目

“平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目”实施周期 3 年(36 个月)，项目整体进度安排如下：

建设内容	T1				T2				T3			
	Q1	Q2	Q3	Q4	Q1	Q2	Q3	Q4	Q1	Q2	Q3	Q4
方案立项												
组建团队												
软硬件购置												
芯片设计研发												
工程样片测试												
小批量试生产												
产品市场推广												

（八）公司的实施能力及资金缺口的解决方式

公司本次募集资金投资项目在人员、技术、市场等方面均具有良好基础，具体详见本章“二、本次募集资金投资项目的基本情况和经营前景”之“（三）项目实施的可行性”之“1、广泛且持续增长的应用需求为项目产品销售提供了市场保障”、“2、公司核心技术积累和优秀的研发团队为项目研发目标的顺利实现提供了有力支持”相关内容，公司将进一步完善人员、技术、市场等方面的储备，确保项目的顺利实施。

本次向特定对象发行募集资金到位前，公司可以根据募集资金投资项目的实际情况，以自有或自筹资金先行投入，并在募集资金到位后予以置换。募集资金到位后，若扣除发行费用后的实际募集资金净额少于拟投入募集资金总额，不足部分由公司自有或自筹资金解决。

三、募投项目效益测算的假设条件及主要计算过程

“先进工艺平台超大规模 FPGA 芯片研发项目”为研发项目，旨在加强公司研发投入，突破核心技术瓶颈，进一步增强公司技术优势及产品竞争力，间接提高公司效益，无法单独核算效益。

“平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目”税后内部收益率为 18.00%，税后静态投资回收期（含建设期）为 7.22 年，项目经济效益前景良好。该项目效益预测的假设条件及主要计算过程如下：

（一）假设条件

本着谨慎和客观的原则，公司在结合历史经营统计资料、目前实际经营情况和公司经营发展规划的基础上，综合考虑市场发展趋势来预测该项目的未来收入、成本、间接费用等各项指标。

该项目在效益测算中主要基于如下假设：

- 1、国家现行法律、法规无重大变化，行业政策及监管环境无重大变化；
- 2、募投项目主要经营所在地及业务涉及地区的社会经济环境无重大变化；
- 3、行业未来发展趋势及市场情况无重大变化，行业技术路线不发生重大变动；
- 4、假定在项目预测期内下游用户需求变化趋势遵循项目预测；
- 5、假定公司在项目预测期内设备购置和人员配置均按计划进行，不会发生剧烈变动；
- 6、无其他不可抗力及不可预见因素对公司经营造成重大不利影响。

（二）项目效益测算过程

1、营业收入测算过程

本项目营业收入根据芯片产品预计销量乘以预计单价测算，项目芯片产品预计售价根据公司历史年度类似产品单价水平和未来市场行情进行预测。

2、成本费用测算过程

项目计算期内的总成本费用包括营业成本、销售费用、管理费用和研发费用等。

（1）营业成本

营业成本包括芯片生产过程中晶圆制造、封装和测试费用等。该项目营业成本参考公司历史年度类似产品毛利率并根据公司运营经验和芯片产品实际生产情况进行估算。

（2）期间费用

销售费用、管理费用分别参考公司历史年度销售费用、管理费用占营业收入的比例测算。研发费用主要包括研发人员工资、设备折旧费用、软件使用费、IP 费用、流片费用、测试验证费用、场地租赁费用等，其中研发人员工资按照项目所需人数及其年平均薪酬估算，设备折旧费用按照项目所需购买的硬件设备金额并参考公司当前的同类资产的折旧政策进行测算，软件使用费、IP 费用、流片费用、测试验证费用、场地租赁费用等根据公司历史年度类似费用并根据公司研发经验和芯片研发实际情况进行估算。

（3）税金测算

该项目销售增值税按 13%计提；城市维护建设税、教育费附加税、地方教育附加分别按照增值税的 7%、3%、2%进行计提。

四、本次募集资金投资项目涉及立项、土地、环保等有关审批、批准或备案事项的进展、尚需履行的程序及是否存在重大不确定性

本次“先进工艺平台超大规模 FPGA 芯片研发项目”建设内容已取得上海市张江科学城建设管理办公室颁发的相关备案，项目代码为 2604-310115-04-04-915378；已取得成都高新区发展改革颁发的相关备案，项目代码为 2604-510109-04-04-510978。本次“平面工艺平台 FPGA&FPSoC 芯片升级和产业化项目”建设内容已取得上海市张江科学城建设管理办公室颁发的相关备案，项目代码为 2604-310115-04-04-360492；已取得成都高新区发展改革颁发的相关备案，项目代码为 2604-510109-04-04-569566。本次募集资金投资项目均拟在公司现有研发办公场地中实施，不同于常规生产性项目，本次募集资金投资项目均不存在废气、废水、废渣等工业污染物，不涉及土建工程、运输物料等，无重大污染。根据《中华人民共和国环境影响评价法》和《建设项目环境影响评价分类

管理名录》的规定，本次募集资金投资项目不属于环保法规规定的建设项目，不需要进行项目环境影响评价，亦不需要取得主管环保部门对上述项目的审批文件。

五、本次募集资金用于扩大既有业务的情况

（一）既有业务的发展概况

公司是国内首批具有先进制程 FPGA 芯片设计能力的企业之一，在国产 FPGA 芯片领域累计出货量与应用领域覆盖范围处于行业领先地位，具备 FPGA 芯片、FPSoC 硬件设计和专用 EDA 软件自主研发能力。在产品及技术方面，公司近年来不断推出具有市场竞争力的 FPGA、FPSoC 芯片，产品逻辑规模、功能、性能等指标快速提升，积累了丰富的高效应用 IP 及参考设计，对复杂、高性能要求应用场景的支持能力不断增强。在客户合作方面，公司拥有广泛的客户群体，成功在工业应用、网络通信、数据中心、新能源与汽车电子、消费电子等核心领域建立了良好品牌声誉，拥有多领域优质和庞大的客户群，覆盖各行业头部公司。在生产与产业链合作方面，公司与上游核心供应商建立了良好的业务合作关系，充分保证了公司产能供应稳定性。

公司坚持以市场需求为导向，保持高强度的研发投入，不断在新品开发和核心技术攻关方面取得积极突破，已完成基于 FinFET 工艺的 FPGA 芯片及专用 EDA 软件研发和产业化，在支持大规模可编程逻辑阵列的硬件架构、高性能 IP（DDR、SERDES、PCIe 等）、全流程 FPGA 专用 EDA 软件等领域具有丰富的技术和产业化经验，在 FPGA 行业始终保持国内领先地位。

（二）扩大业务规模的必要性及新增产能规模的合理性

“先进工艺平台超大规模 FPGA 芯片研发项目”为研发项目，不涉及扩大业务规模和新增产能。“平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目”为研发及产业化项目，拟在平面工艺平台上开展 FPGA 和 FPSoC 系列芯片的产品升级优化，完成多款新产品的研发及在目标市场的产业化并拓展海外市场，预计将会扩大公司业务规模并增加芯片产品产销量。

本次募集资金投资项目“平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目”募投芯片产品具有广阔的市场前景及可观的市场空间，项目顺利实施有助于进一步丰富公司产品矩阵，为广泛下游应用以及不断出现的新兴应用提供更契合其使用需求的丰富

产品选择。公司通过为国内外客户提供高性价比的 FPGA、FPSoC 芯片产品组合，降低导入成本，提高客户粘性，从而有力推动公司营业收入的增长，为公司带来良好的经济回报。项目实施的必要性、合理性详见本章“二、本次募集资金投资项目的基本情况和经营前景”之“（二）项目实施的必要性”之“3、丰富公司的产品矩阵，满足智算服务器、智驾汽车、智能电网、边缘计算等新场景和新兴市场对于 FPGA 芯片功能的需求”。

六、募集资金用于研发投入的情况

本次募集资金投资项目“先进工艺平台超大规模 FPGA 芯片研发项目”、“平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目”均涉及募集资金用于研发投入的情况，研发投入的主要内容研发人员工资、产品试制费及资产投资等，具体情况如下：

（一）研发内容

本次募集资金投资项目具体研发方向及内容如下：

序号	项目名称	研发方向	研发内容
1	先进工艺平台超大规模 FPGA 芯片研发项目	超大规模 FPGA 架构和物理实现技术	研发支持同构和异构芯粒扩展的新型架构，攻克芯粒扩展系统设计、单芯片架构设计、Configuration 配置系统、底层物理实现等技术
		新一代高速接口和通信协议 IP	研发面向 FPGA 高灵活及高带宽应用的新一代高速 DDR5 接口 IP、支持多协议的 64Gbps 速率 SERDES 接口 IP、400Gbps 以太网 MACIP、300Gbps Interlaken 互联协议 IP
		先进封装和测试技术	研发芯粒拼接的先进封装设计，攻克高速高带宽数据传输、高功耗和热逸散管理、晶圆级测试前置、全流程良率分析和管控、生命周期数据管理方面的测试技术
		支持超大规模 FPGA 芯片的全流程 EDA 软件	实现多芯粒支持、超大规模器件支持、采用新型全流程设计并行等算法的性能与效率提升，目标是达到“用户不感知”，自动且有效处理跨芯粒电路划分及相应的时序收敛，并应对 FPGA 大芯片的功耗和散热问题
2	平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目	支持新型外设总线协议和多通道高精度 ADC 的 FPGA 芯片	研发 10MHz 时钟频率以上的新型 I3C 硬核外设管理总线、适应包括但不限于电压与温度等芯片环境感知的高动态范围多通道 14bit 分辨率 ADC、单粒子翻转 SEU（single-error-upset）检测功能
		支持高可配置 SERDES 和国密体系功能的 FPGA 芯片	将 PCIe 总线提升至 PCIe Gen4X8，支持 4PF、256VF，支持 PCIe 重配置；将 DDR 速率提升至 2400Mbps，支持从 DDR3/4/5 到 LPDDR3/4 的多协议覆盖；开发高可配置性的多协议高速 Serdes，支持 Ethernet、CPRI、PCIe、USB 等从网络通信到消费电子的各种高速串行传输协议，支持从 1Gbps 到 16.3Gbps 的任意速率配置和灵活多样的相位锁定能力；支持 SM2、SM4、AES-GCM、RSA、HMAC 等包括国密体系在内的丰富加解密和认证功能

序号	项目名称	研发方向	研发内容
		支持实时工业互联网协议的 FPSoC 芯片	基于国内平面工艺平台开展异构 FPSoC 器件升级研发，集成 RISC-V CPU 或 ARM CPU，支持多核 CPU 的低功耗控制，提升芯片的实时响应性能；实现片上 Memory 和片外数据传输路径均支持 ECC 提升数据和系统可靠性，支持 SM2/3/4、AES/RSA/SHA 等国密和国际加解密算法；集成实时工业互联网协议硬核、MIPI PHY 硬核
		支持人工智能和科学计算高层次编译的新一代 FPSoC 软件	研发支持神经网络和科学计算描述的编译器前端 SoC Compiler、SoC 集成工具 Design Integrator 以及嵌入式集成开发环境，从而形成端到端（从高层编程语言输入到 FPGA 比特流输出）的完整异构计算软件系统

（二）技术可行性

技术可行性详见本章“二、本次募集资金投资项目的基本情况和经营前景”之“（三）项目实施的可行性”之“2、公司核心技术积累和优秀的研发团队为项目研发目标的顺利实现提供了有力支持”相关内容。

（三）研发预算及时间安排

“先进工艺平台超大规模 FPGA 芯片研发项目”计划总投资为 73,522.90 万元，拟使用本次向特定对象发行股票募集资金投入 72,600.58 万元；“平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目”计划总投资为 58,805.66 万元，拟使用本次向特定对象发行股票募集资金投入 53,637.30 万元。研发投入时间安排详见本章“二、本次募集资金投资项目的基本情况和经营前景”之“（七）项目的实施准备和进展情况、预计实施时间和整体进度安排”相关内容。

（四）目前研发投入及进展、已取得及预计取得的研发成果

截至本尽职调查报告出具日，公司研发进展、已取得及预计取得的研发成果情况如下表所示：

序号	项目名称	目前研发进展	预计可取得研发成果
1	先进工艺平台超大规模 FPGA 芯片研发项目	完成了产品规格需求调研、技术可行性分析论证、供应链风险评估、设计流程与验证环境搭建等工作，正在开展新一代高速接口和通信协议 IP、支持超大规模 FPGA 芯片的全流程 EDA 软件等技术预研	完成基于先进 FinFET CMOS 工艺平台的超大规模 FPGA 芯片系列研发，芯片架构设计支持基于 Chiplet 的 2.5D Multi-Die 封装，支持扩展到 4KK 以上逻辑单元规模
2	平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目	完成了市场需求调研、产品规格定义、工艺平台选型、IP 方案评估、设计流程与验证环境搭建等准备工作，	完成基于平面工艺平台的多款 FPGA、FPSoC 新产品型号研发及量产，在逻辑规模、硬核 IP 功能、高性能接口协议、

序号	项目名称	目前研发进展	预计可取得研发成果
	化项目	正在开展自研IP设计、拓展工艺平台验证等工作	国密标准安全功能、性能功耗、国产工艺平台应用等方面升级FPGA和FPSoC芯片规格指标

（五）预计未来研发费用资本化的情况

“先进工艺平台超大规模FPGA芯片研发项目”及“平面工艺平台FPGA & FPSoC芯片升级和产业化项目”中资产投资具体包括设备购置、IP及软件使用权为资本性支出，其余研发投入均计入费用化支出，不存在研发费用资本化的情况。

七、公司符合《上海证券交易所发行上市审核规则适用指引第6号——轻资产、高研发投入认定标准（2026年修订）》的相关要求

公司符合《上海证券交易所发行上市审核规则适用指引第6号——轻资产、高研发投入认定标准（2026年修订）》（以下简称“《6号指引》”）的相关要求，具体如下：

（一）公司符合“轻资产”的相关要求

根据《6号指引》第三条规定，上市公司最近一年末固定资产、在建工程、土地使用权、使用权资产、长期待摊费用以及其他通过资本性支出形成的实物资产合计占总资产比重不高于20%的，可以认定为具有轻资产特点。

截至2025年末，公司关于《6号指引》第三条轻资产认定标准的主要科目符合情况如下：

单位：万元		
资产科目	账面价值	资产形态
1、固定资产		-
电子设备	447.57	实物资产
器具、工具	3,358.25	实物资产
办公家具	5.82	实物资产
2、使用权资产		-
房屋及建筑物	1,186.01	实物资产
3、无形资产		-
软件、IP授权	1,245.86	非实物资产

资产科目	账面价值	资产形态
4、长期待摊费用		-
办公室装修费	274.82	实物资产
其他长期待摊费用	44.03	非实物资产
实物资产合计	5,272.47	/
期末总资产	113,168.02	/
实物资产占总资产比重	4.66%	/

因此，截至 2025 年末，公司固定资产、在建工程、土地使用权、使用权资产、长期待摊费用以及其他通过资本性支出形成的实物资产合计占总资产比重为 4.66%，低于 20%，符合《6 号指引》第三条关于“轻资产”认定标准。

（二）公司符合“高研发”的相关要求

根据《6 号指引》第四条规定，科创板上市公司同时符合下列指标的，可以认定为具有高研发投入特点：（一）最近三年平均研发投入占营业收入比例不低于 15%或者最近三年累计研发投入不低于 3 亿元；（二）最近一年研发人员占当年员工总数的比例不低于 10%。

1、公司研发投入情况

报告期内，公司不存在研发费用资本化情况。公司研发投入计算口径为各期研发费用（扣除当期股份支付金额）。2023 年度至 2025 年度，公司研发投入占营业收入比重情况如下表所示：

单位：万元

项目	2025 年度	2024 年度	2023 年度	平均值
研发投入	34,447.50	38,537.82	36,571.84	36,519.05
营业收入	51,999.65	65,181.69	70,078.59	62,419.98
研发投入占营业收入比例	66.25%	59.12%	52.19%	58.51%
最近三年累计研发投入总额	109,557.15			

2023 年度至 2025 年度，公司最近三年平均研发投入占营业收入比例为 58.51%，超过 15%，最近三年累计研发投入总额为 109,557.15 万元。经保荐人核查，符合《6 号指引》第四条之第（一）款规定的认定标准。

2、公司研发人员情况

2025 年末，公司研发人员共 414 人，占公司总人数比例为 81.98%，超过 10%。经保荐人核查，符合《6 号指引》第四条之第（二）款规定的认定标准。

综上，公司符合《6 号指引》第四条关于“高研发”的认定标准。

（三）本次募集资金非资本性支出情况

根据《<上市公司证券发行注册管理办法>第九条、第十条、第十一条、第十三条、第四十条、第五十七条、第六十条有关规定的适用意见——证券期货法律适用意见第 18 号》（以下简称“《18 号意见》”）的规定，具有轻资产、高研发投入特点的科创板上市公司，再融资募集资金用于补充流动资金和偿还债务的比例超过募集资金总额的 30%的，应具备合理性，且超过部分原则上应当用于主营业务相关的研发投入。

本次募集资金不直接用于补充流动资金和偿还债务，本次募集资金投资项目中资本性支出及非资本性支出具体构成及比例如下所示：

单位：万元

项目名称	序号	投资明细	拟投入募集资金金额	投资占比	是否资本化
先进工艺平台超大规模 FPGA 芯片研发项目	1	资产投资	14,621.96	20.14%	是
	1.1	设备购置	6,959.11	9.59%	是
	1.2	IP 及软件使用费	7,662.85	10.55%	是
	2	产品开发费	57,978.63	79.86%	否
	2.1	研发人员工资	32,608.63	44.92%	否
	2.2	产品试制费	25,370.00	34.94%	否
	小计		72,600.58	100.00%	-
平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目	1	资产投资	13,314.05	24.82%	是
	1.1	设备购置	6,812.56	12.70%	是
	1.2	IP 及软件使用费	6,501.48	12.12%	是
	2	产品开发费	40,323.25	75.18%	否
	2.1	研发人员工资	30,203.25	56.31%	否
	2.2	产品试制费	10,120.00	18.87%	否
	小计		53,637.30	100.00%	-
募投项目合计	非资本性支出合计		98,301.88		
	拟投入募集资金金额		126,237.88		
	非资本性支出占比		77.87%		

公司本次募集资金募投项目中非资本性支出金额为 98,301.88 万元，占本次拟投入募集资金总额的 77.87%，超过 30.00%。本次募集资金均投入与主营业务相关的芯片产品研发及产业化，公司所处行业为典型的技术密集及创新驱动型行业，具有较高的研发投入需求，本次募投项目实施后有利于巩固公司在行业内的优势地位、突破高端领域国产供应、进一步完善产品矩阵、与现有产品搭配进一步满足客户需求，有利于增强公司技术实力，全面提升公司竞争力，提高主业发展质量，帮助公司保持长期稳健的经营发展。

八、本次募集资金投资于科技创新领域的主营业务

（一）本次募集资金主要投向科技创新领域

公司所在集成电路设计行业属于高新技术产业和战略性新兴产业，建设自主可控的集成电路产业体系是我国推进战略性新兴产业规模化发展的重点任务之一。

本次募投项目紧密围绕公司主营业务，包括先进工艺平台超大规模 FPGA 芯片研发项目、平面工艺平台 FPGA&FPSoC 芯片升级和产业化项目。通过本次募投项目的实施，公司将进一步攻关先进技术、丰富公司产品矩阵、完善下游应用市场，满足公司研发布局与业务扩张需要，持续强化公司的科创实力，应对下一代无线通信、数据中心、边缘人工智能、高端仪器等国计民生重要高端领域对全自主研发国产 FPGA、FPSoC 的市场需求，同时促进从晶圆生产、封装测试到 EDA、IP 全国产制造链的生态建设和水平提升，推动国内半导体产业链自主可控进程。因此，本次募集资金主要投向科技创新领域，面向世界科技前沿、面向经济主战场、面向国家重大需求，服务于国家创新驱动发展战略及国家经济高质量发展战略。

公司本次募集资金投向不用于持有交易性金融资产和可供出售金融资产、借予他人、委托理财等财务性投资和类金融业务。

（二）本次募投项目促进公司科技创新水平提升

集成电路设计行业属于技术密集型行业，具有投资周期长、研发投入大等特点，因此保持研发投入和研发能力是公司保持核心竞争力的关键。公司凭借研发团队多年的努

力以及持续不断的研发投入，积累了丰富的研发及产业化经验和深厚的技术及人才储备。

通过本次募投项目的实施，公司将巩固 FPGA、FPSoC 领域的竞争优势，持续构建公司的竞争壁垒，助力公司应用场景拓展，加速超大规模 FPGA 技术产业化应用，提升公司市场地位和综合竞争力；此外，还有助于优化公司财务结构，促进公司科技创新水平的持续提升。

九、本次发行满足“两符合”和不涉及“四重大”的情况

（一）本次发行满足“两符合”相关规定

1、符合国家产业政策的情况

根据《中国上市公司协会上市公司行业统计分类指引》《国民经济行业分类目录》（GB/T4754-2017），公司属于“制造业”中的“计算机、通信和其他电子设备制造业”，行业代码“C39”。公司专注于 FPGA、FPSoC 的设计、研发和销售，本次募投项目均紧密围绕主营业务展开。

近年来我国政府高度重视集成电路行业的发展，公司所处行业和主营业务属于国家产业政策鼓励的方向，不存在需要取得主管部门意见的情形。本次募投项目不涉及产能过剩行业或限制类、淘汰类行业、高耗能、高排放行业，不存在需要取得主管部门意见的情形。

2、募集资金投向与主业的关系

本次募集资金投资项目“先进工艺平台超大规模 FPGA 芯片研发项目”是针对公司 FinFET 工艺节点 FPGA 芯片核心技术的迭代升级，拟在现有产品基础上进一步研发攻克技术瓶颈，以显著提升产品规模和性能；本次募集资金投资项目“平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目”是针对公司 55nm、28nm 工艺节点 FPGA、FPSoC 芯片产品矩阵的丰富和应用领域的拓展，拟开展 FPGA 和 FPSoC 系列芯片的产品升级优化，进一步完善公司产品布局、增加创新功能、提升产品性能，推动国产工艺技术升级。本次募集资金投向均与公司现有业务具有高度相关性，符合公司长期发展战略，属于扩大既有业务的情形。

项目	相关情况说明
是否属于对现有业务（包括产品、服务、技术等，下同）的扩产	是，公司自成立以来专注于FPGA和FPSoC芯片的设计、研发和销售，公司通过本次募投项目的实施，拟完成基于先进FinFET CMOS工艺平台的超大规模FPGA芯片系列研发，完成基于平面工艺平台的多款FPGA、FPSoC新产品型号研发及量产，将进一步提升公司核心技术水平、丰富公司产品矩阵、完善和拓展下游应用市场，满足公司研发布局与业务扩张需要，提升公司的持续经营能力
是否属于对现有业务的升级	
是否属于基于现有业务在其他应用领域拓展	
是否属于对产业链上下游的（横向/纵向）延伸	否
是否属于跨主业投资	否

（二）本次发行不涉及“四重大”相关情形

截至本尽职调查报告出具日，公司主营业务及本次发行募投项目不涉及情况特殊、复杂敏感、审慎论证的事项；公司本次发行不存在重大无先例事项；不存在影响本次发行的重大舆情；未发现公司存在相关投诉举报、信访等重大违法违规线索，本次发行满足《监管规则适用指引——发行类第8号》的相关规定。

综上，本次发行满足“两符合”，不涉及“四重大”。

第四章 董事会关于本次发行对公司影响的讨论与分析

一、本次发行完成后，上市公司的业务及资产的变动或整合计划

本次募集资金投资项目紧密围绕公司主营业务展开，符合国家有关产业政策以及公司整体战略发展方向，有利于提升公司技术水平，助力公司产品线的拓展、进一步提升公司研发能力，巩固公司核心技术壁垒，从而提升公司的市场竞争力，帮助公司保持长期稳健的经营发展。

本次发行完成后，公司的主营业务保持不变，不存在因本次向特定对象发行而导致的业务与资产整合计划。

二、本次发行完成后，上市公司控制权结构的变化

本次发行前，公司无实际控制人，公司第一大股东为华大半导体有限公司，截至报告期末持有公司股份数为 11,669.12 万股，占发行前总股本的 29.11%。

本次向特定对象发行股票上限为 120,254,810 股（含本数），本次发行完成后公司仍无实际控制人。因此，本次发行不会导致公司的控制权发生变化。

三、本次发行完成后，上市公司与发行对象及发行对象的实际控制人从事的业务存在同业竞争或潜在同业竞争的情况

截至本募集说明书签署之日，发行人本次发行尚无确定的发行对象。本次发行完成后，最终是否可能存在与发行对象及发行对象的实际控制人从事的业务存在同业竞争或潜在同业竞争的情况，将在发行结束后公告的《发行情况报告书》中予以披露。

四、本次发行完成后，上市公司与发行对象及发行对象的控股股东和实际控制人可能存在的关联交易的情况

截至本募集说明书签署之日，本次发行尚未确定具体发行对象，公司与最终发行对

象及发行对象的控股股东和实际控制人可能存在的关联交易情况，将在发行结束后公告的《发行情况报告书》中予以披露。

五、本次发行完成后，上市公司科研创新能力的变化

本次发行是公司紧抓行业发展机遇，加强和扩大核心技术及业务优势，实现公司战略发展目标的重要举措，公司将持续进行研发投入，有效提升公司的科研创新能力。

第五章 历次募集资金的使用情况

一、前次募集资金到账、存放及募集资金投资项目情况

经中国证监会《关于同意上海安路信息科技股份有限公司首次公开发行股票注册的批复》（证监许可[2021]3093号）核准，公司获准向社会公开发行人民币普通股 5,010.00 万股，每股面值 1.00 元，每股发行价格为 26.00 元。截至 2021 年 11 月 9 日，公司募集资金总额为 130,260.00 万元，扣除各项发行费用（不含增值税）10,195.75 万元，实际募集资金净额为 120,064.25 万元。上述资金到位情况业经立信会计师事务所（特殊普通合伙）审验，并由其出具信会师报字[2021]第 ZA15786 号验资报告验资确认。

根据《安路科技首次公开发行股票并在科创板上市招股说明书》，公司将所募集资金扣除发行费用后投资于以下项目：

单位：万元

序号	募集资金投资方向	投资总额	拟使用募集资金金额	占募集资金总额比例
1	新一代现场可编程阵列芯片研发及产业化项目	38,886.48	37,938.28	37.94%
2	现场可编程系统级芯片研发项目	30,061.72	30,061.72	30.06%
3	发展与科技储备资金	32,000.00	32,000.00	32.00%
合计		100,948.20	100,000.00	100.00%

截至 2025 年 12 月 31 日，公司前次募集资金已按规定用途全部使用完毕，各募集资金专户均已完成销户手续。募集资金专户具体储存情况如下：

单位：万元

银行名称	账号	初始存放金额 ²	截止日余额	存储方式
招商银行上海分行营业部	121931451010858	37,938.28	-	已注销
招商银行成都分行广都支行 ¹	128913607310555	-	-	已注销
交通银行上海闸北支行	310066441013004007514	30,061.72	-	已注销
招商银行成都分行广都支行 ¹	128913607310828	-	-	已注销
中信银行上海北外滩支行	8110201014101350388	32,000.00	-	已注销
招商银行成都分行广都支行 ¹	128913607310919	-	-	已注销
中信银行上海五牛城支行	8110201014001350123	10,896.55	-	已注销

银行名称	账号	初始存放金额 ²	截止日 余额	存储方式
招商银行上海分行营业部	121931451010662	10,896.55	-	已注销
合计		121,793.10	-	

注 1：为了便于募投项目实施，公司新增募投项目实施主体成都维德青云电子有限公司于 2022 年 9 月连同保荐机构中金公司与招商银行成都分行广都支行签署了《募集资金专户存储三方监管协议》，明确了各方的权利与义务。上述专项账户仅用于公司募集资金的存储和使用，不用作其他用途。

注 2：初始存放金额与前次发行募集资金净额差异为 1,728.85 万元，系除承销费及保荐费外其他发行费用。

二、前次募集资金使用、资金投入进度及效益情况

（一）前次募集资金使用情况

截至 2025 年 12 月 31 日，公司前次募集资金已按规定用途全部使用完毕，具体使用情况如下：

单位：万元

募集资金净额：			120,064.25			已累计使用募集资金金额：		124,456.52		
						各年度使用募集资金金额：		124,456.52		
变更用途的募集资金金额：			-			2021 年：		12,401.43		
						2022 年：		34,536.36		
变更用途的募集资金金额比例：			-			2023 年：		28,788.32		
						2024 年：		31,278.68		
						2025 年：		17,451.73		
投资项目			募集资金投资金额			截止日募集资金累计投资金额				项目达到预定 可使用状态日 期(或截止日项 目完工程度)
序号	承诺投资项目	实际投资项目	募集前承诺 投资金额	募集后承诺 投资金额	实际投资 金额	募集前承诺 投资金额	募集后承诺 投资金额	实际投资 金额	实际投资金额 与募集后承诺 投资金额的 差额 ¹	
1	新一代现场可编程 阵列芯片研发及产 业化项目	新一代现场可编程 阵列芯片研发及产 业化项目	37,938.28	37,938.28	37,938.28	37,938.28	37,938.28	37,938.28		2025 年 4 月
2	现场可编程系统级 芯片研发项目	现场可编程系统级 芯片研发项目	30,061.72	30,061.72	30,061.72	30,061.72	30,061.72	30,061.72		2025 年 4 月
3	发展与科技储备资 金	发展与科技储备资 金	32,000.00	32,000.00	32,000.00	32,000.00	32,000.00	32,000.00		不适用
4	超募资金	永久补充流动资金	不适用	20,064.25	20,834.47	不适用	20,064.25	20,834.47	770.22	不适用

5	项目节余资金永久补充流动资金	项目节余资金永久补充流动资金	不适用	不适用	3,622.05	不适用	不适用	3,622.05	3,622.05	不适用
合计			100,000.00	120,064.25	124,456.52	100,000.00	120,064.25	124,456.52	4,392.27	

注 1：“超募资金”、“项目节余资金永久补充流动资金”实际投资金额与募集后承诺投资金额的差额系闲置募集资金在存放期间产生的利息收入及理财收益。

（二）前次募集资金实际投资项目变更情况

公司首次公开发行上市募集资金投资项目包括“新一代现场可编程阵列芯片研发及产业化项目”、“现场可编程系统级芯片研发项目”及“发展与科技储备资金”。

2022年3月3日，公司召开第一届董事会第十一次会议及第一届监事会第五次会议，审议并通过了《关于募投项目新增实施主体并投资设立子公司的议案》，同意新增全资子公司成都维德青云电子有限公司作为“新一代现场可编程阵列芯片研发及产业化项目”、“现场可编程系统级芯片研发项目”、“发展与科技储备资金项目”实施主体之一。本次新增募投项目实施主体符合公司战略发展规划，相关事项已经过事前的充分论证，在投资总额不变的情况下对实施主体、实施地点进行了新增，有利于提高公司与子公司的分工协作，对公司业务发展有积极正面影响，未改变募集资金的用途，不会对募投项目的实施产生实质性的影响，不存在损害公司及股东合法权益的情形。

2024年4月25日，公司召开第二届董事会第二次会议及第二届监事会第二次会议，审议并通过了《关于募集资金投资项目延期的议案》，将募投项目“新一代现场可编程阵列芯片研发及产业化项目”及“现场可编程系统级芯片研发项目”达到预定可使用状态的时间由2024年4月延期至2025年4月。公司结合募投项目的具体建设进展及资金投入情况，为保障项目继续高效、有序地推进，并确保最终成果符合公司的整体利益与发展规划，在充分调研与论证之后，在募投项目实施主体、投资总额和投资内容不发生变更的情况下，将募投项目实施期限延长，不存在损害公司及股东合法权益的情形。

2024年12月17日，公司召开第二届董事会第八次会议和第二届监事会第五次会议，审议并通过了《关于部分募集资金投资项目调整内部投资结构的议案》，同意对两个募集资金投资项目“新一代现场可编程阵列芯片研发及产业化项目”、“现场可编程系统级芯片研发项目”内部投资结构进行调整。本次部分募投项目调整内部投资结构，是公司根据项目实施需求及公司经营发展、未来战略规划作出的审慎决定，有利于公司更好地使用募集资金，进一步整合资源，提升管理及运作效率，保障项目顺利实施，助力公司长远健康发展，本次调整不涉及改变募集资金用途，亦不涉及募投项目实施主体、募集资金投资金额的变更，不存在变相改变募集资金用途和损害股东利益的情形。

（三）前次募集资金投资项目对外转让或置换情况

1、前次募集资金投资项目对外转让

截至 2025 年 12 月 31 日，公司不存在前次募集资金投资项目对外转让的情形。

2、前次募集资金投资项目置换情况

2021 年 12 月 14 日，公司召开第一届董事会第十次会议及第一届监事会第四次会议，审议并通过《关于使用募集资金置换预先投入自筹资金的议案》，同意公司使用募集资金 11,130.10 万元置换预先投入募投项目及已支付部分发行费用的自筹资金。其中包括自筹资金先行垫付的募投项目款 10,657.19 万元和以自筹资金支付的发行费用金额为 472.91 万元。公司已完成预先投入募投项目及已支付部分发行费用的自筹资金置换工作。此次置换业经立信会计师事务所（特殊普通合伙）鉴证，并于 2021 年 12 月 14 日出具信会师报字[2021]第 ZA15894 号《关于上海安路信息科技股份有限公司以募集资金置换预先投入募投项目及已支付发行费用的自筹资金的专项鉴证报告》。

2021 年 12 月 14 日，公司召开第一届董事会第十次会议及第一届监事会第四次会议，审议并通过《关于使用自有资金方式支付募投项目所需资金并以募集资金等额置换的议案》，为提高运营管理效率，同意公司在募投项目实施期间，使用自有资金方式支付募投项目所需部分资金，后续以募集资金等额置换，定期从募集资金专户划转等额资金至公司基本存款账户，该部分等额置换资金视同募投项目使用资金。

（四）前次超募资金使用情况

2022 年 3 月 3 日，公司召开第一届董事会第十一次会议及第一届监事会第五次会议，审议并通过《关于使用部分超额募集资金永久补充流动资金的议案》；2022 年 4 月 6 日，公司召开 2022 年第一次临时股东大会审议并通过该议案，同意公司使用部分超募资金永久补充流动资金，用于与公司主营业务相关的生产经营。本次用于补充流动资金的超募资金金额为 6,000 万元，占超募资金总额的比例为 29.90%。

2023 年 4 月 21 日，公司召开第一届董事会第十七次会议及第一届监事会第十次会议，审议并通过《关于使用部分超额募集资金永久补充流动资金的议案》；2023 年 5 月 16 日，公司召开 2022 年年度股东大会审议并通过该议案，同意公司使用部分超募资金永久补充流动资金，用于与公司主营业务相关的生产经营。本次用于补充流动资金的超募资金金额为 6,000 万元，占超募资金总额的比例为 29.90%。

2024年4月25日，公司召开第二届董事会第二次会议和第二届监事会第二次会议，审议并通过《关于使用部分超额募集资金永久补充流动资金的议案》；2024年5月21日，公司召开2023年年度股东大会审议并通过该议案，同意公司使用部分超募资金永久补充流动资金，用于与公司主营业务相关的生产经营。本次用于补充流动资金的超募资金金额为6,000万元，占超募资金总额的比例为29.90%。

2025年4月24日，公司召开第二届董事会第九次会议和第二届监事会第六次会议，审议并通过《关于使用部分超额募集资金永久补充流动资金的议案》；2025年5月20日，公司召开2024年年度股东大会审议并通过该议案，同意公司使用部分超募资金永久补充流动资金，用于与公司主营业务相关的生产经营。截至2025年12月31日，本次用于补充流动资金的超募资金金额为2,834.47万元（含已到期利息收入及理财收益）。

截至2025年12月31日，公司前次超募资金已全部使用完毕，对应募集资金专户均已完成销户手续。

（五）闲置募集资金情况说明

2022年3月3日，公司召开第一届董事会第十一次会议及第一届监事会第五次会议，审议并通过《关于使用部分闲置募集资金进行现金管理的议案》；2022年4月6日，公司召开2022年第一次临时股东大会审议并通过该议案。公司拟使用不超过80,000万元的闲置募集资金进行现金管理，购买安全性高、流动性好、有保本约定的投资产品，提高募集资金使用效率，为公司股东谋求更多的投资回报。授权使用期限不超过12个月，自股东大会审议通过之日起12个月内有效。在前述额度及期限范围内，公司可以循环滚动使用。公司董事会授权公司经营层在上述额度和期限内签署相关合同文件，公司财务部负责组织实施。

2023年4月21日，公司召开第一届董事会第十七次会议及第一届监事会第十次会议，审议并通过《关于使用闲置募集资金进行现金管理的议案》；2023年5月16日，公司召开2022年年度股东大会审议并通过该议案。公司拟使用不超过60,000万元的闲置募集资金进行现金管理，购买安全性高、流动性好且含保本属性的低风险投资产品，提高募集资金使用效率，为公司股东谋求更多的投资回报。授权使用期限不超过12个月，自股东大会审议通过之日起12个月内有效。在前述额度及期限范围内，公司可以循环滚动使用。公司董事会授权公司经营层在上述额度和期限内签署相关合同文件，公

司财务部负责组织实施。

2024年4月25日，公司召开第二届董事会第二次会议和第二届监事会第二次会议，审议并通过《关于使用闲置募集资金进行现金管理的议案》；2024年5月21日，公司召开2023年年度股东大会审议并通过该议案。公司拟使用不超过40,000万元的闲置募集资金进行现金管理，购买安全性高、流动性好且含保本属性的投资产品，提高募集资金使用效率，为公司股东谋求更多的投资回报。授权使用期限不超过12个月，自股东大会审议通过之日起12个月内有效。在前述额度及期限范围内，公司可以循环滚动使用。公司董事会授权公司经营层在上述额度和期限内签署相关合同文件，公司财务部负责组织实施。

截至2025年12月31日，公司不存在使用暂时闲置募集资金购买现金管理产品且尚未到期的情形。

（六）前次发行涉及以资产认购股份的资产运行情况说明

公司不存在前次发行涉及以资产认购股份的情况。

（七）前次募集资金结余及节余募集资金使用情况

2025年4月24日，公司召开第二届董事会第九次会议和第二届监事会第六次会议，审议并通过《关于首次公开发行股票募投项目结项并将节余募集资金永久补充流动资金的议案》；2025年5月20日，公司召开2024年年度股东大会审议并通过该议案，同意公司将首次公开发行股票募集资金投资项目“新一代现场可编程阵列芯片研发及产业化项目”、“现场可编程系统级芯片研发项目”、“发展与科技储备资金”予以结项，并将节余募集资金用于永久补充公司流动资金。截至2025年12月31日，公司将上述募投项目结项后的节余募集资金合计3,622.05万元（含利息收入及理财收益）永久补充流动资金。

截至2025年12月31日，公司首次公开发行股票募集资金已全部使用完毕，首次公开发行股票募集资金专用账户已全部注销完毕。

（八）前次募集资金投资项目效益情况

1、前次募集资金投资项目实现效益情况对照表

截至2025年12月31日，公司前次募集资金投资项目实现效益情况如下：

序号	项目名称	截止日投资项目累计产能利用率	承诺效益	最近三年效益			截止日累计实现效益	是否达到预计效益
				2023年度	2024年度	2025年度		
1	新一代现场可编程阵列芯片研发及产业化项目	不适用	未承诺效益 ¹	不适用	不适用	不适用	不适用	不适用
2	现场可编程系统级芯片研发项目	不适用	不适用	不适用	不适用	不适用	不适用	不适用
3	发展与科技储备资金	不适用	不适用	不适用	不适用	不适用	不适用	不适用
4	超募资金	不适用	不适用	不适用	不适用	不适用	不适用	不适用

注 1：公司首次公开发行股票并在科创板上市招股说明书及相关披露文件中未承诺“新一代现场可编程阵列芯片研发及产业化项目”预计效益、内部收益率等项目评价指标或其他财务指标。

2、前次募集资金投资项目无法单独核算效益的原因及其情况

公司首次公开发行股票募集资金投资项目“现场可编程系统级芯片研发项目”、“发展与科技储备资金”均为研发类项目，旨在增强公司的研发能力，不直接产生经济效益，无法单独核算效益。通过上述募投项目的实施，有助于增强公司技术核心竞争力、提高企业的持续经营能力。公司首次公开发行股票超募资金均用于永久补充流动资金，实现的效益体现在公司的整体业绩中，无法单独核算效益。

3、前次募集资金投资项目的累计实现收益与承诺累计收益的差异情况

公司首次公开发行股票并在科创板上市招股说明书及相关披露文件中未承诺“新一代现场可编程阵列芯片研发及产业化项目”预计效益、内部收益率等项目评价指标或其他财务指标，不适用效益评价。“现场可编程系统级芯片研发项目”和“发展与科技储备资金”均为研发类项目，旨在增强公司的研发能力，不直接产生经济效益，无法单独核算效益。通过上述募投项目的实施，有助于增强公司技术核心竞争力、提高企业的持续经营能力。公司不存在前募项目效益低于预期效益的情形，符合相关要求。

截至 2025 年 12 月 31 日，公司未对首次公开发行股票募集资金的使用效益做出任何承诺，不涉及前次募集资金投资项目累计实现效益与承诺累计收益的差异情况。

三、前次募集资金使用对发行人科技创新的作用

公司主营业务为 FPGA、FPSoC 芯片和专用 EDA 软件等产品的研发、设计和销售，

是国内领先的 FPGA 产品供应商。根据《中国上市公司协会上市公司行业统计分类指引》《国民经济行业分类目录》（GB/T4754-2017），公司属于“制造业”中的“计算机、通信和其他电子设备制造业”，行业代码“C39”。公司主营业务属于集成电路设计领域，是高科技行业的代表，公司前次募集资金情况如下：

序号	募集资金投资方向	对公司科技创新的作用
1	新一代现场可编程阵列芯片研发及产业化项目	在公司 PHOENIX 系列产品的基础上，进一步加大研发投入，推进 PHOENIX 系列芯片的升级迭代，根据市场需求开发具有不同功能模块规模和性能配置的多款新型芯片，满足工业应用、网络通信、数据中心等领域的广泛需求
2	现场可编程系统级芯片研发项目	聚焦近年来快速发展的现场可编程系统级芯片产品，战略布局低功耗 FPSoC 和高性能 FPSoC 两个方向，并开发新一代 FPSoC 软件系统，进一步扩展现场可编程系统级芯片市场
3	发展与科技储备资金	紧密围绕公司的业务规划和战略目标，结合业务经营的实际情况，为公司的可持续发展提供资金保障

公司前次募集资金投资项目重点投向了 FPGA 芯片领域的科技创新领域。其中，“新一代现场可编程阵列芯片研发及产业化项目”主要研发了新一代可编程逻辑单元、存储单元 RAM、高速接口、层次化互联四大硬件关键技术，提高了公司 FPGA 产品的逻辑单元数量、运算性能及数据传输能力，针对先进工艺和大容量逻辑规模进行专用 EDA 软件的算法升级、性能优化、运行速度提升；“现场可编程系统级芯片研发项目”重点研发了低功耗 FPSoC 架构设计、高性能 FPSoC 架构设计和新一代 FPSoC 软件开发等方向；“发展与科技储备资金”则根据公司的业务规划和战略目标，用于公司主营业务相关的研发等用途。综上，公司前次募集资金使用围绕公司主营业务布局，基于公司核心技术进一步研发提升并探索前沿技术，旨在增强公司产品和技术实力，提高公司的核心竞争力，巩固和扩大技术和服务的优势，对公司科技创新实力的提升起到了重要作用。

四、前次募集资金使用情况专项报告的主要结论

立信会计师事务所（特殊普通合伙）于 2026 年 1 月 23 日出具了《关于上海安路信息科技股份有限公司截至 2025 年 12 月 31 日止前次募集资金使用情况报告的鉴证报告》（信会师报字[2026]第 ZA10049 号），鉴证结论如下：“我们认为，贵公司截至 2025 年 12 月 31 日止前次募集资金使用情况报告在所有重大方面按照中国证券监督管理委员会

会《监管规则适用指引——发行类第 7 号》的相关规定编制，如实反映了贵公司截至 2025 年 12 月 31 日止前次募集资金使用情况。”

第六章 与本次发行相关的风险因素

一、市场风险

（一）宏观经济下行和行业周期波动的风险

集成电路行业是典型的资本及技术密集型行业，行业发展与全球宏观经济形势、下游产业景气度高度相关，本身具备显著的周期性波动特征，受到国际政治环境、国内宏观经济的波动等多重因素的影响，下游市场需求的波动和低迷可能会导致对集成电路产品的需求下降，从而使包括公司在内的集成电路企业面临一定的行业波动风险。同时，FPGA 芯片作为集成电路领域的重要组成部分，下游应用覆盖网络通信、工业应用、新能源与汽车电子、数据中心、消费电子等多个关键领域，上述行业的周期性波动、资本开支变化亦将直接传导至 FPGA 市场的下游需求情况。若未来国际地缘政治冲突加剧、国内宏观经济出现波动、半导体行业景气度下行、产业相关政策发生不利变化，将导致下游行业需求萎缩或不及预期，进而使得 FPGA 产品市场需求出现下滑，将对发行人经营情况造成一定的不利影响。

（二）行业竞争加剧的风险

由于公司处于快速发展阶段，与国际同行业知名厂商相比，公司在产品布局丰富程度等方面仍存在一定差距；同时，国内同行业竞争对手也在提升自身实力。若未来 FPGA 市场竞争日趋激烈或公司新产品市场拓展不利，将对公司的经营业绩产生不利影响。

目前，FPGA 芯片行业呈现集中度较高的态势，市场竞争较为激烈。全球市场范围内，AMD（Xilinx）、Altera、Microchip、Lattice 等 FPGA 行业国际龙头厂商合计占据了大部分市场份额，具备显著的竞争优势。由于公司尚处于快速发展阶段，与国际同行业龙头厂商相比，公司在高端产品布局完整度、全系列产品覆盖广度、下游应用领域覆盖度、品牌影响力、资金实力等方面仍存在一定差距。同时，国内同行业竞争对手持续加大研发投入与产品开拓力度，或将进一步加剧国内市场竞争。若未来公司无法继续保持核心技术领先优势或产品迭代与市场拓展不及预期，FPGA 行业日趋激烈的市场竞争或将对公司造成市场份额下滑、盈利能力下降的不利影响。

二、经营风险

（一）无实际控制人风险

公司股权相对分散，不存在控股股东和实际控制人。截至 2025 年 12 月 31 日，公司第一大股东华大半导体有限公司持股比例为 29.11%。公司经营方针及重大事项的决策由股东会和董事会按照公司议事规则讨论后确定，但不排除存在因无控股股东、无实际控制人导致公司决策效率低下的风险。同时，分散的股权结构导致公司上市后有可能成为被收购的对象，从而导致公司控制权发生变化，给公司生产经营和业务发展带来潜在的风险。

（二）原材料供应及价格波动的风险

公司采用 Fabless 经营模式，核心生产环节依赖上游晶圆代工厂、封测厂商等供应商，同时需采购 IP 授权等核心资源以支撑产品研发与设计。由于集成电路行业专业化分工程度与技术门槛较高，上游晶圆制造、封测及 IP 授权等领域供应商集中度整体较高，倘若未来受国际政治经济形势、全球产业链格局、行业供需关系等因素的变动影响，导致上游供应商出现产能紧张、公司与重要供应商合作关系中断，或晶圆代工、封测服务、IP 授权等采购价格出现大幅波动的情形，则将导致公司产品生产成本上升、交付周期延长，进而对公司的经营稳定性、盈利能力与市场竞争力造成不利影响。

（三）知识产权保护及核心技术泄密风险

公司通过自主研发形成了覆盖 FPGA/FPSoC 硬件设计、专用 EDA 软件、芯片测试等领域的核心技术体系，累计拥有多项专利、软件著作权及集成电路布图设计专有权，该等核心技术与知识产权是公司保持竞争优势的关键支撑。虽然公司目前已构建了多层次知识产权保护及保密体系，通过申请专利、集成电路布图设计专有权、软件著作权等方式保护自身知识产权与核心技术，但受行业竞争加剧、技术保密手段固有局限性及外部不可控因素的影响，仍存在核心技术泄密及知识产权相关风险。倘若因公司核心研发人员流动导致技术机密泄露、关键核心技术被竞争对手窃取或模仿、竞争对手恶意诉讼等行为引发知识产权纠纷，则将损害公司的日常经营、竞争优势和业务发展。

（四）人才资源风险

FPGA 行业属于典型的技术密集型行业，高素质、专业化的研发团队是公司持续开展技术创新、产品迭代及核心技术攻关的核心支撑。由于当前国内集成电路行业人才需

求旺盛，半导体设计领域高端人才稀缺，行业内人才争夺日趋激烈，倘若未来公司无法持续提供具备行业竞争力的待遇、发展机会及激励政策，则可能导致核心研发人才流失、人才储备不足的风险，进而对公司的技术研发、产品迭代拓展及业务发展造成不利影响。

三、技术风险

（一）技术迭代风险

公司所在的集成电路设计行业属于技术密集型行业，产品的升级换代速度较快，相关技术也在不断推陈出新。当前 FPGA 芯片正向着先进制程、先进封装和高集成化的现场可编程系统级芯片方向发展，该领域内的技术创新及终端需求日新月异，公司只有持续不断地推出符合技术发展趋势与市场需求的新产品才能保持公司现有的市场地位。如果未来公司技术和产品升级迭代的进度跟不上行业发展水平或难以满足下游客户的需要，公司产品的市场竞争力将受到很大程度上的削弱，对未来业务发展产生不利影响。

（二）产品研发失败或产业化不及预期风险

公司的主营业务为 FPGA、FPSoC 芯片和专用 EDA 软件等产品的研发、设计和销售，为了适应不断变化的市场需求，公司需要不断推出新产品并预研下一代产品，以确保自身的技术优势。具体而言，公司要对未来的市场需求和自身的研发实力作出精准的把握与判断，同时与下游客户保持密切沟通，共同确定下一代产品的研发方向。由于项目的研发具有一定的不确定性，在产品研发过程中公司需要投入大量的人力及资金成本，如果公司对自身研发能力的判断错误，导致公司研发项目失败，或者如果未来公司开发的产品不能契合市场需求，也会对公司的市场竞争力造成不利影响。

（三）研发人员流失的风险

集成电路设计行业属于技术密集型行业，对高质量研发人员的需求较高。高素质的研发团队是公司持续进行技术创新和保持市场竞争优势的基础，也是公司赖以生存和发展的关键。如果未来公司的考核激励机制在同行业中不再具备吸引力，或公司薪酬待遇水平下降，公司将难以引进更多高水平的技术人才，甚至导致现有研发人员的流失，对公司日常经营将产生不利影响。

四、本次募集资金投资项目相关风险

（一）募集资金投资项目实施风险

发行人本次募集资金扣除发行费用后将用于先进工艺平台超大规模 FPGA 芯片研发项目及平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目。在募投项目实施过程中，可能出现资金到位不及时、项目投资超支、宏观政治经济形势变化、产业政策变化、技术迭代加快、市场环境变化及人才储备不足等情况，募投项目存在无法正常实施或者无法实现预期目标的风险。由于本次募投项目的拟投资金额较大，如果募投项目无法正常实施或无法实现预期目标等，将对公司的盈利状况和未来发展产生重大不利影响。

（二）募投项目的研发成果及效益不达预期的风险

本次募投项目系基于当前市场环境、国家产业政策、技术发展趋势以及市场竞争情况等因素做出，但是项目在实际运营中将面临宏观经济波动的不确定性、行业需求与供给变化、资产及人员成本上升等诸多风险，若公司所处环境发生重大调整，将可能导致研发项目投入效果或进度未达预期，无法形成产品或服务、产品或服务无法满足客户需求或销售情况未达预期，从而对公司生产经营及业绩产生不利影响的风险，募投项目存在未来实现效益不及预期的风险。

（三）募投项目研发失败的风险

公司本次先进工艺平台超大规模 FPGA 芯片研发项目拟基于先进 FinFET CMOS 工艺平台开发超大规模 FPGA 芯片系列，完成 Single-Die 和 Multi-Die 的多款产品研发，研发过程涉及芯粒扩展系统设计、高速接口 IP 设计、先进封装与测试技术等重难点，技术壁垒较高、研发周期较长。该募投项目整体项目推进仍相对早期，若公司最终无法顺利攻克关键核心技术、研发进度不及预期，则该募投项目可能存在产品研发失败的风险，进而对公司的生产经营产生不利影响。

（四）募投项目产品销售不及预期的风险

公司本次平面工艺平台 FPGA & FPSoC 芯片升级和产业化项目拟推出并优化多个系列的 FPGA 及 FPSoC 产品，完成多款新产品在目标市场的产业化并积极拓展下游市场，若该募投项目拟推出并优化的相关产品市场需求不及预期，客户导入进展缓慢，或产品技术路线与行业发展和下游需求趋势不匹配，则该募投项目可能存在产品销售收入及产业化进展不及预期等风险，进而对公司业绩产生不利影响。

（五）募投项目新增研发费用的风险

公司本次募集项目的实施将新增研发人员薪酬、资产折旧摊销费用、产品试制费等研发开支，将对发行人经营业绩构成一定影响。在本次募投项目建设期（T 至 T+2），预计新增研发费用分别为 27,123.56 万元、39,434.80 万元及 45,869.99 万元，由于营业收入尚未完全体现，研发费用较高，导致募投项目预计净利润为负值，公司需要承担一定的成本压力。建设期结束后（T+3 及其之后），随着募投项目推进和客户导入，预计营业收入增加，研发费用占营业收入的比例降低，募投项目净利润由负转正，公司开始获得投资效益，生产经营状况得到改善。由于募投项目的建设需要一定的周期，若本次募投项目建设过程中公司经营环境发生重大不利变化或者募投项目经济效益不及预期，则新增研发费用可能对公司未来经营业绩产生不利影响。

五、财务风险

（一）业绩下滑或亏损风险

报告期各期，公司营业收入分别为 70,078.59 万元、65,181.69 万元和 51,999.65 万元，归属于母公司所有者的净利润分别为-19,718.77 万元、-20,514.18 万元及-27,245.00 万元，2025 年度公司归属于母公司所有者的净利润同比下滑 32.81%。报告期内，公司营业收入、净利润水平存在下滑，且处于亏损状态。自上市以来，公司核心竞争力、持续经营能力未发生重大变化，亏损及业绩下滑主要系受下游市场需求低迷、公司为保持竞争力维持较大规模研发投入的影响。由于公司目前依然保持较大的研发投入，未来若出现下游市场复苏不及预期、行业竞争加剧、产品更新迭代放缓等情形，且公司未能及时针对性地调整经营策略，公司将面临业绩继续亏损的风险。

（二）应收账款增长较快的风险

报告期各期末，公司应收账款账面价值分别为 3,204.02 万元、16,029.90 万元和 14,191.40 万元，占资产总额的比例分别为 1.97%、11.55%和 12.54%。报告期内，公司应收账款的回款总体情况良好，应收账款发生坏账损失的可能性较小。随着公司为满足市场需求扩大经营规模，较高的应收账款会影响公司的资金周转，限制公司业务的快速发展。此外，若经济形势恶化或应收账款客户自身经营状况发生重大不利变化，将可能导致公司发生坏账损失，进而影响公司的利润水平。

（三）毛利率水平波动甚至下降的风险

报告期各期，公司主营业务毛利率分别为 38.35%、34.22%和 42.51%，整体保持在较高水平。公司产品毛利率对售价、产品结构等因素变化较为敏感，如果未来下游客户需求下降、行业竞争加剧等可能导致产品价格下降；或者公司未能有效控制产品成本；或者高毛利的产品销售未达预期；或者受到宏观经济贸易环境等影响，不能排除公司毛利率水平波动甚至下降的可能性，将给公司的经营带来一定风险。

（四）存货规模较大及存货跌价损失风险

报告期各期末，公司存货账面价值分别为 76,280.80 万元、56,652.50 万元、51,906.53 万元，占公司流动资产比例分别为 50.70%、43.68%、48.69%。公司存货中原材料占比较大，报告期各期末，公司存货中原材料账面价值分别为 45,058.41 万元、36,039.07 万元、33,199.69 万元，占期末存货账面价值比例分别为 59.07%、63.61%、63.96%。若存货消化不及时或原材料可变现净值出现大幅下降，则公司存货存在一定的跌价损失风险。

（五）大额换货导致单项计提存货跌价准备风险

2024 年至 2025 年，部分 PHOENIX 系列型号产品因供应商生产工艺存在偏差导致发生换货。2025 年末，针对上述换货事件涉及型号产品的全部账面存货（包括换货退回的部分及未销售的在库部分），公司单项计提存货跌价准备 5,045.13 万元，占期末相关型号存货账面余额的比例为 50.81%。换回产品均为通用产品，通过复测后与正常产品不存在差异。但若换回产品出现销售情况不及预期等情形导致可变现净值出现进一步下降，则公司存货存在进一步计提存货跌价准备的风险。

（六）经营活动现金流量净额波动的风险

报告期各期，公司经营活动产生的现金流量净额分别为-19,334.70 万元、-6,193.53 万元和-12,858.59 万元，呈现波动的趋势。随着经营规模的不断扩大，营运资金需求日益增加，公司经营活动现金流量净额的波动可能导致公司出现一定的流动性风险。

六、本次向特定对象发行 A 股股票的相关风险

（一）审批风险

本次向特定对象发行 A 股股票事项已经公司董事会及股东会审议通过，已获得上

海证券交易所审核通过以及中国证监会同意注册。

本次发行方案为向不超过 35 名（含 35 名）符合条件的特定对象定向发行股票募集资金。投资者的认购意向以及认购能力受到证券市场整体情况、公司股票价格走势、投资者对本次发行方案的认可程度以及市场资金面情况等多种内、外部因素的影响，可能面临募集资金不足乃至发行失败的风险。

（二）即期股东回报被摊薄的风险

本次发行募集资金到位后，公司的总股本和净资产将会相应增加，而募投项目效益的产生需要一定时间周期，在募投项目产生效益之前，公司的股东回报仍主要通过现有业务实现。鉴于公司目前仍处于亏损状态，因此根据《关于首发及再融资、重大资产重组摊薄即期回报有关事项的指导意见》（证监会公告〔2015〕31 号）等有关文件的要求，以《上海安路信息科技股份有限公司 2026 年度向特定对象发行 A 股股票预案》所测算，本次发行可能不会导致公司每股收益被摊薄。但倘若前述分析测算的假设条件或公司的经营情况发生重大变化，不能排除本次发行导致即期回报被摊薄的可能性，因此本次发行仍可能存在摊薄即期股东回报的风险。

七、其他风险

（一）股票价格波动风险

股票价格不仅取决于公司的经营状况，同时也受宏观政策、经济周期、通货膨胀、股票市场的供求状况、重大自然灾害的发生、投资者心理预期、市场情绪等多种因素的影响。因此，公司的股票价格存在若干不确定性，并可能因上述风险因素出现波动，直接或间接地给投资者带来投资收益的不确定性。

（二）公司存在累计未弥补亏损的风险

FPGA 芯片行业呈现高投入、长周期的特征。FPGA 芯片需要持续大量研发投入，唯有通过技术突破建立竞争壁垒，方能在 FPGA 芯片市场占据先机。公司持续保持对 FPGA 芯片领域高强度的研发投入。报告期内，公司净利润分别为-19,718.77 万元、-20,514.18 万元和-27,245.00 万元。截至 2025 年 12 月 31 日公司未弥补亏损为 68,840.18 万元。公司前期大量研发投入可能使公司未来一定期间持续存在累计未弥补亏损，进而

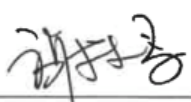
无法进行利润分配，其将对股东的投资收益造成一定程度不利影响。

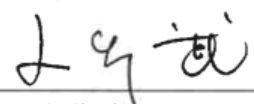
第七章 与本次发行相关的声明

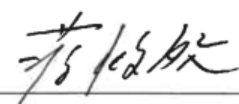
一、全体董事、审计委员会委员、高级管理人员声明

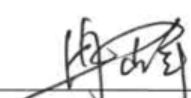
本公司及全体董事、审计委员会委员、高级管理人员承诺本募集说明书内容真实、准确、完整，不存在虚假记载、误导性陈述或重大遗漏，按照诚信原则履行承诺，并承担相应的法律责任。

全体董事签字：


谢文录


文华武


蒋毅敏

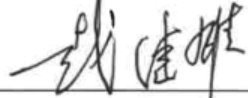

冉峰


郑戈

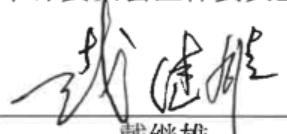

吴秀平

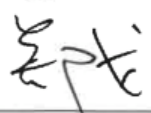

董辰


郑珊


戴继雄

审计委员会全体委员签字：


戴继雄


郑戈


吴秀平



上海安路信息科技股份有限公司

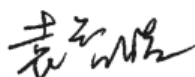
2026年8月17日

本公司及全体董事、审计委员会委员、高级管理人员承诺本募集说明书内容真实、准确、完整，不存在虚假记载、误导性陈述或重大遗漏，按照诚信原则履行承诺，并承担相应的法律责任。

全体非董事高级管理人员签字：



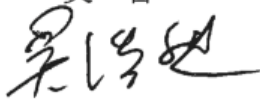
谢 丁



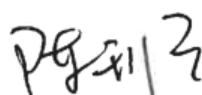
袁智皓



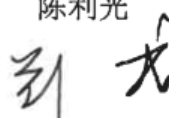
吴 智



吴浩然



陈利光



郑 成



李夏南



曾洪宾



上海安路信息科技股份有限公司

2026 年 8 月 17 日

二、发行人第一大股东声明

本公司承诺本募集说明书内容真实、准确、完整，不存在虚假记载、误导性陈述或重大遗漏，按照诚信原则履行承诺，并承担相应的法律责任。

法定代表人：



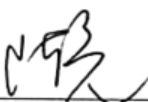
孙 劼



三、保荐人声明

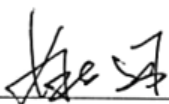
本公司已对募集说明书进行了核查，确认本募集说明书内容真实、准确、完整，不存在虚假记载、误导性陈述或重大遗漏，并承担相应的法律责任。

法定代表人：

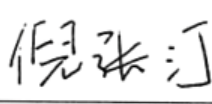


陈 亮

保荐代表人：



姚 迅



倪张汀

项目协办人：



樊雨欣



保荐人董事长声明

本人已认真阅读上海安路信息科技股份有限公司2026年度向特定对象发行A股股票募集说明书的全部内容，确认募集说明书不存在虚假记载、误导性陈述或重大遗漏，并对募集说明书真实性、准确性、完整性、及时性承担相应的法律责任。

董事长：_____

陈 亮



保荐人总裁声明

本人已认真阅读上海安路信息科技股份有限公司2026年度向特定对象发行A股股票募集说明书的全部内容，确认募集说明书不存在虚假记载、误导性陈述或重大遗漏，并对募集说明书真实性、准确性、完整性、及时性承担相应的法律责任。

总裁：_____

王曙光



四、发行人律师声明

本所及经办律师已阅读《上海安路信息科技股份有限公司 2026 年度向特定对象发行 A 股股票募集说明书（注册稿）》，确认募集说明书内容与本所出具的法律意见书不存在矛盾。本所及经办律师对发行人在募集说明书中引用的法律意见书的内容无异议，确认募集说明书不致因引用上述内容而出现虚假记载、误导性陈述或重大遗漏，并承担相应的法律责任。

单位负责人：



龚牧龙

经办律师：



刘东亚



沈诚敏



五、审计机构声明

本所及签字注册会计师已阅读募集说明书，确认募集说明书内容与本所出具的审计报告等文件不存在矛盾。

本所及签字注册会计师对发行人在募集说明书中引用的审计报告等文件的内容无异议，确认募集说明书不因引用上述内容而出现虚假记载、误导性陈述或重大遗漏，并承担相应的法律责任。

本声明仅供上海安路信息科技股份有限公司申请向特定对象发行股票之用，不适用于任何其他目的。

签字注册会计师：


乔琪




缪环宇



会计师事务所负责人：


杨志国



六、发行人董事会声明

（一）关于除本次发行外未来十二个月内是否有其他股权融资计划的声明

根据公司未来发展规划、行业发展趋势，考虑公司的资本结构、融资需求以及资本市场发展情况，除本次向特定对象发行股票外，公司董事会将根据业务情况确定未来十二个月内是否安排其他股权融资计划。若未来公司根据业务发展需要及资产负债状况需安排股权融资时，将按照相关法律法规履行相关审议程序和信息披露义务。

（二）关于公司应对本次发行摊薄即期回报采取的措施

为保证本次发行募集资金的有效使用，有效防范即期回报被摊薄的风险，提高公司未来的回报能力，公司拟采取一系列措施以提升公司经营业绩，为股东持续创造回报，具体如下：

1、加强募集资金的管理，防范募集资金使用风险

公司已按照《公司法》《证券法》《注册管理办法》《上市公司募集资金监管规则》等法律法规、规范性文件及《公司章程》的规定制定了《募集资金管理制度》，对募集资金的专户存储、使用、投向变更、管理和监督进行了明确的规定。

为保障公司规范、有效使用募集资金，本次发行募集资金到位后，公司将严格按照上述规定，管理本次募集的资金，将定期检查募集资金使用情况，加强对募投项目的监管，保证募集资金按照约定用途合理规范地使用，防范募集资金使用的潜在风险。

2、积极推进募投项目投资进度，有效安排募投项目实施

本次发行募集资金到位后，公司将积极推进募集资金投资项目建设，调配内部各项资源，合法、科学、有效地安排募集资金投资项目的实施。募集资金投资项目实施后，公司将积极推动相关产品销售，提高资金使用效率，以尽快产生效益回报股东。

3、严格执行现金分红政策，强化投资者回报机制

根据中国证监会《上市公司监管指引第3号——上市公司现金分红》等相关规定，为不断完善公司持续、稳定的利润分配政策、分红决策和监督机制，积极回报投资者，公司结合自身实际情况，制定了未来三年（2026-2028年）股东分红回报规划。本次发行完成后，公司将严格执行现金分红政策，在符合利润分配条件的情况下，积极落实对股东的利润分配，促进对投资者持续、稳定、科学的回报，切实保障投资者的权益。

4、持续完善公司治理，为公司发展提供制度保障

公司将严格遵循《公司法》《证券法》及《上市公司治理准则》等法律、法规和规范性文件的要求，不断完善公司治理结构，确保股东能够充分行使权利；确保董事会能够按照法律、法规和《公司章程》的规定行使职权，作出科学、迅速和谨慎的决策；确保独立董事能够认真履行职责，维护公司整体利益，尤其是中小股东的合法权益；确保审计委员会能够独立有效地行使对董事、经理和其他高级管理人员及公司财务的监督权和检查权，为公司发展提供制度保障。

综上，本次发行完成后，公司将提升管理水平，合理规范使用募集资金，提高资金使用效率，采取多种措施持续改善经营业绩，加快募投项目投资进度，尽快实现项目预期效益。在符合利润分配条件的前提下，积极推动对股东的利润分配，以提高公司对投资者的回报能力，有效降低原股东即期回报被摊薄的风险。

公司制定填补回报措施不等于公司对未来利润做出保证，投资者不应据此进行投资决策；投资者据此进行投资决策造成损失的，公司不承担赔偿责任。

（三）相关主体对公司本次发行摊薄即期回报采取填补措施出具的承诺

公司全体董事、高级管理人员根据中国证监会相关规定对公司填补即期回报措施能够得到切实履行作出承诺如下：

“1、承诺不无偿或以不公平条件向其他单位或者个人输送利益，也不采用其他方式损害公司利益。

2、承诺对自身的职务消费行为进行约束。

3、承诺不动用公司资产从事与其履行职责无关的投资、消费活动。

4、承诺由董事会或董事会薪酬与考核委员会制定的薪酬制度与公司填补被摊薄即期回报措施的执行情况相挂钩。

5、如公司未来实施股权激励计划，承诺拟公布的公司股权激励计划的行权条件与公司填补被摊薄即期回报措施的执行情况相挂钩。

6、发行人本次发行实施完毕前，若中国证监会和上海证券交易所作出关于填补回报措施及其承诺的其他新的监管规定的，且上述承诺不能满足中国证监会和上海证券交易所该等规定时，届时将按照最新规定出具补充承诺。

7、承诺切实履行公司制定的有关填补被摊薄即期回报措施以及对此作出的任何有关填补被摊薄即期回报措施的承诺，若违反上述承诺或拒不履行上述承诺给公司或者股东造成损失的，愿意依法承担对公司或者股东的补偿责任。”



上海安路信息科技股份有限公司董事会

2026年8月17日

附表 1：注册商标

一、发行人及其子公司拥有的注册商标

序号	权利人名称	注册号	商标中英文和拼音	分类号	专用权期限	取得方式
1	安路科技	21164303		9	2017.11.07-2027.11.06	原始取得
2	安路科技	29313660		9	2019.04.21-2029.04.20	原始取得
3	安路科技	29319102		42	2019.04.07-2029.04.06	原始取得
4	安路科技	34004586	TangDynasty	9	2020.03.21-2030.03.20	原始取得
5	安路科技	33988333	TangDynasty	42	2019.06.14-2029.06.13	原始取得
6	安路科技	33994671	FPAiA	9	2019.06.14-2029.06.13	原始取得
7	安路科技	33995102	FPAiA	42	2019.06.14-2029.06.13	原始取得
8	安路科技	35393625		9	2020.11.14-2030.11.13	原始取得
9	安路科技	35389555		42	2020.11.14-2030.11.13	原始取得
10	安路科技	36727408	 LOGIC	42	2020.04.21-2030.04.20	原始取得
11	安路科技	38902343	ArchWare	9	2021.03.07-2031.03.06	原始取得
12	安路科技	38896848	ArchWare	42	2020.06.07-2030.06.06	原始取得
13	安路科技	38903800	Mem-MAC-Merged	9	2020.03.14-2030.03.13	原始取得
14	安路科技	38908165	Mem-MAC-Merged	42	2020.03.14-2030.03.13	原始取得
15	安路科技	38909414	TDPHY	9	2020.03.14-2030.03.13	原始取得
16	安路科技	38915405	TDPHY	42	2020.03.14-2030.03.13	原始取得
17	安路科技	38924973	TDSYN	9	2020.03.14-2030.03.13	原始取得
18	安路科技	38909468	TDSYN	42	2020.03.14-2030.03.13	原始取得
19	安路科技	43598459	ANFPGA	9	2020.09.14-2030.09.13	原始取得
20	安路科技	43598484	AnDRAGON	9	2020.12.07-2030.12.06	原始取得
21	安路科技	43607760	ANLFPGA	9	2020.11.28-2030.11.27	原始取得
22	安路科技	43586396	ANLEAGLE	9	2020.09.14-2030.09.13	原始取得
23	安路科技	43599431	ANLELF	9	2020.09.14-2030.09.13	原始取得
24	安路科技	43611025	ANLPHOENIX	9	2020.09.14-2030.09.13	原始取得
25	安路科技	43586353	ANLDRAGON	9	2020.09.14-2030.09.13	原始取得
26	安路科技	43582609	SALFPGA	9	2020.09.21-2030.09.20	原始取得
27	安路科技	43600016	SALEAGLE	9	2020.09.14-2030.09.13	原始取得

序号	权利人名称	注册号	商标中英文和拼音	分类号	专用权期限	取得方式
28	安路科技	43608175	SALELF	9	2020.09.14-2030.09.13	原始取得
29	安路科技	43586448	SALPHOENIX	9	2020.09.14-2030.09.13	原始取得
30	安路科技	43600043	SALDRAGON	9	2020.09.14-2030.09.13	原始取得
31	安路科技	43608255	ANFPGA	42	2020.09.14-2030.09.13	原始取得
32	安路科技	43609744	AnEAGLE	42	2020.11.28-2030.11.27	原始取得
33	安路科技	43609749	AnELF	42	2020.09.14-2030.09.13	原始取得
34	安路科技	43610570	ANLFPGA	42	2020.09.14-2030.09.13	原始取得
35	安路科技	43601737	ANLEAGLE	42	2020.09.14-2030.09.13	原始取得
36	安路科技	43610590	ANLELF	42	2020.09.14-2030.09.13	原始取得
37	安路科技	43601755	ANLPHOENIX	42	2020.09.14-2030.09.13	原始取得
38	安路科技	43600532	ANLDRAGON	42	2020.09.14-2030.09.13	原始取得
39	安路科技	43599431	SALEAGLE	42	2020.09.14-2030.09.13	原始取得
40	安路科技	43583022	SALELF	42	2020.09.14-2030.09.13	原始取得
41	安路科技	43604954	SALPHOENIX	42	2020.09.14-2030.09.13	原始取得
42	安路科技	43603209	SALDRAGON	42	2020.09.14-2030.09.13	原始取得
43	安路科技	48604488	SALSWIFT	9	2021.04.07-2031.04.06	原始取得
44	安路科技	48631804	SALSWIFT	42	2021.04.07-2031.04.06	原始取得
45	安路科技	51303337	FPSoC	9	2021.07.14-2031.07.13	原始取得
46	安路科技	51314239	FPSoC	42	2021.07.14-2031.07.13	原始取得
47	安路科技	51307996		9	2021.09.07-2031.09.06	原始取得
48	安路科技	54340973	SALEF	9	2021.10.21-2031.10.20	原始取得
49	安路科技	43610590	SALEG	9	2021.10.21-2031.10.20	原始取得
50	安路科技	54340996	SALPH	9	2021.10.21-2031.10.20	原始取得
51	安路科技	54359431	SALDG	9	2021.10.21-2031.10.20	原始取得
52	安路科技	54347474	SALSF	9	2021.10.21-2031.10.20	原始取得
53	安路科技	61381181	StateHold IO	9	2022.06.07-2032.06.06	原始取得
54	安路科技	61400748	StaHold IO	9	2022.06.07-2032.06.06	原始取得
55	安路科技	61397869	StateHold IO	42	2022.06.07-2032.06.06	原始取得
56	安路科技	61384489	StaHold IO	42	2022.06.07-2032.06.06	原始取得
57	安路科技	62987409	FutureDynasty	9	2022.08.21-2032.08.20	原始取得
58	安路科技	43610590	FutureDynasty	42	2022.08.21-2032.08.20	原始取得
59	安路科技	66065732	AL-LINK-PRO	9	2023.01.07-2033.01.06	原始取得
60	安路科技	66065745		9	2023.05.28-2033.05.27	原始取得

序号	权利人名称	注册号	商标中英文和拼音	分类号	专用权期限	取得方式
61	安路科技	66072156		9	2023.04.28-2033.04.27	原始取得
62	安路科技	66070349	AL-LINK-PRO	42	2023.02.07-2033.02.06	原始取得
63	维德青云	69225734	维德青云	9	2023.07.14-2033.07.13	原始取得
64	维德青云	69225719	维德青云	42	2023.07.07-2033.07.06	原始取得
65	安路科技	70061675		42	2025.03.07-2035.03.06	原始取得
66	安路科技	02334723		9	2023.11.16-2033.11.15	原始取得
67	安路科技	02362360	TangDynasty	9	2024.03.16-2034.03.15	原始取得
68	安路科技	112028827	TangDynasty	42	2024.03.16-2034.03.15	原始取得
69	安路科技	1740153		9	2023.04.28-2033.04.28	原始取得
70	安路科技	1740150	TangDynasty	9、42	2023.04.28-2033.04.28	原始取得
71	安路科技	73804342	FPAiA	9	2024.02.28-2034.02.27	原始取得
72	安路科技	73802771	TangDynasty	9	2024.03.21-2034.03.20	原始取得
73	安路科技	73806851	ArchWare	9	2024.05.28-2034.05.27	原始取得
74	安路科技	73812140	Mem-MAC-Merged	9	2024.03.07-2034.03.06	原始取得
75	安路科技	73805013	TDPHY	9	2024.03.14-2034.03.13	原始取得
76	安路科技	73801251	TDSYN	9	2024.02.28-2034.02.27	原始取得
77	安路科技	73805039	FPAiA	42	2024.02.28-2034.02.27	原始取得
78	安路科技	73813645	TangDynasty	42	2024.03.21-2034.03.20	原始取得
79	安路科技	73805270	ArchWare	42	2024.05.28-2034.05.27	原始取得
80	安路科技	73808137	Mem-MAC-Merged	42	2024.03.07-2034.03.06	原始取得
81	安路科技	73812192	TDPHY	42	2024.02.28-2034.02.27	原始取得
82	安路科技	73799605	TDSYN	42	2024.02.28-2034.02.27	原始取得
83	安路科技	79374161	TangDynasty	9、42	2024.08.27-2033.04.28	原始取得
84	安路科技	79374163		9	2024.07.30-2033.04.28	原始取得
85	安路科技	79801158	SALSWORDFISH	9	2025.01.14-2035.01.13	原始取得
86	安路科技	79795936	SWORDFISH	9	2025.03.28-2035.03.27	原始取得
87	安路科技	79789763	SALSWORDFISH	42	2025.01.07-2035.01.06	原始取得
88	维德青云	80322575	ValderClouds	9	2025.02.07-2035.02.06	原始取得
89	维德青云	80303882	ValderClouds	42	2025.02.07-2035.02.06	原始取得
90	安路科技	81385945	BitWriter	9	2025.03.28-2035.03.27	原始取得
91	安路科技	81390913	BitWriter	42	2025.03.28-2035.03.27	原始取得
92	安路科技	82986823	TangDynasty	42	2025.07.21-2035.07.20	原始取得

序号	权利人名称	注册号	商标中英文和拼音	分类号	专用权期限	取得方式
93	安路科技	84509687	FPAiA	42	2025.10.14-2035.10.13	原始取得

附表 2：已授权专利

一、发行人及其子公司拥有的专利权

序号	权利人	专利类别	名称	专利号	申请日	公告日	取得方式
1	安路科技	发明	基于增强型 LUT5 结构的二进制加减法器	ZL201310125258.X	2013.4.11	2016.6.8	原始取得
2	安路科技	发明	用于集成电路设计的并行综合方法及其系统	ZL201310123611.0	2013.4.10	2016.8.10	原始取得
3	安路科技	发明	交错排列式可编程逻辑器件	ZL201310085574.9	2013.3.15	2016.11.30	原始取得
4	安路科技	发明	器件标识结构及其制造方法	ZL201511031016.X	2015.12.31	2018.6.29	原始取得
5	安路科技	发明	RTL 电路综合中的资源共享方法及其系统	ZL201510231066.6	2015.5.7	2018.4.13	原始取得
6	安路科技	发明	接收器	ZL201511019165.4	2015.12.29	2019.1.25	原始取得
7	安路科技	发明	可编程逻辑器件的连线结构以及布线布局系统和方法	ZL201710374646.X	2017.5.24	2020.11.17	原始取得
8	安路科技	发明	提取版图不同模块连接关系的方法	ZL201811428183.1	2018.11.27	2023.7.14	原始取得
9	安路科技	发明	可编程逻辑单元结构及芯片	ZL201910130198.8	2019.2.21	2020.12.29	原始取得
10	安路科技	发明	FPGA 配置电路的启动系统及其方法	ZL201910133756.6	2019.2.22	2023.6.27	原始取得
11	安路科技	发明	集成电路的重配置电路及其方法	ZL201910023922.7	2019.1.10	2023.5.16	原始取得
12	安路科技	发明	FPGA 的布线方法及系统	ZL201811466368.1	2018.12.3	2021.2.2	原始取得
13	安路科技	发明	内存优化型静态时序分析方法及其系统	ZL201811495961.9	2018.12.7	2021.1.5	原始取得
14	安路科技	发明	逻辑电路布局布线方法、图形化显示方法及其系统	ZL201811286082.5	2018.10.31	2021.6.1	原始取得
15	安路科技	发明	一种物理 BRAM 匹配方法	ZL201811245768.X	2018.10.24	2020.3.24	原始取得
16	安路科技	发明	一种延迟缓冲电路及非对称时钟网络	ZL201811230885.9	2018.10.22	2020.12.29	原始取得
17	安路科技	发明	芯片初始化方法	ZL201811552754.2	2018.12.19	2021.8.31	原始取得
18	安路科技	发明	可编程芯片内部基于通用 I/O 的 MIPI 接口电路	ZL201811436387.X	2018.11.28	2021.8.31	原始取得
19	安路科技	发明	存储器及存储器的功能测试方法	ZL201811443199.X	2018.11.29	2020.9.15	原始取得
20	安路科技	发明	FPGA 的布线资源的布线方法和测试方法	ZL201910054439.5	2019.1.21	2021.3.30	原始取得

序号	权利人	专利类别	名称	专利号	申请日	公告日	取得方式
21	安路科技	发明	一种通孔生成方法及通孔生成系统	ZL201811546656.8	2018.12.18	2020.12.22	原始取得
22	安路科技	发明	一种测试数据报告生成方法及报告生成系统	ZL201811576607.9	2018.12.23	2021.6.18	原始取得
23	安路科技	发明	一种压控振荡器电路	ZL201811496105.5	2018.12.7	2021.7.20	原始取得
24	安路科技	发明	片内电压调节器间的时序控制系统及时序控制方法	ZL201811507485.8	2018.12.11	2021.6.4	原始取得
25	安路科技	发明	动态相位切换系统及动态相位切换方法	ZL201910037058.6	2019.1.15	2020.11.24	原始取得
26	安路科技	发明	布局优化方法及布局优化系统	ZL201911321133.8	2019.12.20	2021.1.8	原始取得
27	安路科技	发明	小数分频锁相环锁定检测方法及其系统	ZL201910257380.X	2019.4.1	2021.2.2	原始取得
28	安路科技	发明	分频器及其芯片	ZL201910300501.4	2019.4.15	2021.1.15	原始取得
29	安路科技	发明	最大时钟偏差的计算方法及计算系统	ZL201910204771.5	2019.3.18	2020.12.18	原始取得
30	安路科技	发明	驱动信息的处理方法及处理系统	ZL201910187389.8	2019.3.13	2020.12.25	原始取得
31	安路科技	发明	FPGA 的管脚桥接短路测试方法	ZL201910509147.6	2019.6.13	2021.6.18	原始取得
32	安路科技	发明	IO 桥接短路的测试方法及测试电路	ZL201910509152.7	2019.6.13	2021.8.6	原始取得
33	安路科技	发明	数据储存方法及数据存储系统	ZL201910273634.7	2019.4.6	2023.10.17	原始取得
34	安路科技	发明	一种逻辑电路的优化方法及优化装置	ZL201910330187.4	2019.4.23	2020.12.8	原始取得
35	安路科技	发明	一种 FPGA 码流的加解密装置及方法	ZL201910363336.7	2019.4.30	2021.2.2	原始取得
36	安路科技	发明	基于 FPGA 的卷积参数加速装置、数据读写方法	ZL201910708612.9	2019.8.1	2021.2.19	原始取得
37	安路科技	发明	电流检测电路及低压差稳压器电路	ZL202010578691.9	2020.6.23	2020.12.11	原始取得
38	安路科技	发明	本征线性相位插值器	ZL202010579179.6	2020.6.23	2021.7.9	原始取得
39	安路科技	发明	逻辑 BRAM 的映射方法及其系统	ZL201910765532.7	2019.8.19	2020.12.8	原始取得
40	安路科技	发明	基于 ARM 架构 FPGA 硬件系统的卷积神经网络权重压缩方法及其装置	ZL201911037605.7	2019.10.29	2020.12.8	原始取得
41	安路科技	发明	电路原理图生成方法及生成系统	ZL201911039478.4	2019.10.29	2020.12.25	原始取得
42	安路科技	发明	存储方法及存储系统	ZL201911073548.8	2019.11.6	2020.12.22	原始取得
43	安路科技	发明	数据激活方法及 FPGA 数据激活系统	ZL201911408831.1	2019.12.31	2021.4.23	原始取得
44	安路科技	发明	数据回写系统	ZL201911360228.0	2019.12.25	2020.12.22	原始取得

序号	权利人	专利类别	名称	专利号	申请日	公告日	取得方式
45	安路科技	发明	交并比电路	ZL201911396868.7	2019.12.30	2021.2.2	原始取得
46	安路科技	发明	图像缩小方法与图像缩小系统	ZL202010118597.5	2020.2.26	2021.2.2	原始取得
47	安路科技	发明	为 FPGA 码点分配 SRAM 单元的方法及系统	ZL202010323032.0	2020.4.22	2021.4.27	原始取得
48	安路科技	发明	离线下载装置及离线下载方法	ZL202010160294.X	2020.3.10	2023.3.14	原始取得
49	安路科技	发明	MIPI 偏移消除方法、偏移消除电路及通信接收装置	ZL202010260074.4	2020.4.3	2022.2.1	原始取得
50	安路科技	发明	DAC 误差补偿方法及误差补偿系统	ZL202010281104.X	2020.4.10	2023.11.28	原始取得
51	安路科技	发明	锁相环锁定检测电路	ZL202010259312.X	2020.4.3	2023.6.2	原始取得
52	安路科技	发明	延迟锁相环的鉴相电路	ZL202010260057.0	2020.4.3	2021.6.18	原始取得
53	安路科技	发明	PMOS 输出功率管的低压差稳压器	ZL202010578673.0	2020.6.23	2022.2.1	原始取得
54	安路科技	发明	低压差稳压器	ZL202010578680.0	2020.6.23	2021.4.2	原始取得
55	安路科技	发明	电源切换电路	ZL202010579170.5	2020.6.23	2021.2.2	原始取得
56	安路科技	发明	现场可编程门阵列的时钟结构及其调整方法	ZL202010457646.8	2020.5.26	2021.6.4	原始取得
57	安路科技	发明	SRAM 型 FPGA 单粒子翻转纠错方法及单粒子翻转纠错电路	ZL202010298915.0	2020.4.16	2021.4.2	原始取得
58	安路科技	发明	一种分数型分频比锁相环	ZL202010793366.4	2020.8.10	2025.1.28	原始取得
59	安路科技	发明	FPGA 单粒子翻转纠错方法及电路	ZL202010586774.2	2020.6.24	2021.8.3	原始取得
60	安路科技	发明	FPGA 配置模块及其测试信号分组输出的实现方法、电路	ZL202010561448.6	2020.6.18	2023.9.15	原始取得
61	安路科技	发明	FPGA 的 IO 阻抗校准电路及其方法	ZL202011074641.3	2020.10.9	2022.9.27	原始取得
62	安路科技	发明	控制多路时钟以确定相位关系输出的方法和系统	ZL202010985411.6	2020.9.18	2023.12.8	原始取得
63	安路科技	发明	FPGA 芯片及 FPGA 子芯片的互联方法	ZL202011621555.X	2020.12.30	2024.3.29	原始取得
64	安路科技	发明	FPGA 接口单元、FPGA 接口模块及 FPGA 接口系统	ZL202011505041.8	2020.12.18	2022.3.29	原始取得
65	安路科技	发明	DDR 物理层地址命令路径的内建自测试方法及测试系统	ZL202010756932.4	2020.7.31	2021.6.18	原始取得
66	安路科技	发明	数据加密认证方法及数据加密认证系统	ZL202010759113.5	2020.7.31	2021.6.18	原始取得
67	安路科技	发明	一种 FPGA 内嵌 DDR 硬核及 FPGA	ZL202010760556.6	2020.8.3	2021.6.11	原始取得

序号	权利人	专利类别	名称	专利号	申请日	公告日	取得方式
68	安路科技	发明	基于 SIOU 的微总线型 DSP 电路架构	ZL202011214929.6	2020.11.3	2024.5.31	原始取得
69	安路科技	发明	NMOS 输出功率管的低压差稳压器	ZL202010578679.8	2020.6.23	2022.2.1	原始取得
70	安路科技	发明	NMOS 输出功率管的低压差稳压器	ZL202010578672.6	2020.6.23	2022.2.1	原始取得
71	安路科技	发明	卷积神经网络加速器的数据回写系统	ZL202011527851.3	2020.12.22	2023.10.17	原始取得
72	安路科技	发明	半精度浮点数除法器数据处理方法及系统	ZL202011641150.2	2020.12.31	2024.4.30	原始取得
73	安路科技	发明	PCIe 总线的数据传输方法、系统及电子设备	ZL202110524776.3	2021.5.13	2022.5.17	原始取得
74	安路科技	发明	目标检测中神经网络后处理实现方法、装置、终端及介质	ZL202110522096.8	2021.5.13	2023.11.24	原始取得
75	安路科技	发明	基于静态配置数字电路的浮点数乘累加控制方法及系统	ZL202110707511.7	2021.6.24	2022.3.11	原始取得
76	安路科技	发明	堆栈帧结构和函数调用方法及系统	ZL202110573924.0	2021.5.25	2022.6.28	原始取得
77	安路科技	发明	视频图像旋转的显示方法及装置	ZL202110820520.7	2021.7.20	2024.10.25	原始取得
78	安路科技	发明	串并转换电路	ZL202110796848.X	2021.7.14	2022.7.8	原始取得
79	安路科技	发明	数模转换阵列的排布方法、系统和 n 比特数模转换阵列	ZL202110796680.2	2021.7.14	2023.2.28	原始取得
80	安路科技	发明	基于 FPGA 的百兆光物理层及其装置	ZL202111068352.7	2021.9.13	2023.6.27	原始取得
81	安路科技	发明	锁定检测电路及锁相环电路系统	ZL202110970784.0	2021.8.23	2025.1.21	原始取得
82	安路科技	发明	校准电路	ZL202110976062.6	2021.8.24	2022.6.7	原始取得
83	安路科技	发明	阻抗校准方法及阻抗校准系统	ZL202111255429.1	2021.10.27	2024.7.26	原始取得
84	安路科技	发明	输入缓冲电路	ZL20211188708.0	2021.10.12	2024.6.18	原始取得
85	安路科技	发明	阻抗校准方法及系统	ZL202111255408.X	2021.10.27	2024.7.19	原始取得
86	安路科技	发明	阵列化器件仿真网表的生成方法、装置及仿真验证方法	ZL20211189729.4	2021.10.12	2025.4.29	原始取得
87	安路科技	发明	稳压器电路	ZL20211197786.7	2021.10.14	2023.3.14	原始取得
88	安路科技	发明	基于 FPGA 监测 DDR 信号的、方法、FPGA 和介质	ZL202111301327.9	2021.11.4	2023.9.26	原始取得
89	安路科技	发明	集成电路的逻辑关系系统的建立方法及查询方法	ZL202111388742.2	2021.11.22	2025.6.10	原始取得

序号	权利人	专利类别	名称	专利号	申请日	公告日	取得方式
90	安路科技	发明	压控振荡器及其锁相环	ZL202111531242.X	2021.12.14	2025.1.7	原始取得
91	安路科技	发明	FPGA 集成电路基于布局的高扇出线网优化方法和优化系统	ZL202111388741.8	2021.11.22	2025.7.25	原始取得
92	安路科技	发明	小数分频电路	ZL202111329068.0	2021.11.10	2024.5.28	原始取得
93	安路科技	发明	一种 PCIE 总线与 AXI 总线的桥接系统	ZL202111224940.5	2021.10.21	2023.9.15	原始取得
94	安路科技	发明	布线拥塞预估方法及布线拥塞预估系统	ZL202111327599.6	2021.11.10	2025.4.29	原始取得
95	安路科技	发明	时序瓶颈探查方法、装置、终端设备及存储介质	ZL202111362990.X	2021.11.17	2025.2.14	原始取得
96	安路科技	发明	FPGA 内部在线逻辑分析监测电路及方法	ZL202111518344.8	2021.12.13	2024.10.15	原始取得
97	安路科技	发明	虚拟探针接口电路、方法、FPGA 和系统芯片	ZL202111486662.0	2021.12.7	2024.11.26	原始取得
98	安路科技	发明	集成电路版图布局方法及集成电路版图布局系统	ZL202111566687.1	2021.12.20	2025.1.21	原始取得
99	安路科技	发明	时钟信号动态对齐方法及相位对齐器	ZL202111533592.X	2021.12.15	2025.8.5	原始取得
100	安路科技	发明	FPGA 中嵌入式存储器的测试电路及其测试方法	ZL202210050052.4	2022.1.17	2024.11.26	原始取得
101	安路科技	发明	时钟延时测试方法及时钟延时测试系统	ZL202111632364.8	2021.12.28	2023.7.14	原始取得
102	安路科技	发明	FPGA 的时序优化方法和系统	ZL202210774464.2	2022.7.1	2025.11.7	原始取得
103	安路科技	发明	时钟漂移补偿方法、装置、终端设备及存储介质	ZL202210190191.7	2022.2.28	2024.9.3	原始取得
104	安路科技	发明	集成电路中时序瓶颈节点分析和时序优化方法及系统	ZL202210583553.9	2022.5.25	2024.7.12	原始取得
105	安路科技	发明	FPGA 芯片的布线方法和系统	ZL202210762962.5	2022.6.29	2024.5.31	原始取得
106	安路科技	发明	基于两位商计算的除法运算单元及除法器	ZL202210458292.8	2022.4.28	2024.10.1	原始取得
107	安路科技	发明	数字后端绕线方法及系统	ZL202210283505.8	2022.3.22	2024.9.6	原始取得
108	安路科技	发明	应用于 FPGA 的失效定位方法	ZL202210502701.X	2022.5.10	2025.4.25	原始取得
109	安路科技	发明	FPGA 时序模型验证方法及系统	ZL202210668917.3	2022.6.14	2025.2.14	原始取得
110	安路科技	发明	图形界面控件对象生成方法及系统	ZL202210668913.5	2022.6.14	2025.2.14	原始取得
111	安路科技	发明	FPGA 集成电路布局优化方法、装置、设备及存储介质	ZL202210718272.X	2022.6.23	2025.12.30	原始取得
112	安路科技	发明	耐高压高速驱动电路	ZL202210622531.9	2022.6.2	2024.6.4	原始取得

序号	权利人	专利类别	名称	专利号	申请日	公告日	取得方式
113	安路科技	发明	测试方法及系统	ZL202210939597.0	2022.8.5	2025.8.1	原始取得
114	安路科技	发明	可扩展的并行卷积数据输出装置及其输出方法	ZL202211720850.X	2022.12.30	2025.12.12	原始取得
115	安路科技	发明	一种基于 FPGA+NPU 架构的混合系统	ZL202211219965.0	2022.9.30	2025.7.25	原始取得
116	维德青云、安路科技	发明	基于 FPGA 的多通道 DDR 读写仲裁装置	ZL202211722377.9	2022.12.30	2025.8.29	原始取得
117	安路科技	发明	DFE 抽头自适应获取方法、装置、设备及存储介质	ZL202310165880.7	2023.2.24	2024.4.12	原始取得
118	安路科技	发明	基于时钟相位移动的 DFE 抽头自适应获取方法及装置	ZL202310166437.1	2023.2.24	2025.9.23	原始取得
119	安路科技	发明	FPGA 硬宏单元的初始位置布局方法和装置	ZL202310149438.5	2023.2.21	2025.12.2	原始取得
120	安路科技	发明	FPGA 技术映射的优化方法及系统	ZL202310299491.3	2023.3.24	2025.10.17	原始取得
121	维德青云	发明	现场可编程系统级芯片	ZL202311514884.8	2023.11.15	2024.2.9	原始取得
122	维德青云	发明	时钟恢复系统和方法	ZL202411109925.X	2024.8.14	2024.11.5	原始取得
123	维德青云	发明	失调校准电路及系统	ZL202411419049.0	2024.10.12	2024.12.13	原始取得
124	维德青云	发明	基于 FPGA 的 DDR 物理层接口电路及其控制方法	ZL202411230403.5	2024.9.4	2024.11.26	原始取得
125	维德青云	发明	内存保护单元和系统	ZL202411396848.0	2024.10.9	2024.12.13	原始取得
126	维德青云	发明	评估 FPGA 布局布线流程中互连开关块布通成功率的方法及基于该评估结果的布局优化方法	ZL202510087243.1	2025.1.20	2025.11.11	原始取得
127	维德青云	发明	收发器延迟校准系统及方法	ZL202510412785.1	2025.4.3	2025.6.10	原始取得
128	维德青云	发明	基于 FPGA 的立体图像显示系统和方法	ZL202510265269.0	2025.3.7	2025.5.20	原始取得
129	维德青云	发明	基于 FPGA 的高清图像旋转系统和方法	ZL202510591957.6	2025.5.9	2025.7.11	原始取得
130	维德青云	发明	基于 RISC-V 的数据存储系统及方法、集成电路	ZL202510846310.3	2025.6.24	2025.8.26	原始取得
131	维德青云	发明	支持多配置自适应切换的芯片及其配置方法	ZL202511383384.4	2025.9.26	2025.12.9	原始取得
132	安路科技	实用新型	应用于发光二极管显示屏的显示模组及显示系统	ZL201920382625.7	2019.3.25	2019.10.25	原始取得
133	安路科技	实用新型	一种显示转换装置	ZL201920456150.1	2019.4.5	2020.1.10	原始取得
134	安路科技	实用新型	数据显示处理系统	ZL201920555512.2	2019.4.23	2020.1.31	原始取得

序号	权利人	专利类别	名称	专利号	申请日	公告日	取得方式
135	安路科技	实用新型	芯片测试装置	ZL201920567540.6	2019.4.24	2019.12.20	原始取得
136	安路科技	实用新型	显示存储装置	ZL201920657366.4	2019.5.9	2019.11.26	原始取得
137	安路科技	实用新型	FPGA 的加解密装置	ZL201920923774.X	2019.6.19	2019.11.15	原始取得
138	安路科技	实用新型	用于 FPGA 升级的离线下载器	ZL202121956218.6	2021.8.19	2022.1.4	原始取得

附表 3：著作权

一、计算机软件著作权

序号	权利人	软件全称	版本号	登记号	分类号	首次发表日期	登记日期	取得方式
1	安路科技	安路可编程逻辑阵列物理实现软件	V1.0	2013SR156556	30108	未发表	2013/12/25	原始取得
2	安路科技	安路可编程逻辑阵列电路综合软件	V1.0	2013SR157072	30108	未发表	2013/12/25	原始取得
3	安路科技	安路可编程逻辑阵列时序分析软件	V1.0	2015SR131021	30108	未发表	2015/7/13	原始取得
4	安路科技	安路可编程逻辑阵列信号监测软件	V1.0	2017SR379093	10100	未发表	2017/7/18	原始取得
5	安路科技	安路可编程逻辑阵列BRAM 在线调试软件	V1.0	2017SR379081	10100	未发表	2017/7/18	原始取得
6	安路科技	安路可编程逻辑阵列芯片资源图形化软件	V1.0	2017SR379071	10100	未发表	2017/7/18	原始取得
7	安路科技	安路可编程逻辑阵列逻辑电路图形化软件	V1.0	2017SR377442	10100	未发表	2017/7/18	原始取得
8	安路科技	安路可编程逻辑阵列信号在线分析软件	V1.0	2019SR0078561	30108	2018/12/10	2019/1/23	原始取得
9	安路科技	安路神经网络编译器软件	V1.0	2019SR0766620	30200	未发表	2019/7/24	原始取得
10	安路科技	安路权重查看器软件	V1.0	2019SR1023899	30108	未发表	2019/10/10	原始取得
11	安路科技	安路可编程逻辑阵列器件布局区域约束软件	V1.0	2019SR1213646	30108	未发表	2019/11/26	原始取得
12	安路科技	安路可编程逻辑阵列芯片功耗评估图图形化软件	V1.0	2019SR1212832	30108	未发表	2019/11/26	原始取得
13	安路科技	安路网络模型剪枝量化软件	V1.0	2019SR1266031	30200	未发表	2019/12/3	原始取得
14	安路科技	安路神经网络可视化软件	V1.0	2020SR1718398	应用软件	未发表	2020/12/2	原始取得
15	安路科技	安路卷积神经网络持久化与推断软件	V1.0	2020SR1718393	应用软件	未发表	2020/12/2	原始取得
16	安路科技	安路神经网络性能评估软件	V1.0	2020SR1718397	应用软件	未发表	2020/12/2	原始取得
17	安路科技	安路无向数据结构图生成软件	V1.0	2020SR1718399	应用软件	未发表	2020/12/2	原始取得
18	安路科技	安路芯片温度电压数据采样及显示软件	V1.0	2021SR0973397	应用软件	未发表	2021/7/2	原始取得
19	安路科技	安路可编程逻辑阵列端口分配软件	V1.0	2021SR1126291	应用软件	未发表	2021/7/30	原始取得

序号	权利人	软件全称	版本号	登记号	分类号	首次发表日期	登记日期	取得方式
20	安路科技	安路 Memory Interface 生成器软件	V1.0	2021SR1398027	应用软件	未发表	2021/9/17	原始取得
21	安路科技	安路可编程逻辑阵列级联下载工具软件	V1.0	2021SR1478383	应用软件	未发表	2021/10/9	原始取得
22	安路科技	安路边界扫描状态配置软件	V1.0	2021SR1478204	应用软件	未发表	2021/10/9	原始取得
23	安路科技	安路 PCIE 生成器软件	V1.0	2021SR1478205	应用软件	未发表	2021/10/9	原始取得
24	安路科技	强化学习布局软件	V1.0	2021SR1478431	应用软件	未发表	2021/10/9	原始取得
25	安路科技	安路神经网络处理器驱动设计软件	V1.0	2021SR2032277	应用软件	未发表	2021/12/9	原始取得
26	安路科技	安路 IP 产品库管理软件	V1.0	2022SR0003690	应用软件	未发表	2022/1/4	原始取得
27	安路科技	安路神经网络仿真器软件	V1.0	2022SR0123185	应用软件	未发表	2022/1/19	原始取得
28	安路科技	安路神经网络模型序列化软件	V1.0	2023SR0042665	应用软件	未发表	2023/1/9	原始取得
29	安路科技	安路神经网络图像处理软件	V1.0	2023SR0042666	应用软件	未发表	2023/1/9	原始取得
30	安路科技	安路 IP 产品打包参数依赖性设置软件	V1.0	2023SR0444561	应用软件	未发表	2023/4/6	原始取得
31	安路科技	安路 IP 产品打包参数布局设置软件	V1.0	2023SR0444562	应用软件	未发表	2023/4/6	原始取得
32	安路科技	安路可编程逻辑阵列芯片下载软件	V1.0	2023SR0444560	应用软件	未发表	2023/4/6	原始取得
33	安路科技	安路可编程逻辑阵列先进先出 IP 定制软件	V1.0	2023SR0444559	应用软件	未发表	2023/4/6	原始取得
34	安路科技	安路器件选型表软件	V1.0	2023SR0444558	应用软件	未发表	2023/4/6	原始取得
35	安路科技	安路神经网络调度软件	V1.0	2023SR0444557	应用软件	未发表	2023/4/6	原始取得
36	安路科技	SoC 应用项目管理软件	V1.0	2023SR1302045	应用软件	未发表	2023/10/25	原始取得
37	安路科技	AL flash 烧写工具软件	V1.0	2023SR1309822	应用软件	未发表	2023/10/26	原始取得
38	安路科技	安路 IP 加密软件	V1.0	2023SR1312507	应用软件	未发表	2023/10/26	原始取得
39	安路科技	安路神经网络运行时库软件	V1.0	2023SR1311261	嵌入式软件	未发表	2023/10/26	原始取得
40	安路科技	安路分布式存储器 IP 设置软件	V1.0	2023SR1311278	应用软件	未发表	2023/10/26	原始取得
41	安路科技	安路 FPGA 源语工具	V1.0	2024SR0108261	应用软件	未发表	2024/1/16	原始取得
42	安路科技	安路先进先出存储器 IP 设置软件	V1.0	2024SR0392262	应用软件	未发表	2024/3/14	原始取得
43	安路科技	安路可编程逻辑阵列 HXT 眼图测试软件	V1.0	2024SR0392259	应用软件	未发表	2024/3/14	原始取得

序号	权利人	软件全称	版本号	登记号	分类号	首次发表日期	登记日期	取得方式
44	安路科技	安路时序约束向导工具	V1.0	2024SR0397530	应用软件	未发表	2024/3/15	原始取得
45	安路科技	安路部分可重配功能属性设置向导软件	V1.0	2024SR1529682	应用软件	未发表	2024/10/15	原始取得
46	安路科技	安路芯片调试软件	V1.0	2024SR1531886	应用软件	未发表	2024/10/15	原始取得
47	安路科技	安路 Chip Watcher GUI 工具软件	V1.0	2024SR1526670	应用软件	未发表	2024/10/15	原始取得
48	安路科技	基于 ArmNN 的 NPU 工具链软件	V1.0	2024SR1529325	嵌入式软件	未发表	2024/10/15	原始取得
49	安路科技	安路板级支持包工具软件	V1.0	2024SR2175026	中间件	未发表	2024/12/24	原始取得
50	安路科技	安路命令行交互工具软件	V1.0	2024SR2159478	中间件	未发表	2024/12/23	原始取得
51	安路科技	安路自动化评估画图结果软件	V1.0	2024SR2175016	应用软件	未发表	2024/12/24	原始取得
52	维德青云	基于 JPU 的高保真图像传输软件	V1.0	2024SR2170741	嵌入式软件	未发表	2024/12/24	原始取得
53	维德青云	维德青云锁相环 IP 设置及生成软件	V1.0	2024SR2171599	应用软件	未发表	2024/12/24	原始取得
54	维德青云	维德青云高速串行收发器 IP 生成软件	V1.0	2024SR2175316	应用软件	未发表	2024/12/24	原始取得
55	维德青云	维德青云 RAM IP 设置软件	V1.0	2024SR2160979	应用软件	未发表	2024/12/23	原始取得
56	维德青云	维德青云 PCIe IP 设置软件	V1.0	2024SR2172145	应用软件	未发表	2024/12/24	原始取得
57	维德青云	维德青云 AXI 设备数据交换器 IP 设置软件	V1.0	2024SR2162194	应用软件	未发表	2024/12/23	原始取得
58	维德青云	维德青云 DDR IP 设置及生成软件	V1.0	2025SR1016140	应用软件	未发表	2025/6/16	原始取得
59	安路科技	安路 RISC-V 嵌入式系统级芯片软件开发套件系统	V1.0	2025SR1037827	嵌入式软件	未发表	2025/6/18	原始取得
60	安路科技	安路 FPGA 高速串行收发器性能测试软件	V1.0	2025SR1037859	应用软件	未发表	2025/6/18	原始取得
61	安路科技	安路 FPGA 工程属性界面配置工具	V1.0	2025SR1037867	应用软件	未发表	2025/6/18	原始取得
62	安路科技	安路 FPGA 时序分析时钟交叉报告工具	V1.0	2025SR1036874	应用软件	未发表	2025/6/18	原始取得
63	安路科技	安路高性能存储器 DDR3/4IP 生成软件	V2.0	2025SR2424090	应用软件	未发表	2025/12/16	原始取得
64	安路科技	安路 FPGA 综合与物理电路原理图工具软件	V1.0	2025SR2423652	应用软件	未发表	2025/12/16	原始取得
65	安路科技	安路 Verilog 预处理器软件	V1.0	2025SR2424101	应用软件	未发表	2025/12/16	原始取得
66	安路科技	安路 TD 初始化导航软件	V1.0	2025SR2424106	应用软件	未发表	2025/12/16	原始取得

序号	权利人	软件全称	版本号	登记号	分类号	首次发表日期	登记日期	取得方式
67	安路科技	安路高速串行收发器SERDES 定制软件	V1.2	2025SR2424220	应用软件	未发表	2025/12/16	原始取得
68	安路科技	安路用户偏好设置工具软件	V1.0	2025SR2423218	应用软件	未发表	2025/12/16	原始取得

二、作品著作权

序号	作品名称	著作权人	登记号	创作完成时间	登记日期	取得方式
1	ANLOGIC	安路科技	国作登字 -2016-F-00328457	2013.09.15	2016.11.08	原始取得
2	AN	安路科技	沪作登字 -2021-F-02064456	2014.09.01	2021.07.30	原始取得
3	安路科技官微 红包	安路科技	甘作登字 -2023-F-00001910	2023.01.06	2023.01.17	原始取得
4	下载器	安路科技	沪作登字 -2023-F-02634257	2022.07.26	2023.02.17	原始取得
5	安路科技 LOGO 全称	安路科技	沪作登字 -2024-F-03310523	2024.04.01	2024.09.25	原始取得
6	安路科技 LOGO 简称	安路科技	沪作登字 -2024-F-03310522	2024.04.01	2024.09.25	原始取得
7	维德青云 LOGO 全称	维德青云	国作登字 -2024-F-00271093	2024.04.01	2024.09.11	原始取得
8	维德青云 LOGO 简称	维德青云	国作登字 -2024-F-00271094	2024.04.01	2024.09.11	原始取得

附表 4：集成电路布图设计专有权

序号	布图设计名称	登记号	权利人	申请日期	颁证日期	取得方式
1	AL104	BS.165520698	安路科技	2016.12.21	2017.01.25	原始取得
2	AL1130	BS.175526966	安路科技	2017.05.17	2017.06.15	原始取得
3	AL105	BS.175527474	安路科技	2017.05.27	2017.06.26	原始取得
4	AL106	BS.18557341X	安路科技	2018.12.09	2019.01.11	原始取得
5	AL107	BS.185573428	安路科技	2018.12.09	2019.01.11	原始取得
6	AL201	BS.185573436	安路科技	2018.12.09	2019.01.11	原始取得
7	AL301	BS.205514340	安路科技	2020.03.27	2020.05.20	原始取得
8	AL203	BS.205549039	安路科技	2020.07.08	2020.08.10	原始取得
9	AL202	BS.205549020	安路科技	2020.07.08	2020.07.30	原始取得
10	AL302	BS.215518837	安路科技	2021.03.01	2021.04.02	原始取得
11	AL108	BS.215518756	安路科技	2021.03.01	2021.04.02	原始取得
12	AL303	BS.225514117	安路科技	2022.02.08	2022.11.29	原始取得
13	AL304	BS.22551415X	安路科技	2022.02.08	2022.11.29	原始取得
14	AL305	BS.225514141	安路科技	2022.02.08	2022.06.14	原始取得
15	AL1010	BS.225514168	安路科技	2022.02.08	2022.06.14	原始取得
16	AL1011	BS.225514176	安路科技	2022.02.08	2022.11.25	原始取得
17	AL306	BS.235595055	安路科技	2023.11.14	2024.01.22	原始取得
18	AL307	BS.235595063	维德青云	2023.11.14	2024.01.26	原始取得
19	AL401	BS.235595071	安路科技	2023.11.14	2024.01.22	原始取得
20	AL1012	BS.235595098	安路科技	2023.11.14	2024.01.22	原始取得
21	AL1013	BS.235595101	安路科技	2023.11.14	2024.01.22	原始取得
22	AL308	BS.245549730	安路科技	2024.07.10	2024.10.12	原始取得
23	AL309	BS.245549757	安路科技	2024.07.10	2024.10.12	原始取得
24	AL310	BS.245549765	安路科技	2024.07.10	2024.10.12	原始取得
25	AL311	BS.255508573	安路科技	2025.02.12	2025.05.08	原始取得
26	AL312	BS.245571558	维德青云	2024.09.13	2024.12.10	原始取得
27	AL313	BS.245571566	维德青云	2024.09.13	2024.12.10	原始取得

附表 5：域名

序号	注册域名	域名注册人	网站备案号	注册日期	到期日期	取得方式	他项权利
1	anlogic.com	安路科技	沪ICP备19026187号-2	2012.7.11	2029.7.11	原始取得	否
2	58.34.177.219	安路科技	沪ICP备19026187号-3	2012.7.11	2029.7.11	原始取得	否
3	valder-clouds.com	维德青云	蜀ICP备2025125771号-1	2025.02.28	2029.4.11	原始取得	否
4	valder-clouds.cn	维德青云	蜀ICP备2025125771号-2	2025.02.28	2029.4.11	原始取得	否